

# 功率 VUMOSFET 器件阈值电压最佳化设计

石广源, 王 新, 孙永斌

(辽宁大学 物理学院, 辽宁 沈阳 110036)

**摘 要:** 从功率 VUMOSFET 器件结构出发, 通过使用模拟软件 SILVACO 进行工艺和器件仿真, 根据仿真结果分析了器件沟道掺杂浓度分布对阈值电压的影响, 进而提出工艺改进的措施. 对功率 VUMOSFET 的设计与生产具有指导意义.

**关键词:** VUMOSFET; 阈值电压; SILVACO

**中图分类号:** TN4

**文献标识码:** A

**文章编号:** 1000-7180(2010)06-0131-03

## The Threshold Voltage Best Design of Power VUMOSFET Devices

SHI Guang-yuan, WANG Xin, SUN Yong-bin

(College of Physics, Liaoning University, Shenyang 110030, China)

**Abstract:** This article start from the structure of power VUMOSFET, through the use of simulation software SILVACO for process and device simulation, simulation results based on analysis of the device channel doping concentration distribution on the impact of threshold voltage, and process improvement measures put forward. In this paper, power VUMOSFET Design and production guidance.

**Key words:** VUMOSFET; threshold voltage; SILVACO

### 1 引言

VUMOSFET 器件是采用大规模集成电路非平面工艺制造的分立器件, 即沟槽双扩散 MOS 场效应晶体管. 通过挖槽工艺在外延层上形成沟槽, 从而形成侧壁导电沟道, 并利用两次扩散的结深差来形成有效沟道区域. 这种技术的特点是一方面可以精确控制沟道长度, 不受光刻条件的限制; 另一方面, 由于沟道区域是采用离子注入方式形成, 沟道内掺杂浓度并不是均匀分布, 会影响器件的阈值电压. 文中通过 SILVACO 软件对功率 VUMOSFET 进行工艺和器件模拟, 对器件阈值电压进行分析.

### 2 功率 VUMOSFET 器件阈值电压分析

VUMOSFET 阈值电压与普通 MOSFET 的阈值电压定义方法相似<sup>[1-2]</sup>, 也就是当扩散沟道区达到表面反型时, 使沟道导通所需的最小栅源电压, 定

义为阈值电压, 用  $V_t$  表示.

实际应用中 MOS 结构阈值电压由四个物理分量组成: (1) 栅极多晶硅和半导体间的功函数差  $\Phi_{ms(\text{栅极})}$ ; (2) 改变表面电势的栅电压分量  $2\phi_F$ ; (3) 补偿耗尽区电荷的栅极电压分量  $Q_B/C_{ox}$ ; (4) 补偿栅极氧化层和硅表面交界处固定电荷分压  $Q_{ox}/C_{ox}$ .

$$V_T = \frac{Q_B}{C_{ox}} - \frac{Q_{ox}}{C_{ox}} + 2\phi_F - \Phi_{ms(\text{栅极})} \quad (1)$$

可以得到关于  $P$  区浓度  $N_A$  的阈值电压函数关系式<sup>[3]</sup>:

$$V_T(N_A) = r\sqrt{N_A \frac{KT}{q} \ln\left(\frac{N_A}{n_i}\right)} - \frac{Q_{ox}}{C_{ox}} + \frac{2KT}{q} \ln\left(\frac{N_A}{n_i}\right) - 0.026 \ln \frac{N_A N_d}{n_i^2} \quad (2)$$

其中  $C_{ox} = \epsilon_0 \epsilon_{ox} / t_{ox}$  是单位面积栅氧化物电容; 界面电荷  $Q_{ox}$  是由工艺条件决定, 不同工艺生产环境、工

收稿日期: 2009-05-17; 修回日期: 2009-08-20

基金项目: 沈阳市科技局科研项目(108186-2-00)

艺操作程序等因素必然使  $Q_{ox}$  的取值不同,这里  $Q_{ox} = 8 \times 10^{-8} C/cm^2$ .  $n_i$  为常温下硅的本征载流子浓度,其值为  $1.5 \times 10^{10} cm^{-3}$ ;  $\Phi_{ms(栅极)}$  是栅极多晶硅与  $p^-$  体区的功函数之差,  $N_d$  为多晶硅掺杂浓度,这里的  $r = (4q\epsilon_{si})^{1/2}/C_{ox}$ . 通过公式可以得出在栅氧化层厚度为定值时,阈值电压  $V_t$  是  $p^-$  体区浓度  $N_A$  的函数. 由于  $N_A$  是由离子注入这种掺杂工艺决定,所以讨论  $N_A$  实质上就是分析离子注入对浓度分布情况的影响. 由于注入的离子数目一般大于  $10^{12} cm^{-3}$ ,因此可用统计学方法来描述其分布,通常一级近似为一个对称的高斯分布模型,如图 1 所示<sup>[4]</sup>.

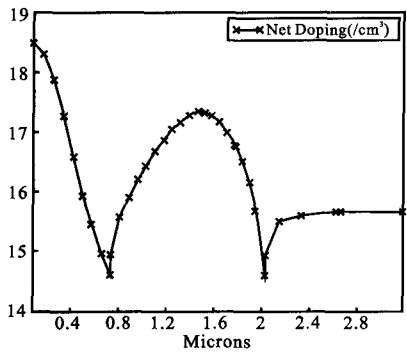


图 1 沟道区掺杂的高斯分布曲线

从图 1 中可以看出沟道区的浓度为高斯分布,有一个峰值浓度. 通过 SILVACO 软件模拟此时的转移特性曲线,如图 2 所示. 开启电压比设计指标要求中的典型值 3V 电压低了将近 1V,其原因在于 VUMOSFET 的沟道区是由于  $p^-$  体区决定,无论采用热扩散还是离子注入工艺,  $p^-$  体区的最终杂质分布都可以近似为高斯分布,但工艺的偏差会导致其峰值浓度不一定在沟道区,即器件沟道区的浓度低于设计要求值,造成开启电压降低.

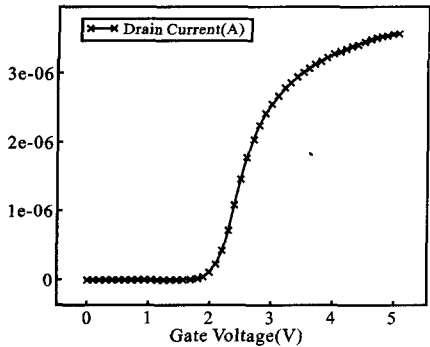


图 2 沟道区掺杂为高斯分布时的转移特性曲线

在实际中重要的是沟道区的掺杂浓度是均匀一致的. 为了解决这个问题,在工艺上采用多次离子注入的方法. 此器件采用四次注入一次退火,剂量和

能量如下:①剂量  $1.8e13 cm^{-3}$ , 能量 1000ev;②剂量  $1.6e13 cm^{-3}$ , 能量 700ev;③剂量  $1.6e13 cm^{-3}$ , 能量 400ev;④剂量  $1.5e13 cm^{-3}$ , 能量 200ev. 注入后退火是在氮气保护的条件下,温度 800 摄氏度加热 60 分钟. 得到如图 3 所示的器件结构,让沟道区浓度近似相等. 通过 SILVACO 模拟得到如图 4 所示的沟道区掺杂浓度分布.

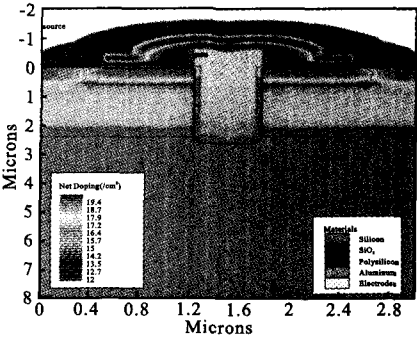


图 3 沟道区多次注入模拟器件的结构

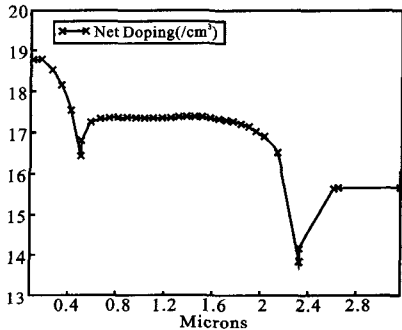


图 4 多次注入后沟道区掺杂浓度

为了验证采用此种工艺所得器件的阈值电压,通过 SILVACO 软件对 VUMOSFET 模型进行器件模拟,因为器件仿真时使用的模型都是设计器件过程中所使用的物理模型,而且器件各个部分的掺杂浓度都比较准确,所得的阈值电压必然十分精确. 从图 5 中可以看出,采用此工艺模拟得到器件的转移特性曲线与使用 SILVACO 器件模拟得到的转移特性曲线基本重叠,这也说明阈值电压与计算值近似相等,在典型值 3V 左右. 因而,可以证明采用多次离子注入改善沟道区掺杂浓度分布的方法是完全可行的. 文中采用的工艺模拟条件如表 1 所示.

表 1 模拟条件

| $t_{ox}$             | $X_{jp}$                 | $X_{jn}$             | $W_e$                   | Trench Depth |
|----------------------|--------------------------|----------------------|-------------------------|--------------|
| 600Å                 | 2.4μm                    | 0.3μm                | 8μm                     | 2.6μm        |
| $N_{N^+}$            | $N_{P^-}$                | $N_{P^+}$            | $N_{epi}$               |              |
| 5e19cm <sup>-3</sup> | 2.303e17cm <sup>-3</sup> | 1e20cm <sup>-3</sup> | 4.63e15cm <sup>-3</sup> |              |

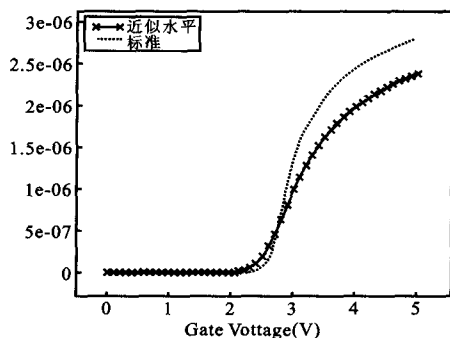


图5 沟道区多次注入与标准器件结构的转移特性曲线比较

### 3 结束语

文中通过使用 SILVACO 软件对功率器件 VUMOSFET 进行工艺和器件模拟,分析了功率 VUMOSFET 器件沟道区掺杂浓度分布的不同对器件阈值电压的影响,得出改进工艺的方法.当然在实际设计过程中,影响器件阈值电压其他因素也需要考

虑,如栅氧化层厚度等.文中分析得出:通过 SILVACO 器件工艺模拟得到的仿真值与实际计算值基本吻合,分析结果对功率 VUMOSFET 器件的设计具有指导意义.

#### 参考文献:

- [1] 刘玉书,赵忠. IGR—一种新型的功率器件的研制[J]. 微电子学与计算机, 1986, 13(11): 37-39.
- [2] 沈伟星,冉峰,程东方,等. DC-DC 转换器中功率沟槽 MOSFET 的优化设计[J]. 微电子学与计算机, 2007, 24(8): 157-160.
- [3] 李宏泽,张波,李肇基. 短沟 DMOS 阈值电压模型[J]. 电子与信息学报, 2005(2): 27.
- [4] 陈军宁,柯申明. 非均匀掺杂衬底 MOS 阈值电压的解析模型[J]. 固体电子学研究进展, 1999(5): 19.

#### 作者简介:

石广源 男, (1951-), 教授. 研究方向为微电子学和微电子技术研究.

(上接第 130 页)

性;SVD 分解运用到数字水印图像提高了图像的鲁棒性与稳健性,有很好的抗攻击的能力;水印图像嵌入深层次的小波分解的中频子带,既保证了载入图像的质量,又保证了水印图像的不可见性.文中算法能够实现水印图像鲁棒性与不可见性的很好结合,对图像有损压缩、噪声、滤波、剪切都有很好的鲁棒性.

#### 参考文献:

- [1] 王卫卫. 小波与提升及其在图像数字水印中的算法研究[D]. 西安:西安电子科技大学, 2001.
- [2] 黄兴,张敏瑞. 图像置乱程度的研究[J]. 武汉大学学报:信息科学版, 2008, 33(5): 465-468.
- [3] 许慧. 基于小波包变换的数字水印技术[D]. 长沙:湖南大学, 2008.
- [4] 刘瑞祯,谭铁牛. 基于奇异值分解的数字图像水印方法[J]. 电子学报, 2001, 29(2): 168-171.
- [5] 易开祥. 数字图像加密与数字水印技术研究[D]. 杭州:

浙江大学, 2001.

- [6] Zhang X D, Lo K T, Feng J, et al. A robust image watermarking using spatial-frequency feature of wavelet transform[C]// 5th International Conference on Signal Processing. China, Beijing: Tsinghua University, 2000(2): 1100-1105.
- [7] 孙圣和,陆哲明. 数字水印处理技术[J]. 电子学报, 2000, 28(8): 85-90.
- [8] 陈天平,吴昌银,岳青松. 一种基于 DCT 和 DWT 的数字图像水印算法[J]. 微电子学与计算机, 2009, 26(4): 58-60.

#### 作者简介:

夏菽兰 女, (1969-), 高级讲师. 研究方向为电子技术与信息处理.

王吉林 男, (1966-), 硕士, 副教授. 研究方向为信号与信息处理.

赵力 男, (1958-), 博士, 教授, 博士生导师. 研究方向为信号与信息处理.