

基于 LEON3 的 SOC 平台设计与 SPI 嵌入

孔 璐, 吴武臣, 侯立刚, 朱 超

(北京工业大学 电控学院 集成电路与系统研究室, 北京 100124)

摘 要: 提出了一种基于 LEON 开源微处理器软核的 SOC 平台构建方案, 并通过对软核的重新配置完成了平台的构建. 为扩展平台功能, 对其加载嵌入了 SPI 接口模块; 完成了 VHDL 和 Verilog 定义的接口之间的互相匹配, 通过写 wrapper 的方法将 SPI 接口转化为 AMBA APB 定义的标准类型, 成功地实现了两者之间的互连. FPGA 验证和 GRMON 扫描结果表明, 此 SOC 构建方案可行, 并且完整实现了其特征要求.

关键词: SOC; LEON3 微处理器; AMBA; SPI 接口; wrapper

中图分类号: TP36

文献标识码: A

文章编号: 1000-7180(2010)03-0173-04

Design of LEON3 - Based SOC Platform with an Embedded SPI Module

KONG Lu, WU Wu-chen, HOU Li-gang, ZHU Chao

(VLSI & System Laboratory, College of Electronic Information and Control Engineering,
Beijing University of Technology, Beijing 100124, China)

Abstract: An approach of building the SOC platform based on the LEON open microprocessor IP core is proposed and complemented by re-configuration of the core. The SPI is added to the platform to expand the function. Matching between VHDL and Verilog type is completed, and by writing wrapper, the type of SPI interface is successfully transformed into the standard type that defined in AMBA APB. The feasibility of the design is proved through the FPGA verification and GRMON scan, and the features expected are achieved completely.

Key words: SOC; LEON3 microprocessor; AMBA; SPI interface; wrapper

1 引言

片上系统(System On Chip, SOC)是超大规模集成电路(VLSI)发展方向之一,其核心是片上微处理器 IP 软核. IP 软核具有成本低、可自由配置、可嵌入其他功能扩展模块等特点,因此成为 SOC 设计的核心. 目前可供使用的开放源代码处理器软核有 LEON 系列和 OPENRISC 系列. LEON 开源微处理器软核拥有丰富的 VHDL 源码和软件编译环境及可综合脚本,具有良好的可配置性和可移植性,被广泛应用于各种设计中.

串行外围设备接口(Serial Peripheral Interface, SPI)是一种高速、全双工、同步通信总线. SPI 接口是

SOC 芯片的 CPU 核与外围低速部件进行同步串行数据传输的理想桥梁,其数据传输速度可达到 3Mbps^[1],远远高于 I²C 总线的传输速度,因此越来越多的 DSP 芯片集成了这种通信协议模块. 然而,有些 LEON - SOC 并没有设计 SPI 接口,这会影响到此 SOC 与其他 DSP 芯片之间的通信.

文中在 LEON 微处理器的体系结构^[2]和 SPI 接口及其串行通信协议的基础上,提出一个具有 SPI 嵌入模块的 SOC 平台的设计方法,平台构架如图 1 所示. SOC 平台由 LEON 软核和部分外设组成,它们之间通过片上总线进行连接. 其中 SPI 模块是要添加的外设,文中将通过地址和接口的处理实现 SPI 到 LEON 软核的加载.

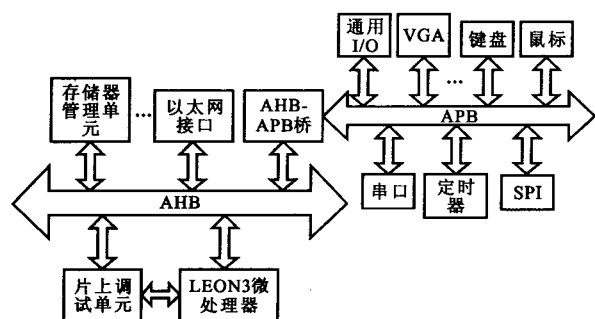


图1 具有 SPI 嵌入模块的 SOC 平台架构图

2 LEON3 微处理器

LEON 系列微处理器是欧洲航天局下属研究机构(ESA)所开发的基于 SPARC V8 架构的 32 位精简指令集计算机(Reduced Instruction Set Computer, RISC)微处理器,包括 LEON、LEON2 和 LEON3 系列,是可配置的微处理器软核。LEON 系列处理器广泛应用在欧洲航天局各种 ASIC 芯片中。

LEON3 微处理器具有以下特点:七级流水线结构、具有硬件乘法/除法和 MAC 功能、独立的指令和数据 Cache(哈佛结构)、可根据需求灵活配置 Cache 的容量、片上总线使用 AMBA2.0 规范,支持 APB 和 AHB 标准、具备一些片上常用外设(如 UART、中断控制、I/O 接口、实时时钟、看门狗等)。LEON3 微处理器软核的可配置体系架构如图 2 所示^[3]。

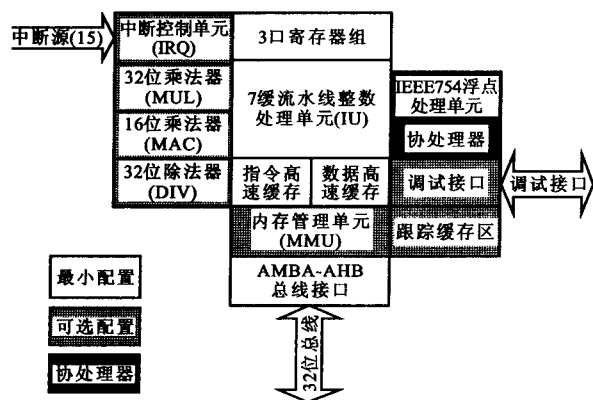


图2 LEON3 微处理器核可配置体系架构

LEON 微处理器具有良好的综合性能,使用 Dhrystone2.1 测试平台对其进行测试时,其运算速度可以达到 0.85MIPs/MHz。同时,LEON3 的硬件源码是可综合的 VHDL 代码,它遵循 GNU LGPL 协议,且完全开放。

3 SOC 平台的构建

文中在 FPGA 开发板上建立基于 LEON3 微处理

器的 SOC 平台,与设计匹配的开发板型号为 SPARTAN-3 系列中的 GR-XC3S-1500。分别完成 LEON3 的硬件配置和软件配置,在此基础上进行软硬件联合调试。

3.1 硬件配置

在工作目录下通过运行 make xconfig 命令启动对硬件的配置,配置信息最终写入 config.vhd 文件,它包括各个模块定义的参数,通过直接或间接对参数值进行修改,决定相应模块的配置情况。

文中所配置的处理核为 LEON3,工作频率为 40MHz,而开发板的晶振为 50MHz,因此必须要在 clock generation 选项中设置 4/5 因子,使晶振的时钟频率调整为 LEON3 核的工作频率;整数运算单元支持 MUL/DIV 指令,并配置了协处理器 FPU;配置了指令/数据 Cache,提高了存储器的平均访问速度;内存管理单元 MMU 实现虚拟/物理地址的映射,增加了存储器的存储量;配置 Debug Support Unit,方便调试;外围部件的配置主要考虑到实际应用,如 10/100/1000Mbit Ethernet MAC、UART、Keyboard 以及 VGA 接口等,方便实现网络传输、串口、键盘、VGA 显示等硬件功能。

3.2 软件配置

在 LEON 上运行的操作系统目前已有 RTEMS、eCOS、VxWorks 和嵌入式 Linux^[3]。文中选择嵌入式 Linux 操作系统, Linux 开发平台搭建比较完善,在工具链、内核移植、驱动程序以及应用程序上都有很好的支持。文中移植了 Linux-2.6.21 版本的内核,交叉编译工具为 sparc-linux-3.4.4。

由于硬件的可配置性, Linux 源代码中也要加入与硬件相关的选项进行配置。本设计在对 LEON 软核自身进行配置的基础上(配置方案为: LEON3MMU, 时钟频率为 40MHz, 整数乘除法指令和 FPU 浮点运算, 串口波特率为 38400bps 等), 针对硬件配置的各个外设, 添加了 VGA、鼠标、键盘的相关驱动等。内核编译得到的结果保存在 image 文件中。

3.3 联合调试

完成 LEON 核的软硬件配置, 其中硬件通过 FPGA 实现, 并将 image 文件烧写到 Flash 中, 上电初始化后, VGA 显示器显示启动信息并进入 Linux 命令行输入界面, 通过键盘可以进行基本的 Linux 操作。经验证, 所有硬件均工作正常, 基于 LEON3 微处理器的 SOC 平台构建成功。

4 SPI 模块的嵌入

4.1 SPI 模块的地址空间分配

LEON3 - SOC 系统是基于 AMBA 总线的. AMBA 总线是一种层次化的总线结构(如图 1),主要包括 AHB(Advanced High - performance Bus)、ASB(Advanced System Bus)和 APB(Advanced Peripheral Bus). AHB 是一种高速总线结构,用来组织和连接高性能的模块,如处理器、DMA 控制器等. AHB 地址和数据总线独立,最多支持 16 个主模块和 16 个从模块,所有从模块都采用地址映射. ASB 用于连接高性能的系统模块. AHB 和 APB 通过桥 (AHB/APB Bridge) 进行连接, APB 只有一个主模块即 Bridge 模块,最多也可以支持 16 个外设,如通用 IO 接口, UART 等^[4]. 每个从设备的地址空间见表 1. 在添加新设备时,需要协调处理地址的分配问题.

表 1 APB 地址分配与总线索引

设备名称	地址段	总线索引
MCTRL	0x80000000 - 0x80000100	0
APBUART	0x80000100 - 0x80000200	1
IRQMP	0x80000200 - 0x80000300	2
GPTIMER	0x80000300 - 0x80000400	3
APBPS2	0x80000500 - 0x80000600	5
APBVGA	0x80000600 - 0x80000700	6
AHBUART	0x80000700 - 0x80000800	7
GRGPIO	0x80000800 - 0x80000900	8
GRSPW1	0x80000A00 - 0x80000B00	12
GRSPW2	0x80000B00 - 0x80000C00	13
GRSPW3	0x80000D00 - 0x80000E00	14
AHBSTAT	0x80000F00 - 0x80001000	15
APB plug&play	0x800FF000 - 0x80100000	—

本设计中,由于 GRSPW(Space Wire)在开发板上不具备相对应的硬件,无需配置,因此可以让 SPI 使用它的地址空间即 0x80000A00 - 0x80000E00.

4.2 SPI 模块的接口处理

LEON 的 IP 核是由 VHDL 语言编写的,而通常使用的 Opencores 开源 IP 核大多是基于 Verilog 语言的,这就涉及到二者兼容性的问题. 由于二者在接口类型描述上的差距,如何实现匹配是需要解决的问题. 此外,总线协议除了规定时序,还对它所支持的总线接口形式进行标准化,一个模块必须符合标准才能挂到总线上. 如何使 SPI 模块的接口符合 AMBA 低速总线 APB 协议支持的标准,同样是需要解决的关键问题之一.

在 VHDL 语言中,常见的变量类型为 in/out std_logic 或 in/out std_logic_vector(n - 1 downto 0)格式,而对应的 Verilog 类型为 input/output [n - 1:0]格式. 为了完成 Verilog 模块(以 spi.v 模块为例)与 VHDL 模块的连接,文中的方法是将 Verilog 模块打包(package)并使其作为一个库文件(命名为 ocomp.vhd),在这个文件里直接把 Verilog 端口转换成 VHDL 语言的格式,所有需要与 spi.v 模块连接的 VHDL 模块调用库文件 ocomp.vhd,便可以使用已经转换好的 VHDL 端口定义,完成连接.

总线协议对硬件接口的标准化为 IP 复用提供了可能. 针对不同的总线协议设计不同的 wrapper, 目的就是为了使同一个模块能够很好地连接到使用不同总线的系统中去,这样就实现了 IP 的复用^[5]. 所谓 wrapper,就是通过一定的方法,将一个对象封装或授权另一个对象来改变它的接口或者行为.

AMBA2.0 总线协议中 APB 的输入输出端口 apbi 和 apbo 被分别定义为 apb_slave_in_type 和 apb_slave_out_type 类型,而 SPI 模块对应的输入输出为 SPI_IN 和 SPI_OUT. 必须按照协议规定将 SPI 的端口通过某种变换对应到 APB 支持的类型才能正确地完成互连,文中通过写 wrapper 实现这一目的,实现方法如图 3 所示. 实体 SPI_OC 就是 SPI 模块的 wrapper,通过在此模块中完成 port map(端口映射)实现向 AMBA APB 接口类型的转换,继而实现了 SPI 模块与 APB 的互连.

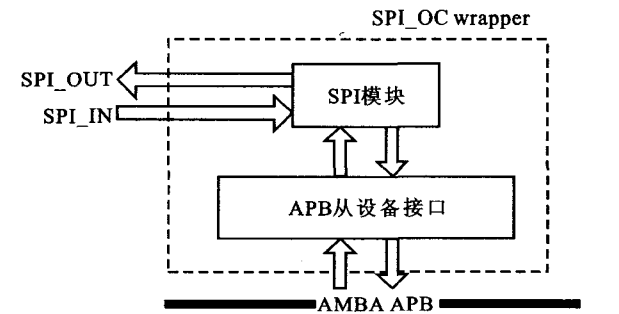


图 3 SPI 模块的 wrapper 框图

4.3 顶层模块的修改

在地址分配和接口匹配工作之后,在顶层代码中加入 SPI 模块的实例化,以及相关设计所调用的库,即完成了 SPI 模块嵌入工作.

5 GRMON 扫描验证

为了验证 SPI 模块是否成功嵌入到 LEON - SOC 平台中,在 Linux 环境下运行 ise 脚本,最终生成 .bit 文件,将其下载到 FPGA 中,通过 GRMON

工具进行扫描. GRMON 是 LEON 平台硬件仿真调试器, 支持基于 GRLIB 软核 IP 的 SOC 设计的硬件调试. 通过调试反馈的信息, 可以验证所配置的模块是否符合预期目标, 以及地址信息是否正确等.

使用 GRMON 扫描结果如图 4 所示, 由于 AMBA 总线的 plug&play 信息对 LEON 非自带设备均自动默认为未知设备 (Unknown device), 因此图中的 Unknown device 即本文嵌入到 SOC 平台的 SPI 模块. 它占用了 80000a00 - 80000b00 地址空间, 而 80000c00 - 80000e00 地址空间仍然是可以利用的, 因此还可以根据实际需求继续向此 SOC 平台中添加 IP 核.

```

01.01:000 Gaisler Research Generic APB UART (ver 0x1)
    irq 2
    apb: 00000100 - 00000200
    baud rate 38461, DSI mode (FIFO debug)
02.01:004 Gaisler Research Multi-processor Interrupt Ctrl (ver 0x3)
    apb: 00000200 - 00000300
03.01:011 Gaisler Research Modular Timer Unit (ver 0x0)
    irq 8
    apb: 00000300 - 00000400
    8-bit scalar, 2 = 32-bit timers, divisor 40
04.01:060 Gaisler Research Keyboard PS/2 interface (ver 0x1)
    irq 4
    apb: 00000400 - 00000500
05.01:060 Gaisler Research Keyboard PS/2 interface (ver 0x1)
    irq 5
    apb: 00000500 - 00000600
06.01:01a Gaisler Research General purpose I/O port (ver 0x0)
    apb: 00000600 - 00000700
0a.10:000 Gleichmann Electronics Unknown device (ver 0x0)
    irq 10
    apb: 00000700 - 00000800
0f.01:052 Gaisler Research APB status register (ver 0x0)
    irq 7
    apb: 00000800 - 00000900
....

```

图 4 GRMON 扫描结果

6 结束语

作为开源 SPARC 架构的 IP 软核微处理器,

LEON 以其良好的可移植性与可配置性成为建立片上系统的首选方案. 利用 LEON 软核和其它开源 IP 核可以方便地设计和继承典型的 SOC 平台. 文中完成了基于 LEON3 软核的 SOC 平台建立, 并将 SPI 模块嵌入到 SOC 平台中, 实现了 Verilog 模块与 VHDL 模块的互相兼容, 并通过写 wrapper 实现了 SPI 接口到 APB 总线的移植. 实验证明, 文中提出的方法是完全可行的, 为此 SOC 平台的进一步开发奠定了良好的理论和实践基础.

参考文献:

- [1] 夏继强, 周丽萍, 满庆丰. 基于 FPGA 的串行总线扩展平台[J]. 微电子学与计算机, 2004, 21(9): 127-130.
- [2] Jiri Gaisler. A portable and fault-tolerant microprocessor based on the SPARC V8 architecture[C]// IEEE Proceedings of the International Conference on Dependable Systems and Networks (DSN'02). Maryland: Bethesda, 2002.
- [3] 李林, 张小林, 杨希. 基于 LEON 开源软核的 SOC 平台构建与测试[J]. 单片机与嵌入式系统应用, 2007(1): 32-35.
- [4] 桑伟伟, 杨军, 李锐. 一种基于 AMBA 总线协议的功能测试方法[J]. 微电子学与计算机, 2004, 21(3): 88-91.
- [5] Marc Bertola, Guy Bois. A methodology for the design of AHB bus master wrappers[C]// Digital System Design. Canada, 2003: 90-95.

作者简介:

孔璐女, (1986-), 硕士研究生. 研究方向为集成电路设计与系统集成.

(上接第 172 页)

- [2] 徐涛, 张艳宁. 三维网格模型零水印技术[J]. 吉林大学学报: 工学版, 2007, 37(4): 901-904.
- [3] Ashourian M, Enteshary R. A new masking method for spatial domain watermarking of there-dimensional triangle meshes[C]// Conference on Convergent Technologies for Asia-Pacific Region (TENCON' 2003). Iran: Isfahan, 2003(1): 428-431.
- [4] Stan Melax. A simple, fast and effective polygon reduction algorithm[J]. Game Developer, 1998(11): 44-49.
- [5] 张静, 郑国勤. 基于几何特征的三维网格数字水印算法[J]. 计算机辅助设计与图形学学报, 2005, 17(4): 740-747.

作者简介:

孙媛媛女, (1984-), 硕士. 研究方向为三维模型数字水印技术.

胡敏女, (1967-), 副教授, 硕士生导师. 研究方向为计算机图形学、数字图像处理等.