

一种新型指数补偿 BICMOS 带隙基准源

孙金中, 冯炳军

(1 中国科学院 微电子研究所, 北京 100029; 2 杭州中科微电子有限公司, 浙江 杭州 310053)

摘 要: 在分析了带隙基准的指数曲率补偿原理的基础上, 设计了一个低功耗、低温度系数、高电源抑制比的新型 BICMOS 带隙基准源电路。该电路基于 $0.6\mu\text{m}$ BICMOS 工艺进行设计、仿真和实现。仿真结果表明, 该带隙基准源在 5V 电源电压下, 电源电流为 $50\mu\text{A}$; 温度变化范围从 -40°C ~ 110°C 时, 温度系数为 $2\text{ppm}/^\circ\text{C}$; 低频电源抑制比为 -105dB ; 负载从空载到驱动 1k 电阻时调整率为 0.6mV 。

关键词: BICMOS; 带隙基准源; 指数补偿; 低功耗

中图分类号: TN432

文献标识码: A

文章编号: 1000—7180(2010)12—0109—04

A Novel Exponential Curvature—Compensated BICMOS Bandgap Reference

SUN Jin-zhong, FENG Bing-jun

(1 Institute of Microelectronics of Chinese Academy of Science, Beijing 100029, China;

2 Hangzhou Zhongke Microelectronics Co., Ltd, Hangzhou 310053, China)

Abstract: A novel exponential curvature—compensated BICMOS (Bipolar Complementary Metal—Oxide—Semiconductor) bandgap reference is proposed; which has a character of low power, low temperature coefficient, high power supply rejection ratio (PSRR); basing on analysis of exponential curvature—compensation bandgap reference technique. The reference circuit is designed, simulated and realized by $0.6\mu\text{m}$ BICMOS process. The simulation results show that the reference has a $50\mu\text{A}$ supply current; and temperature coefficient (TC) of $2\text{ppm}/^\circ\text{C}$ from -40°C to 110°C ; and -105dB PSSR at low frequency; and 0.6mV load regulation.

Key words: BICMOS; bandgap reference; exponential curvature—compensated; low power

1 引言

高精度的基准电压在许多模拟和混合信号系统中起着非常重要的作用, 如电源管理电路、数据转换器电路、接收机电路等。温度特性、电源抑制比、低功耗、低阻抗驱动能力是当前高精度带隙基准的研究热点。传统的一阶补偿的带隙基准已经不能满足一些要求基准电压特别精确的系统需求^[1]。为了减少在更宽范围温度内的基准电压偏差, 许多高阶温度补偿技术的带隙基准被提出。目前比较常用的高阶补偿方案主要有二阶曲率补偿、指数阶曲率补偿、分段线性化曲率补偿和不同温度系数电阻组合补偿等^[2-5]。这些高阶补偿的基本思想是产生高阶的温度

项电压补偿双极型发射结电压的高阶温度项, 实现基准电压更宽范围内的温度稳定性。然而不同的电路实现结构需要在温度稳定性、电源抑制比、功耗和芯片面积等性能指标间折衷考虑。

文中分析了指数补偿的电路原理, 基于 BICMOS 工艺提出了一种新型的、结构简单的指数补偿带隙基准源, 减小了芯片面积和功耗, 同时实现了低温度系数和高的电源抑制比以及低阻抗驱动能力。

2 电路原理和电路实现

2.1 指数补偿原理

指数补偿就是利用双极型晶体管的电流放大倍数和温度的指数关系补偿发射结电压的高阶温

度项。

双极型晶体管的发射结电压和温度的关系可由公式表示成:

$$V_{BE} = V_{G0} + \frac{T}{T_r} [V_{BE}(T_r) - V_G(T_r)] - (\eta - \alpha) V_T \ln \frac{T}{T_r}$$

其中 V_{G0} 是 0°C 下硅的带隙基准电压, η 是工艺相关的常数约为 4, α 是集电极电流的温度阶数, T_r 是参考温度。

双极型晶体管的电流放大倍数 β 与温度呈现指数关系, 和工艺参数相关, 可以由公式近似:

$$\beta(T) = \beta_\infty \exp\left(-\frac{\Delta E_G}{KT}\right)$$

式中, K 是玻耳兹曼常数; ΔE_G 为发射极禁带宽度的缩小量, 正比于发射极的掺杂浓度; β_∞ 为温度无关的比例常数。可以看出 $\beta(T)$ 是温度的指数函数, 随温度的增大而减小。指数补偿是应用了 $1/\beta$ 随温度增加而变大的指数关系来补偿 V_{BE} 的温度高阶项。采用指数补偿的带隙基准源的一般表达式为:

$$\begin{aligned} V_{ref}(T) &= V_{BE}(T) + c_1 RT + \frac{c_2 R}{\beta_\infty} \exp\left(\frac{\Delta E_G}{KT}\right) \\ &= V_{BE}(T) + K_1 T + K_2 \exp\left(\frac{\Delta E_G}{KT}\right) \end{aligned}$$

其中, K_1 是一阶温度补偿优化因子, K_2 是指数补偿优化因子。

2.2 电路结构实现

文中提出的带隙基准电路原理图如图 1 所示。 Q_1 、 Q_2 管所在的支路器件参数相同, 由 P_4 、 P_5 和 P_6 、 P_7 构成的电流镜作用下, 流过 Q_1 、 Q_2 的集电极电流相等, $I_3 = I_4$, 忽略 Q_1 和 Q_2 基极电流的影响, 流过 Q_1 和 Q_2 发射极的电流也相等, $I_1 = I_2$ 。由于 Q_1 和 Q_2 的发射极面积之比为 $1:N$; 由 NPN 集电极饱和电流和发射极面积的关系知:

$$\frac{I_{S1}}{I_{S2}} = \frac{1}{N} \quad (1)$$

由 NPN 发射结电压和集电极电流的关系知:

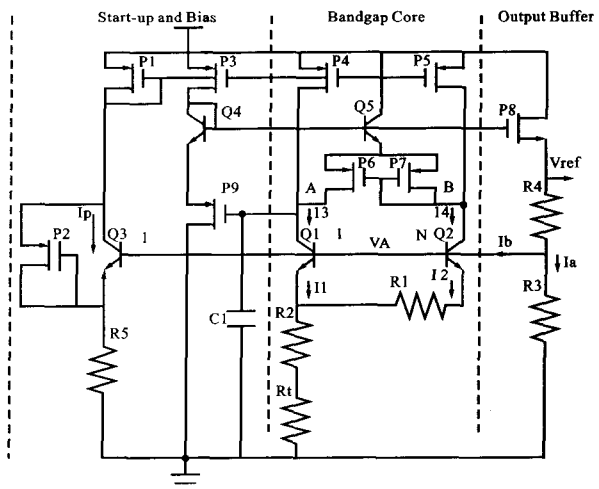
$$V_{BE} = (KT/q) \ln(I_C/I_S) \quad (2)$$

所以流过 R_1 的电压降为:

$$\begin{aligned} I_2 R_1 &= V_{BE1} - V_{BE2} \\ &= V_T \ln(I_{S2}/I_{S1}) = V_T \ln N \end{aligned} \quad (3)$$

由此得到 PTAT(Proportional to Absolute Temperature) 的基准电流:

$$I_{PTAT} = I_1 = I_2 = \frac{V_T}{R_1} \ln N \quad (4)$$



力,文中通过在基本带隙基准核心电路的基础上增加了 P_9 和 P_8 、 R_4 等基本元件构成了负反馈系统,来提高电源抑制比和驱动能力,大大减小了芯片面积.当输出基准电压 V_{ref} 受电源电压或者负载变化而增加时,对应的节点电压 V_A 将升高,从而 Q_1 的集电极电流 I_3 升高,进而 P_9 的栅极电压被拉低,通过 P_9 和 Q_4 的 buffer 结构, P_8 的栅极电压降低,最终通过 P_8 的 buffer 结构,输出基准电压 V_{ref} 被拉低,从而实现了一个负反馈环路调节,保证了输出电压对电源电压和输出负载的稳定性.为了稳定基准核心电路的电流,在 P_9 的栅极增加了滤波电容,可以适当增加电容值来减少高频电路对基准的干扰.

2.4 启动电路

文中采样的启动电路也非常简单,仅仅在原来偏置电路的分支上增加了一个二极管连接的倒比管 P_2 .当电源上电时,二极管连接的 P_1 、 P_2 和电阻 R_5 形成导通支路;从而开启晶体管 P_3 、 P_4 和 P_5 . 导通后的

晶体管 P_3 拉高 P_8 的栅极电压而开启,导通后的 P_8 通过 R_4 拉高节点电压 V_A ,从而启动整个电路.当电路正常工作后,通过适当设置 P_2 尺寸,可使得 P_2 工作在亚阈值区而几乎不导通,不对其他电路造成影响^[6-7].

3 版图设计和仿真结果

文中设计的带隙基准作为一款消费类电子产品芯片的基准部分,采用 $0.6\mu\text{m}$ BICMOS 工艺实现.在版图设计中主要考虑晶体管的对称型,为了减少工艺的偏差影响, Q_1 和 Q_2 采用了 $1:8$ 的共质心结构.同时为了节约版图面积,采用了低温度系数和电压系数的高阻多晶硅电阻.最后基准作为一个敏感电路模块为了减少其他电路模块的干扰采用增加了保护环电路^[8].图 2 给出了基准部分的版图.

采用 Cadence 的模拟仿真工具 Spectre 对电路进行模拟仿真验证,整个仿真结果波形如图 3 所示.

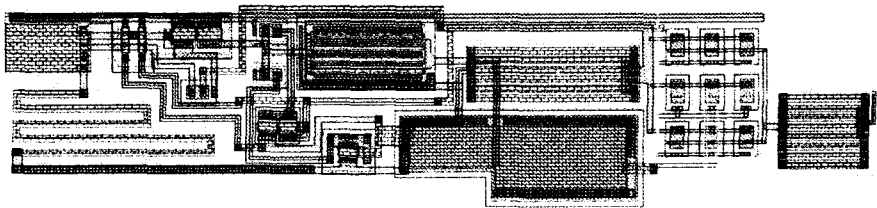


图 2 带隙基准的版图

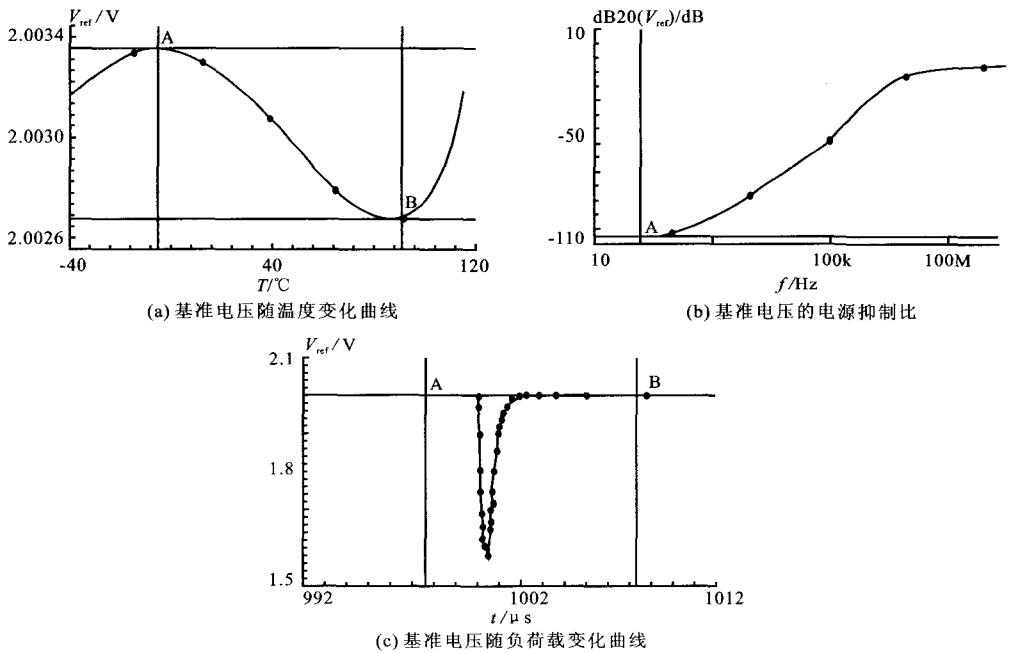


图 3 仿真结果波形

在电源电压 5V 下,电源消耗的电流约 50 μ A,其中大部分消耗在输出 buffer 支路上(约 35 μ A),基准核心电路消耗的功耗极低约 15 μ A. 整个温度范围从-40 $^{\circ}$ C 到 110 $^{\circ}$ C 变化时,基准电压仅出现 0.6mV 的变化,整个电压范围内的温度系数约

2ppm/ $^{\circ}$ C. 低频下的电源抑制比高达-105dB;在开路空载转变成 1k 欧姆电阻负载时,输出基准电压开始明显降低,然后通过反馈环路调节稳定输出,和空载下比较仅发生 0.6mV 的变化. 进一步的性能评估如表 1 所示.

表 1 带隙基准电压的性能比较

参数	文中	Lee[3]	Rincon-Mora[4]	Ming Xin[6]
工艺	0.6 μ m BICMOS	BICMOS	BICMOS	0.6 μ m BCD
电源电压(V)	5	5	1.1 (min)	4
电源电流 (μ A)	50	74	15 (min)	30
基准电压 (mV)	2003	1264	595	1255
温度系数 (ppm/ $^{\circ}$ C)	2	8.9	6.5	2.55
电源抑制比 PSRR(dB)	-105	-73	—	-85

4 结束语

文中分析了指数补偿带隙基准的基本工作原理,提出了一种新型、结构简单的指数补偿带隙基准电路. 该电路由于去除了运算放大器单元实现了极低的功耗,采用了指数补偿实现了极低的温度系数,采用了负反馈环路调节和输出缓冲实现了高电源抑制比和驱动能力. 采用 0.6 μ m BICMOS 工艺库进行了版图设计和仿真,仿真结果验证了该设计的正确性. 该带隙基准电路适合应用于高分辨率数据转换器、高精度电源管理电路、无线接收机电路等系统中.

参考文献:

[1] 张强,田泽,王进军,等. 带有软启动电路的高精密 CMOS 带隙基准源[J]. 微电子学与计算机, 2007, 24 (6):84-90.

[2] Li Linzhen, Yu Qi, Li Jingchun, et al. New curvature - coefficient - canceled technique for high - precision CMOS bandgap references [C]// IEEE ICSICT. China;

Beijing, 2008;1777-1780.

[3] Lee I, Kim G, Kim W. Exponential curvature - compensated BiCMOS bandgap references [J]. IEEE JSSC, 1994(29): 1396.

[4] Leung K N, Mok P K T, Leung C Y. A 2V 23uA 5. 3ppm/ $^{\circ}$ C curvature - compensated CMOS bandgap reference [J]. IEEE JSSC, 2003(38): 561.

[5] 李凡阳,刘文平. 一种带温度保护和曲率补偿的带隙电压基准结构[J]. 微电子学与计算机, 2008, 25(3):74-80.

[6] Ming Xin, Lu Yang, Zhang Bo, et al. A 2.8 ppm/ $^{\circ}$ C high PSRR BICMOS bandgap voltage reference [J]. Journal of Semiconductors, 2009(9):1-5.

[7] De Vita G, Iannaccone G. A sub-1V, 10ppm/ $^{\circ}$ C, nanopower voltage reference generator [J]. IEEE JSSC, 2007(42): 1536.

[8] Alan Hastings. The art of analog layout [M]. 2nd ed. 北京:清华大学出版社, 2004.

作者简介:

孙金中 男,(1983-),直博研究生. 研究方向为大规模数模混合集成电路.