

## 基于 AHB 总线接口的可重用性验证环境的实现

文 良, 靳荣利, 吴龙胜, 刘佑宝  
(西安微电子技术研究所, 陕西 西安 710054)

**摘 要:** 文中提出了一种基于 AHB 总线接口的可重用性验证环境的实现方法. 该方法是基于 Verisity 的 eRM(e Reused Methodology), 通过增加配置的环境变量和 eVC 文件, 并利用脚本自动化生成验证的基本框架, 在验证不同的设计时只需根据实际协议扩展该基本验证环境框架即可. 实现了各种基于 AHB 总线接口的验证环境的可重用性, 提高了验证效率.

**关键词:** SOC 验证; AHB 总线; eVC; 验证环境重用

**中图分类号:** TP393

**文献标识码:** A

**文章编号:** 1000-7180(2011)07-0202-03

## Building Reused eVC Verification Based on AHB Bus

WEN Liang, JIN Rong-li, WU Long-sheng, LIU You-bao

(Xi'an Institute of Microelectronic Technology, Xi'an 710054, China)

**Abstract:** This paper is going to put forward a reused method basing on the AHB bus. This method is based on the eRM(e Reuse Methodology) of Verisity. By increasing configurable environment variables in each of eVC files, and then making use of the basic architecture of SOC automatically generated by the script languages, when you verify different design protocol, only need to extend the basis of the verification environment architecture. So this method will gain the reused verification of every design that is based on AHB bus interface and improve the efficiency of verification highly.

**Key words:** SOC verification; AHB bus; eVC; reused verification environment

### 1 引言

随着芯片开发规模的增加, 其复杂度呈指数级增加, 其验证困难更是呈指数级增长. 验证是芯片开发中一个工作量巨大的环节, 占 IC 开发时间的 60% 以上. 传统的通过手动输入激励已经远远不能满足超大规模集成电路验证覆盖率指标的需求, 因此, 提高验证效率非常迫切, 其中最有效的途径之一就是实现验证环境的可重用性.

AHB 总线是一种高速的 AMBA 片上总线, 现已广泛应用于高性能的 SOC. 在 AHB 片上总线协议中, 提供了标准化的输入输出接口, 为基于 AHB 总线接口的 eVC 验证环境的重用性提供了必要的条件<sup>[1]</sup>.

### 2 eVC 验证环境

为了缩短芯片的上市时间(TTM), 验证工程师必须在最短的时间发现尽可能多的 Bug, 确保芯片的一次流片成功. 搭建 eVC 验证环境是验证中最基本的环节之一, 也是保证验证质量的基石.

#### 2.1 eVC 定义

eVC(e verification component)是由 Verisity 公司最早提出并定义好的可配置验证环境, 主要用在特殊的协议或结构中, 例如 PCI, AHB, Ethernet, USB 等. 每个 eVC 包含一整套的协议仿真、时序仿真和功能检查、覆盖率收集等组件<sup>[2,4]</sup>. eVC 验证环境可以验证任何由 VHDL 或 Verilog 实现的设计, 且可以在任何支持 Specman 的仿真器上运行. 每个

eVC 可以单独作为一个验证环境,也可以嵌套在另一个更大的 eVC 验证环境中,例如系统验证中重用子系统验证的 eVC 验证环境。

## 2.2 eVC 验证环境平台结构

典型的 eVC 验证环境主要由 Env、BFM、Monitor、Sequence、Agent 等组成,如图 1 所示。

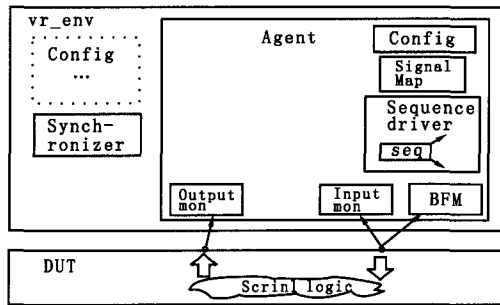


图 1 eVC 结构框图

Env:描述了一个协议或者模块的顶层验证环境文件,Env 中可以包括一个或多个 agent。

DUT:device under test,即由高级硬件描述语言 vhd1 或 verilog 实现的设计。

Agent:模拟 DUT 的顶层文件,与 VHDL 实现中的实体类似,agent 里包含 BFM、seq\_driver 及 Monitor 等组件。

BFM:总线功能模型(Bus function model),用于取样和驱动 DUT 信号,将 eVC 产生的信号值加载入 DUT 中,BFM 只能在 agent 中实例化。

Monitor:总线监视器,一般仅用于采样 DUT 中的数据和总线数据,常用于做时序和协议检查以及功能覆盖率分析。

Sequence:指加载到 DUT 端口的数据流,由 BFM 驱动加载到 DUT 信号端口上。

Signal map:定义 eVC 中所有与 DUT 外部端口连接的信号。

## 2.3 eVC 验证流程

SOC 功能验证平台采用基于单元模块的验证策略<sup>[3]</sup>。首先,在模块级搭建可重用的模块验证环境,当 SOC 各个子模块的协议时序检查和功能覆盖率达到要求后,便可以在系统验证时重用模块级的验证环境,因此只需编写系统测试激励即可完成系统验证,再不需重新开发系统验证环境,大大缩短了系统开发的时间。典型的验证流程如图 2 所示。

## 3 基于 AHB 验证环境

AHB 的 eVC 验证环境是作为一个 IP 使用,在使用 AHB 验证环境时只需要扩展该 IP 的顶层文

件 vr\_ahb\_env 即可。vr\_ahb eVC 的测试平台结构如图 3 所示。

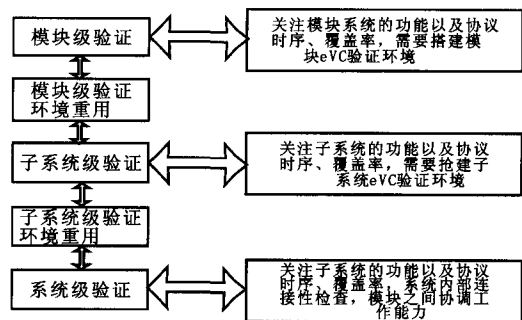


图 2 eVC 验证流程框图

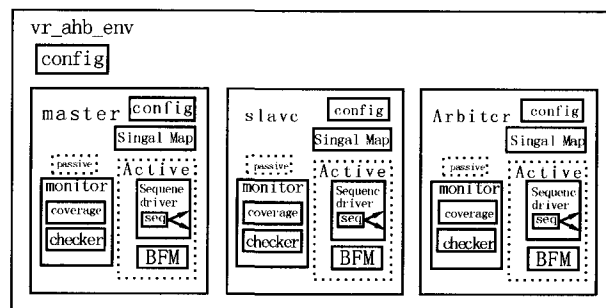


图 3 vr\_ahb eVC 结构框图

AHB 由主模块、从模块和基础模块等三部分组成,整个 AHB 总线上的传输都有主模块发出,从模块负责响应。基础结构则由仲裁器、译码器等组成。

在进行模块或子系统验证时,模拟挂接在 AHB 总线上的从模块的实际时序,当模块验证的功能覆盖率达到要求后,即可搭建系统验证环境,编写系统测试激励<sup>[5-6]</sup>。

## 4 可重用验证环境的实现

在实际的验证过程中,每个 eVC 涉及不同的协议、结构和设计,通常一个 eVC 验证环境只能验证一种相同或相近的设计。每个 eVC 有很多相同点,利用此相同点,可以开发一种标准的 eVC 组件。当验证不同的设计时,只需要根据不同的协议信息扩展此标准的 eVC 相应的文件即可,节省了大量的代码量<sup>[7]</sup>。

此方法是用 perl 或者 tcl 脚本语言自动化实现的,在实际的验证中,只需要添加相应的配置信息即可。

### 4.1 环境配置文件

验证通常采用自底向上的方法,在 SOC 各个子模块验证完成后,将各个子模块连接成一个系统,并挂接在 AHB 总线上,作为一个虚拟的系统实现 SOC 的系统验证。为实现验证环境的可重用性,在搭建模块或系统验证之前必须确定与实际协议相符的配置参数。

## 4.2 模块验证环境的配置文件组成

模块验证环境名称:一般和所设计的名称一致.

寄存器:DUT 中的寄存器,在定义寄存器时必须确定寄存器的顺序,因为在 eVC 验证环境中,寄存器的地址与寄存器定义的顺序相关.

模块地址:指总线分配给该子模块的地址,并将该模块对应的地址与 AHB 的虚拟 SLAVE 相连接.

模块环境配置:指将模块验证中的各个 eVC 配置为一个总的验证环境,一般是将一个模块的接口 eVC 验证文件(Interface eVC,包括模块的外部接口和外部信号时序检查等)和内部的 eVC 文件(module eVC,包括模块寄存器的定义和内部信号时序检查等文件)合并成模块验证环境的顶层文件.

模块验证时,对寄存器的操作是在测试激励中配置,如果需要在 eVC 验证环境中增加其它的自定义函数或者配置文件,则需要单独编写,只需在 eVC 顶层文件中按正确的顺序将其导入即可.

## 4.3 系统验证的配置文件组成

系统验证环境名称:指搭建的系统或子系统的验证环境名称,一般和 SOC 系统的名称一致.

Slave:指挂接在 AHB 上各个 slave 的名称,即该 SOC 系统各个子模块的名称.

Master:即需要例化的虚拟主模块,需要例化的主模块数目根据实际设计而定.

系统环境配置:指将系统中的各个子系统模块的接口 eVC 验证环境在系统顶层文件中实例化,模拟实际 SOC 系统的 eVC 验证环境.在具体的系统验证时,只要扩展实际中需要连接的信号和连接的各种子模块的地址即可.

系统验证时,系统测试激励中的对寄存器的操作通常是由 C 语言或者汇编实现,然后用软件编译成二进制代码,写入系统中的 rom 中,在系统上电时读取存储器中的内容即可实现系统的初始配置,因此在配置系统的 eVC 验证环境时不需要添加系统的寄存器信息.通常的系统验证环境框图如图 4 所示.

本方法是基于 AHB 总线接口实现的,配置文件中不需要提供 AHB 的配置参数,在使用脚本自动生成 eVC 验证环境时已将 AHB 总线的接口部分完全搭建好了,只需要根据实际验证功能需求配置 AHB 的 eVC 顶层文件 vr\_ahb\_env 即可.

## 5 模块验证与系统验证

搭建模块验证环境时,只需要根据实际协议扩

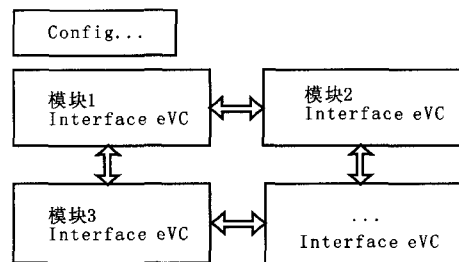


图 4 系统验证环境框图

展相应的 eVC 文件即可.具体的应用和 eRM 验证方法学中的一致,例如在 item 中定义加载的信号,BFM 中驱动端口信号,sequence 中约束 DUT 中需要加载的数据流,Signal\_map 中定义和实际协议中连接的信号等.

系统验证时,可以直接重用模块的 interface eVC 验证环境,不需要修改任何接口信息,只要将各个子模块在系统验证环境顶层文件中例化即可.

## 6 结束语

文中提出了一种基于 AMBA AHB 总线接口的验证环境的可重用性的实现方法,将搭建复杂的 eVC 验证环境利用脚本自动化实现,降低了验证前期开发验证环境的时间,提高了验证的效率.

## 参考文献:

- [1] ARM. AMBA specification (Rev 2. 0) [S]. Arm, Inc, 1999.
- [2] Sasan Iman, Sunita Joshi, The e hardware verification language[M]. Basel Bostom Berlin: Kluwer Academic Publishers, 2004.
- [3] Prakash Rashinkar, Peter Paterson, Leena Singh. System-on-a-chip verification methodology and techniques[M]. Berlin: Kluwer Academic Publishers, 2002.
- [4] e Reused Methodology(eRM) Developer Manual version 2. 1[M]. Cadence Design Systems, Inc, 2005.
- [5] Rashinkar P, Paterson P, Sinaghl. 系统芯片(SOC)验证方法学与技术[M]. 北京:电子工业出版社,2005.
- [6] 陈辉,申敏. 结合覆盖率驱动技术的 RVM 验证方法学在 SOC 验证中的应用[J]. 微计算机信息, 2005, 10 (2):120-121.
- [7] 林健,杨志家. 利用 VMM 建立基于事务的层次化验证平台[J]. 微计算机信息. 2010:97-98.

## 作者简介:

文 良 男,(1986-),硕士研究生.研究方向基于 eRM 方法学的 SOC 验证.