

一种二阶曲率补偿带隙基准电压源

张宗航, 赵毅强, 耿俊峰

(天津大学 电子信息工程学院, 天津 300072)

摘 要: 利用 CMOS 工艺中 Poly 电阻和 N-well 电阻温度系数的不同, 设计了一种输出可调的二阶曲率补偿带隙基准电压源. 采用 Chartered 0.35 μm CMOS 工艺模型, 使用 Cadence 工具对电路进行了仿真, 结果表明电路在电源电压为 1.8 V 时可正常工作, 当其在 1.8 ~ 3 V 范围内变化时, 基准电压变化仅有 3.8 mV; 工作电压为 2 V 时, 输出基准电压在 -40°C 到 80°C 的温度范围内温度系数为 1.6 ppm/ $^\circ\text{C}$, 工作电流为 24 μA , 低频下的电源抑制比为 -47 dB. 该带隙基准电压源的设计可以满足低温漂、高稳定性、低电源电压以及低功耗的要求.

关键词: 带隙基准电压源; 二阶曲率补偿; 温度系数; 电源抑制比; 低功耗

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2012)05-0015-05

A Second-Order Curvature-Compensated Band-Gap Voltage Reference

ZHANG Zong-hang, ZHAO Yi-qiang, GENG Jun-feng

(School of Electronic and Information Engineering, Tianjin University, Tianjin 300072, China)

Abstract: A second-order curvature-compensated bandgap voltage reference with adjustable output voltage is presented, which employs the different temperature coefficients between poly resistor and N-well resistor in the CMOS process. The circuit was simulated by Cadence tool with Chartered 0.35 μm CMOS model. The results show that the circuit can operate down to a 1.8V supply, the variation of the output voltage is only 3.8 mV. The temperature coefficient of the output voltage reference is 1.6 ppm/ $^\circ\text{C}$ from -40°C to 80°C and the current is 24 μA at supply voltage of 2 V, and the power supply rejection ratio (PSRR) is -47 dB at low-frequency. The bandgap voltage reference meets the need of low temperature coefficient, high stability, low supply voltage and low power consumption.

Key words: bandgap voltage reference; second-order curvature-compensated; temperature coefficient; PSRR; low power consumption

1 引言

在存储器、模数/数模转换电路、电源管理、振荡器等电路中, 基准源是一个重要的关键模块. 而带隙基准电压源能够提供一个精确的、稳定的、以及对温度和电源电压变化不敏感的基准电压^[1].

传统结构的带隙基准电路一般只进行一阶温度系数补偿, 温度特性较差, 温度系数一般在十几甚至几十 ppm/ $^\circ\text{C}$, 无法满足高精度电路的要求. 为了改善基准的温度特性, 提出了很多高阶温度补偿技术的带隙基准方案. 目前常用的补偿技术主要有指数

温度补偿、分段曲率补偿、 V_{BE} 线性化以及不同温度系数电阻组合的补偿方法等等^[2-5]. 本文根据低温系数要求, 在 Banba 等提出的带隙基准电路结构的基础上, 设计了一种新的带隙基准电压源, 利用 CMOS 工艺中 poly 电阻和 N-well 电阻的温度系数不同来对基极——发射极电压的非线性温度特性进行补偿, 从而在较宽的温度范围内获得较低的温度系数.

2 传统带隙基准电压源分析

一般情况下, 带隙基准电压包含一个与温度成

正比 (proportional to absolute temperature, PTAT) 的电压和一个补偿温度 (Complementary to Absolute Temperature, CTAT) 电压两部分。

其中, 双极型晶体管的 V_{BE} 可以作为 CTAT 电压. V_{BE} 与集电极的电流和结温度有关, 但它和温度并不是呈线性关系的, 其与温度的关系式可以表达如下^[6]:

$$V_{BE}(T) = V_{G0} \left(1 - \frac{T}{T_0} \right) + V_{BE0} \frac{T}{T_0} - (\alpha - m) \frac{kT \ln \left(\frac{T}{T_0} \right)}{q} \quad (1)$$

其中, V_{G0} 是硅在绝对零度下的带隙电压, q 为一个电子电荷, T 是绝对温度, T_0 是参考温度, α 是工艺有关的一个常数, m 是集电极电流的温度指数. V_{BE0} 是在参考温度 T_0 时的发射结电压。

由式(1)可以看出, V_{BE} 中与温度有关的非线性项出现在式中第三项, 即 $T \ln(T/T_0)$ 项. 如果将式(1)用泰勒级数展开, 则上式可表示为^[7]:

$$V_{BE} = b_0 + b_1 T + b_2 T^2 + \dots + b_n T^n \quad (2)$$

其中, $b_0, b_1, \dots, b_n$ 是常数. V_{BE} 的一阶温度系数为一个负值。

而 PTAT 电压可以通过两个偏置在不同电流密度下的双极晶体管来获得. 设有两个相同的晶体管 Q_1 和 Q_2 , 它们的饱和电流 $I_{S1} = I_{S2}$, Q_1 和 Q_2 偏置的集电极电流分别为 nI_0 和 I_0 , 忽略它们的基极电流, 则有^[8]:

$$\begin{aligned} \Delta V_{BE} &= V_{BE1} - V_{BE2} \\ &= V_T \ln N = \left(\frac{k \ln N}{q} \right) T \end{aligned} \quad (3)$$

其中, k 为波尔兹曼常数, q 为单位电荷. 由上式可以看出, ΔV_{BE} 的差值呈现出正的温度系数。

双极型晶体管的 V_{BE} 具有负的温度系数, 室温下约为 $-2.2 \text{ mV}/^\circ\text{C}$, 热电压 V_T 具有正的温度系数, 室温下大概为 $+0.087 \text{ mV}/^\circ\text{C}$. 基准的输出电压可以简单的表示为:

$$V_{REF} = V_{BE} + K \Delta V_{BE} \quad (4)$$

由 Banba 等提出的一种传统带隙基准电压源^[9]的实现电路如图 1 所示。

设三个 MOS 管的工作电流 $I_1 = I_2 = I_3$, 电阻 $R_1 = R_2$, Q_1 与 Q_2 的发射结面积之比为 N , 则输出的基准电压 V_{ref} 可以表示为:

$$V_{REF} = \frac{R_3}{R_1} \left[V_{BE} + \ln(N) V_T \frac{R_1}{R_0} \right] \quad (5)$$

当电阻 R_0, R_1, R_2 和 R_3 是同一类型的电阻时,

比值 R_3/R_1 和 R_1/R_0 就是一个与温度无关的常数. 最终得到的基准电压的值则可以通过改变 R_3 的值来调整。

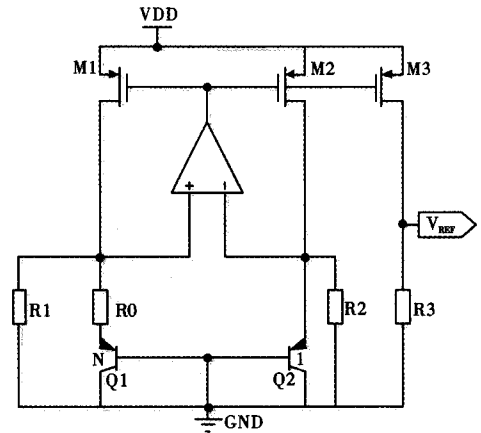


图1 传统带隙基准原理图

该电路只是消除了 V_{BE} 展开式中的与温度有关的线性项, 即一次项 $b_1 T$. 而与温度有关的高阶项并没有得到补偿, 导致在一定温度范围内的温度系数会比较大, 温度特性较差。

3 具有二阶补偿带隙基准电路的设计

由式(2)和式(5)可以看到, 当 R_1 和 R_0 的温度系数不一样时, R_1 与 R_0 的比值就会与温度呈现出一定的比例关系. 从而式(5)中的第二项则可以对 V_{BE} 当中与温度有关的二阶项进行补偿. 基于这个思想, 本文设计出了一个二阶补偿的带隙基准电路, 如图 2 所示。

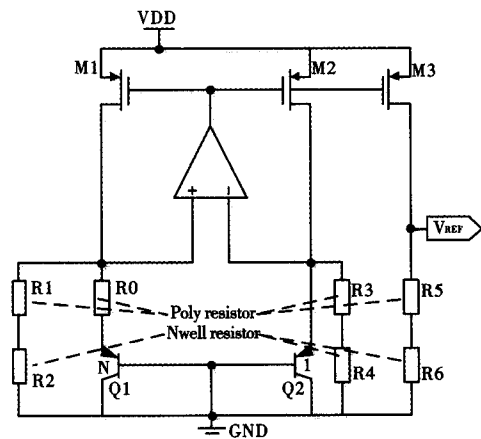


图2 二阶补偿带隙基准原理图

在 CMOS 工艺当中, 有很多不同类型的电阻, 它们有着不同的温度系数. poly 电阻和 N-well 电阻的方阻值都很大, 且大小差不多. 但是它们两者有着相反的温度系数. 它们之间的比值也就与温度呈现

出一定的比例关系. 分析图2的电路, R_0 、 R_1 、 R_3 、 R_5 为多晶电阻, 它们具有负的温度系数; R_2 、 R_4 、 R_6 为 N-well 电阻, 它们具有正的温度系数.

设 $R_5 = \lambda R_1 = \lambda R_3$, $R_6 = \lambda R_2 = \lambda R_4$, 则输出基准电压 V_{REF} 可以表达如下:

$$V_{REF} = \lambda[V_{BE} + \ln(N)V_T \frac{R_1}{R_0} + \ln(N)V_T \frac{R_2}{R_0}] \quad (6)$$

其中, 由于 R_1 和 R_0 为同一材质的电阻, 它们的温度系数相同, 则它们之间的比值 R_1/R_0 与温度无关. 而 R_2 和 R_0 是两种不同材质的电阻, 它们之间的比值 R_2/R_0 则与温度有着一定的函数关系.

设多晶电阻的温度系数为 K_P , N-well 电阻的温度系数为 K_N , 选绝对零度为参考点. 并设 R_2 在绝对零度时的阻值为 R_{20} , R_0 在绝对零度时的阻值为 R_{00} . 则在温度为 T 时, R_2 与 R_0 的比值可以表示为:

$$\frac{R_2}{R_0} = \frac{R_{20}}{R_{00}} \frac{(1 + K_N T)}{(1 + K_P T)} \quad (7)$$

由于 K_P 、 K_N 都非常小, 则上式可以简化为:

$$\begin{aligned} \frac{R_2}{R_0} &\approx (1 + K_N T)(1 - K_P T) \frac{R_{20}}{R_{00}} \\ &= [1 + (K_N - K_P)T - K_N K_P T^2] \frac{R_{20}}{R_{00}} \\ &= [1 + (K_N - K_P)T] \frac{R_{20}}{R_{00}} \quad (8) \end{aligned}$$

当 λ 设为 1 时, 将式(8)代入式(6)中, 并用 kT/q 替换 V_T 得到:

$$V_{REF} = V_{BE} + [(R_1/R_0 + R_{20}/R_{00})\ln(N)k/q]T + R_{20}k(K_N - K_P)\ln(N)T^2/(R_{00}q) \quad (9)$$

由式(9)可知, 通过调整 R_{20}/R_{00} 和 R_1/R_0 的值, V_{BE} 中的一次项和二次项可以完全被消除^[10]. 从

而能够达到一个满意的曲率补偿效果.

4 电路实现

整体的电路如图3所示. 该电路除了核心的基准电路外, 还包括启动电路、自偏置电路和放大器电路三个部分.

在与电源无关的偏置电路中, 往往都存在这一个或者多个“简并”偏置点. 或者说, 电路可以稳定在不同的工作状态下. 图3中的电路就存在两个工作点, 一个正常工作点, 另一个则是零点, 即稳定状态时电路中所有的晶体管传输的电流为零. 为了克服这个“简并”偏置点的产生, 在电路中设计了启动电路.

图3中的 M15~M19 组成了整个电路的启动部分. 当电路上电时, M16 导通, 则 X 点被上拉成高电平, 使得 M17 开启, 则 M15、M1、M2、M3 和 M4 的栅极电压经过 M17 被下拉为低电平, M15、M1、M2、M3 和 M4 导通, 电路开始工作. 电路开始工作后, 由于 M15 导通, 使得 M18 和 M19 的栅极为高电平, 从而 M18 和 M19 导通, 通过调整 M16 和 M18 的参数, 可以使 X 点的电压小于 M17 管的阈值电压, 使得 M17 关断. 电路最终进入正常工作状态.

自偏置电路是利用核心基准电路本身产生的电流做为偏置电流, 来为放大器电路提供偏置.

放大器电路采用的是二级放大器, 第一级可以提供高的增益, 第二级则可以提供大的摆幅. 第一级和第二级之间的电阻, 电容对电路做了密勒补偿, 提高了整个电路的稳定性.

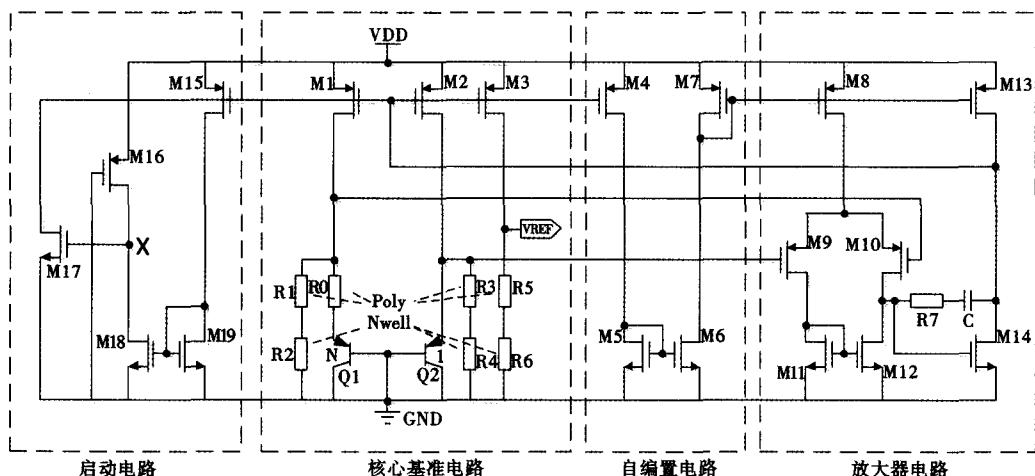


图3 整体电路图

5 电路仿真及版图设计

5.1 电路仿真结果

本文电路的设计采用 chartered 0.35 μm CMOS 工艺库. 使用 Cadence 的 spectre 仿真器对所设计的电路进行了仿真. 在电源电压为 2 V 的情况下, 在 $-40 \sim +80\text{ }^{\circ}\text{C}$ 的温度范围内对电路进行了温度仿真扫描, 仿真曲线如图 4 所示.

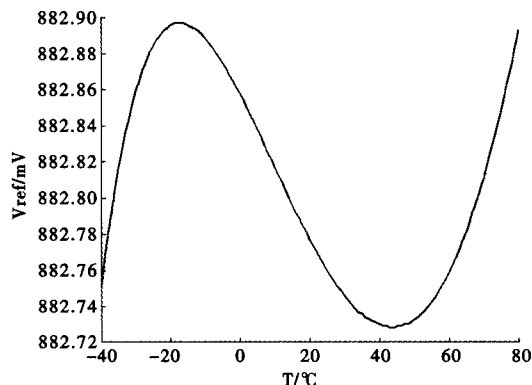


图 4 二阶曲率补偿带隙基准温度特性

从仿真结果可以看到, 该电路输出的基准电压在整个扫描温度范围内的变化只有 0.2 mV, 温度系数达到了 1.6 ppm/ $^{\circ}\text{C}$. 补偿后的输出基准电压的温度特性得到了很大的改善.

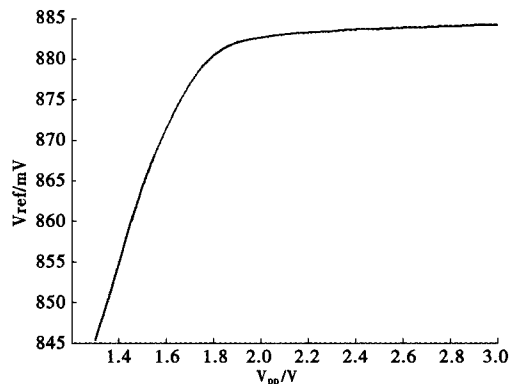
本文在对带隙基准电压源的温度特性进行研究的同时, 也对其电源特性进行了一些分析和仿真. 带隙基准电压源的电源特性如图 5 所示.

图 5(a) 是输出基准电压随电源电压的变化曲线, 在电源电压从 1.8 V 变化到 3 V 时, 输出基准电压仅变化了 3.8 mV, 电源调整率为 3.16 mV/V. 如果在核心基准电路和放大器电路中都采用共源共栅结构, 则带隙基准的电源特性将得到改善, 但是这将提高电路所需的最低电源电压. 图 5(b) 是在室温 and 2 V 电源电压下的电源抑制比 (PSRR) 的仿真曲线, 带隙基准在低频时的 PSRR 为 -47 dB.

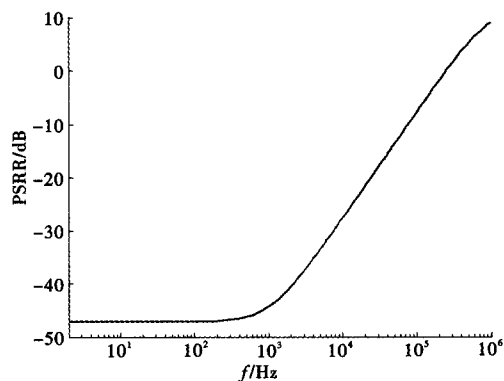
5.2 电路版图设计

版图设计对精度的要求很高, 因此, 器件之间应该做到尽可能的匹配, 布局布线也要尽可能的合理. 为了得到一个精确的基准电压, Q1 和 Q2 的发射结面积比值 N 要做到非常精确, 在本设计中, 是通过将多个相同面积的三极管经过并联组合在一起来实现的.

此外, 电阻之间的匹配也很重要, 本设计中, 是通过将多个完全相同的条形电阻通过串联或并联来



(a) 输出随电源电压的变化曲线



(b) 电源抑制比仿真曲线

图 5 带隙基准的电源特性

实现的. 运算放大器的性能也会在很大程度上影响整个电路的性能, 因此, 放大器从电路设计到版图都非常重要, 本文在对放大器的版图设计中, 采取的是中心对称结构, 这种结构可以降低因制造过程中各种工艺误差带来的偏差. 最终绘制的版图如图 6 所示.

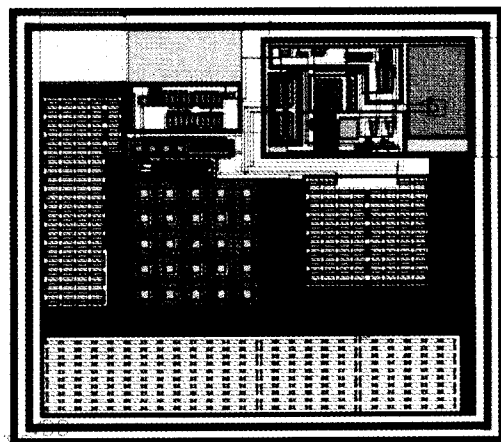


图 6 带隙基准源版图

6 结束语

本文根据 CMOS 工艺中 poly 电阻和 N-well 电阻温度系数的不同,设计出了一种二阶曲率补偿的带隙基准电路结构并给出了电路实现. 运用 spectre 仿真工具对所设计的电路进行了温度特性和电源特性的扫描仿真. 结果显示,电路在 1.8 V 的电源电压下便可以正常工作,在 $-40\text{ }^{\circ}\text{C} \sim +80\text{ }^{\circ}\text{C}$ 温度范围内,输出电压变化仅有 0.2 mV,温度系数只有 1.6 ppm/ $^{\circ}\text{C}$,低频时的 PSRR 为 -47 dB,整个电路的功耗只有 24 μA 左右,是一种低温漂、低功耗以及高稳定性的高性能基准源,可以广泛应用于多种模拟集成电路系统中.

参考文献:

- [1] Christian J  sus B Fayomi, Gilson I Wirth. Sub 1V CMOS bandgap reference design techniques: a survey [J]. Analog Integr Circ Sig Process, 2010(62):141-157.
- [2] 孙金中,冯炳军. 一种新型指数补偿 BICMOS 带隙基准源[J]. 微电子学与计算机, 2010, 27(12):109-112.
- [3] 来新泉,张莎莎,袁冰,等. 一种高精度分段曲率补偿带隙基准电压源[J]. 华中科技大学学报:自然科学版, 2010, 38(12):40-43.
- [4] 周庆波,龚敏,邬齐荣. 一种新型指数补偿 BICMOS 带隙基准源[J]. 微电子学与计算机, 2010, 27(10):128-131.
- [5] Zhu Tiancheng, Yao Suying, Li Binqiao. A high precision programmable bandgap voltage reference design for high resolution ADC [J]. Journal of Semiconductors, 2009, 30(7):1-5.
- [6] Tsividis Y. Accurate analyses of temperature effects in I_C -VBE characteristics with application to bandgap reference sources [J]. IEEE J Solid-State Circuits, 2001(15):1076-1084.
- [7] Liu Jun, Niu Pinguan, Gao Tiecheng. A second-order temperature compensated bandgap reference for analog-to-digital converter [C] // International Conference On Computer Design And Applications. Qinhuangdao, Hebei, China, 2010(1): 354-356.
- [8] 毕查德·拉扎维. 模拟 CMOS 集成电路设计[M]. 陈贵灿,程军,张瑞智,等译. 西安:西安交通大学出版社, 2002.
- [9] Banba H, Shiga H, Umezawa A, et al. A CMOS band gap reference circuit with sub 1-V operation [J]. IEEE Journal of Solid-State Circuits, 1999, 34(5): 670-674.
- [10] 杨鹏,吴志明,吕坚,等. 一种二阶补偿的低压 CMOS 带隙基准电压源[J]. 微电子学, 2007, 37(6):891-894.

作者简介:

张宗航 男, (1987—), 硕士研究生. 研究方向为模拟集成电路的研究.

赵毅强 男, (1964—), 教授, 博士生导师. 研究方向为集成电路及系统的研究.