

多通道数字助听器算法及低功耗 VLSI 设计

于增辉¹, 黑 勇¹, 陈黎明¹, 徐欣锋¹, 吴兆胜²

(1 中国科学院微电子研究所 专用集成电路与系统研究室, 北京 100029;

2 国民技术股份有限公司, 广东 深圳 518057)

摘 要: 改进了多通道数字助听器中的听力补偿和噪声消除算法, 并进行了低功耗 VLSI 设计. 听力补偿方面, 提出一种改进的多通道宽动态范围压缩(WDRC)算法; 该方法降低了存储和计算开销, 并抑制了对残余背景噪音的过度放大. 噪声消除方面, 利用语音谱和噪声谱的帧间相关性, 改进了传统的多子带谱相减算法, 使之在硬件实现时便于并行运算, 同时不影响消噪性能. 最后, 综合采用多种低功耗设计方法, 在 SMIC 的 130 nm 工艺条件下, 完成了基于上述算法的多通道数字助听器 VLSI 设计. 后仿结果表明, 该设计总功耗仅为 228 μ W.

关键词: 数字助听器; 多通道; 听力补偿; 噪声消除; 低功耗; VLSI

中图分类号: TN912.3

文献标识码: A

文章编号: 1000-7180(2012)04-0014-05

Algorithm Research and Low-power VLSI Design of a Multi-channel Digital Hearing Aid

YU Zeng-hui¹, HEI Yong¹, CHEN Li-ming¹, XU Xin-feng¹, WU Zhao-sheng²

(1 Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China;

2 Nation Technologies Incorporated, Shenzhen 518057, China)

Abstract: The hearing compensation algorithm and noise reduction algorithm in multi-channel digital hearing aids were studied in this paper, and a low-power VLSI design according to these algorithms was implemented further. On hearing compensation, a new multi-channel Wide Dynamic Range Compression (WDRC) algorithm was proposed, which can not only reduce the cost of storage and calculation. On noise reduction, by considering the correlation between adjacent frames of speech spectrum and noise spectrum, the traditional multi-band spectral subtraction algorithm was modified for parallel operation in hardware implementation, without degrading the performance. The low-power VLSI design of a multi-channel digital hearing aid based on the proposed algorithms was realized in SMIC 130nm process. The post-simulation power dissipation of the system is only 228 μ W.

Key words: digital hearing aid; multi-channel; hearing compensation; noise reduction; low power; VLSI

1 引言

目前的高端数字助听器中, 听力补偿和噪声消除大都采用基于多通道处理的方法, 两者在算法和硬件实现结构上可紧凑连接[1]. 文献[2]给出的高端数字助听器听力补偿和噪声消除部分的数据处理流程框图如图 1 所示. 考虑到硬件实现复杂度和线性相位的要求, 图 1 中的分析和综合滤波器组, 通常

采用 WOLA(weighted overlap-add)结构的等带宽离散傅里叶变换(DFT)滤波器组[3].

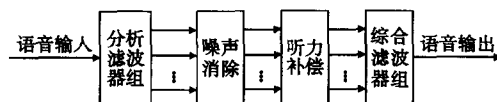


图 1 数字助听器听力补偿和噪声消除数据处理流程

收稿日期: 2011-07-12; 修回日期: 2011-09-12

基金项目: 国家“八六三”计划基金资助项目(2008AA010704)

2 多通道 WDRC 听力补偿

2.1 多通道 WDRC 算法原理

典型老年性听障患者和正常人的听力曲线对比示意如图 2 所示。图中,听阈是人耳可以感知的声压最小值;痛阈是引起人耳痛觉的声压阈值;听觉区域(听觉动态范围)是介于听阈和痛阈之间的声压范围。从图中可以看到,听障患者在不同频段上的听力损失不同,并且其听觉动态范围比正常人的窄。多通道 WDRC 算法,在不同频段上根据病人的听力损失以及该频段当前的声压级(sound pressure level, SPL,单位 dB),对声音进行放大或压缩,从而能较好的将正常人听觉动态范围内的声音“映射”到听障患者的听觉动态范围。

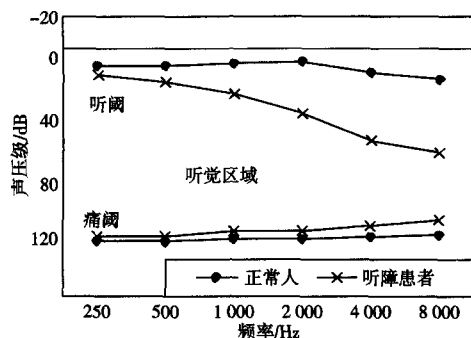


图2 听力曲线对比

图 3 所示为一种常见的基于 WDRC 算法实现听力补偿的输入输出(I/O)曲线^[1]。图中,横坐标和纵坐标分别是信号的输入/输出 SPL;a、b、c 区间分别是线性放大区、压缩区、限幅区; g_{dB} 是线性放大区的增益(dB 刻度)。通过能量包络检测计算出各个通道输入信号的 SPL,然后根据患者的听力补偿 I/O 曲线参数得到对应的增益,并与输入信号相乘,即得到多通道 WDRC 听力补偿后的输出信号^[1]。

因为噪声消除阶段一般很难将背景噪声完全消除,上述传统 WDRC 算法将小声放大、将大声压缩的特点,很容易造成对残余背景噪声的过度放大,降低听力补偿后的 SNR,从而严重影响了噪声消除的效果^[4-5]。另外,由图 2 可以看到,人耳对声音频率的感知与频率高低近似呈对数关系。高端数字助听器输入信号采样率一般为 16 kHz,基于等宽通道的 WDRC 算法,为了在低频部分达到较细致的频段划分,往往需要较多的通道,例如文献[3]中均采用 64 通道的 WOLA 滤波器组。这使得多通道 WDRC 的参数存储和增益计算的开销较大。

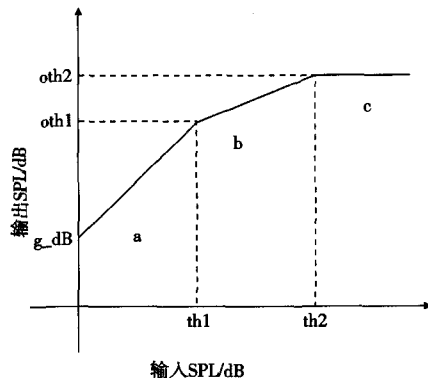


图3 WDRC 的 I/O 曲线

2.2 本文的多通道 WDRC 算法

针对传统多通道 WDRC 算法的上述缺点,本文提出一种改进的多通道 WDRC 算法,具体如下。

根据文献[5],当某通道的 SNR 过低时,该通道对语音可懂度没有贡献,且其噪声会对邻近通道的语音形成掩蔽,降低可懂度。一般而言,SNR 越低,经过噪声消除后,剩余频谱能量的比例越小。据此,为了抑制对残余背景噪声的过度放大,本文在每一个通道上,根据消噪后与消噪前平滑的频谱能量的比值对 WDRC 增益进行调整,抑制 SNR 较低的通道的增益。增益调整按照下式进行:

$$\text{gain}_k = \begin{cases} \alpha_k \cdot \text{gain}_{s_k}, & \text{if } \text{gain}_s > 0 \\ \text{gain}_{s_k}, & \text{if } \text{gain}_s \leq 0 \end{cases} \quad (1)$$

式中, k 为通道标号, gain_{s_k} 为根据当前输入信号 SPL 和听力补偿参数计算得到的增益(dB), gain_k 为调整后的增益, α_k 为调整因子,其计算式为

$$\alpha_k = \begin{cases} 1, & R_k \geq R_{\max} \\ 0, & R_k \leq R_{\min} \\ (R_k - R_{\min}) / (R_{\max} - R_{\min}), & R_{\min} < R_k < R_{\max} \end{cases} \quad (2)$$

式中,参数 $R_{\max}$ 和 $R_{\min}$ 由实验确定,其取值范围为 $0 < R_{\min} < R_{\max} < 1$, R_k 即为消噪后与消噪前平滑的频谱能量的比值:

$$R_k = \frac{\overline{P'_k}}{P_k} \quad (3)$$

对频谱能量平滑后再计算比值,其目的是为了减少比值 R_k 过快的波动对音质带来负面影响。

另外,由于信号的高频部分无需采用与低频部分同样细致的频段划分,在根据输入 SPL 和听力补偿参数计算增益 gain_{s_k} 时,不必直接按照通道进行计算。可根据人耳听觉感知特性,对等宽通道进行组合^[1]。1/3 octave 频带划分方式是一种与人耳听觉系统的信号分析机理比较相近的划分方法。根据

ANSI S1.11^[3]标准, 1/3 octave 频带的第 i 个频带的中心频率 $f_m(i)$ 为

$$f_m(i) = 2^{\frac{(i-30)}{3}} \times f_r, i=1, 2, \dots, 43 \quad (4)$$

式中, f_r 是以 1 kHz 为单位.

每个频带的上边界 f_1 和下边界 f_2 分别如下:

$$f_1 = f_m \times 2^{\frac{1}{6}}, f_2 = f_m \times 2^{-\frac{1}{6}} \quad (5)$$

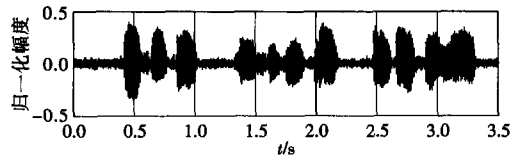
本文基于 1/3 octave 频带划分方法, 将 64 个等宽通道组合为 16 个频带. 以每个频带内各通道的平均 SPL 计算增益, 则只需计算 16 个增益值, 同时也仅需存储 16 组听力补偿参数, 大大降低了开销. 需要注意的是, 前述对增益计算的结果 gain_{s_k} 进行调整, 仍是按照通道进行, 以保证尽量不影响 SNR 较高的通道的增益.

综上, 本文提出的多通道 WDRC 算法的实现过程如下: (1) 基于 1/3 octave 频带划分方法, 将等宽通道组合成少量频带, 按频带计算出增益 gain_{s_k} ;

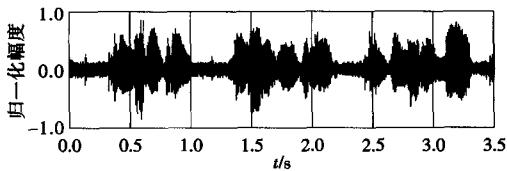
(2) 在每一个通道上, 根据消噪后与消噪前平滑的频谱能量的比值, 对 gain_{s_k} 进行调整; (3) 将每个通道的增益值 gain_k 与对应通道的输入信号相乘, 完成听力补偿.

2.3 仿真结果

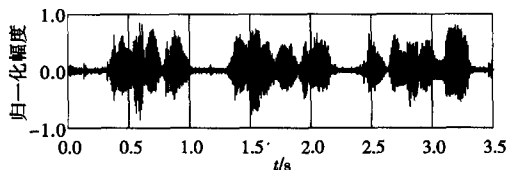
采用多通道 WDRC 对含噪语音信号(噪声消除模块的输出)进行听力补偿的仿真结果表明, 采用本文的方法对增益进行调整后, 明显抑制了对背景噪声的放大. 见图 4.



(a) 输入含噪语音信号



(b) 传统多通道 WDRC 算法听力补偿结果



(c) 本文多通道 WDRC 算法听力补偿结果

图 4 多通道 WDRC 听力补偿仿真结果

表 1 中给出了在输入信号的 SNR 分别为 15 dB、10 dB、5 dB 时, 采用传统的多通道 WDRC 算法

和本文方法进行听力补偿后的 SNR. 采用传统算法进行听力补偿后, 由于对噪声的放大, 使得 SNR 降低; 相比传统算法, 采用本文方法可以将 SNR 提高大约 2~5 dB.

表 1 多通道 WDRC 听力补偿结果的 SNR dB

原输入信号	传统方法	本文方法
15	11.38	15.85
10	7.23	10.94
5	3.56	5.68

3 多子带谱相减噪声消除

3.1 多子带谱相减算法

多子带谱相减算法以其消噪效果明显且运算量小、硬件实现方便等优点, 目前在语音噪声消除中得到广泛应用^[1]. 典型的多子带谱相减算法是通过滤波器组将信号分成多个通道, 并将通道根据人耳听觉特性进行组合, 划分为 N 个子带, 然后进行谱相减操作^[6]. 具体如下.

第 i 子带的语音功率谱可通过下式估计:

$$|\hat{S}_i(k)|^2 = |\bar{X}_i(k)|^2 - \alpha_i \cdot \delta_i \cdot |\hat{D}_i(k)|^2 \quad (6)$$

式中, $b_i \leq k \leq e_i, i=1, 2, \dots, N$. k 为通道标号, b_i 和 e_i 分别为第 i 子带的起、止通道标号. $|\hat{S}_i(k)|^2$ 为消噪后的语音功率谱, $|\bar{X}_i(k)|^2$ 为经过平滑的含噪语音功率谱, $|\hat{D}_i(k)|^2$ 为噪声功率谱, α_i 是和 SNR 相关的过减因子, δ_i 为调节谱减的权重因子.

考虑人耳听觉掩蔽效应, 按照式(7)、(8)对式(6)的谱相减结果进行处理来降低音乐噪声:

$$|\hat{S}_i(k)|^2 = \begin{cases} |\hat{S}_i(k)|^2, & |\hat{S}_i(k)|^2 > \beta \cdot |\bar{X}_i(k)|^2 \\ \beta \cdot |\bar{X}_i(k)|^2, & \text{else} \end{cases} \quad (7)$$

式中, $\beta=0.002$.

$$|\bar{S}_i(k)|^2 = |\hat{S}_i(k)|^2 + 0.05 \times |\bar{X}_i(k)|^2 \quad (8)$$

最后, 利用人耳对相位信息的不敏感性, 以带噪语音的相位作为消噪之后语音的相位估计, 进行相位恢复.

谱相减算法中, 噪声功率谱的估计, 一般可通过语音活动性检测(voice activity detection, VAD), 在输入信号的无语音区进行.

3.2 可实现并行运算的多子带谱相减算法

传统的多子带谱相减算法, 噪声谱 $|\hat{D}_i(k)|^2$ 和过减因子 α_i 均采用当前帧的计算结果. 因此, 必须等待 $|\hat{D}_i(k)|^2$ 和 α_i 计算完成, 才能进行式(6)的谱相减操作, 这在硬件实现时无法并行运算, 特别是噪

声估计算法比较复杂时,使得运算时间较长.一般而言,语音谱和噪声谱在前后帧之间有较强的相关性,SNR 和过减因子的变化也是相对缓慢的.基于此,本文对原算法进行改进,当前帧的谱相减操作,采用前一帧计算得到的噪声谱和过减因子,即

$$|\hat{S}_i(m, k)|^2 = |\bar{X}_i(m, k)|^2 - \alpha_i(m-1) \cdot \delta_i |\bar{D}_i(m-1, k)|^2 \quad (9)$$

式中, m 为帧标号.采用这种实现方法,当前帧的谱相减操作即可与当前帧的噪声谱和过减因子估计同时进行.

3.3 仿真结果

本文采用线性预测(LPC)倒谱失真测度来评价消噪效果.大量实践证明,该测度指标优于传统的板仓距离(Itakura-Saito Distance)失真测度^[7-8].LPC倒谱失真测度值越小,表明消噪性能越好.

表2中给出了在含噪语音信号(采样率为16 kHz,所加噪音为马路噪音)的SNR分别为15 dB、10 dB、5 dB、0 dB时,采用传统多子带谱相减算法和本文方法进行消噪的LPC倒谱失真测度比较.由表2可知,经过消噪后,LPC倒谱失真测度明显减小,并且与传统方法相比,本文为了实现并行运算而对传统算法进行的改进,不会降低消噪性能.

表2 消噪前后LPC倒谱失真测度比较

输入 SNR/dB	消噪前	传统方法	本文方法
15	0.259 4	0.216 6	0.216 8
10	0.301 7	0.254 9	0.255 0
5	0.352 8	0.312 3	0.311 7
0	0.400 9	0.371 4	0.371 5

4 低功耗 VLSI 设计

根据上文的算法分析,本文设计的数字助听器系统硬件框架如图5所示.其中,病人的听力补偿参数是在系统上电时从片外加载进来.

数字助听器便携式的应用特点,对其系统的功耗提出了极为严格的要求(1 mW 以下)^[1].因此,除了上文算法方面涉及的低开销优化,本文在硬件设计上采用了多种低功耗设计方法,具体如下:

(1) 并行运算

采用并行运算减少运算所需时钟周期数,从而可降低系统时钟频率,能够有效降低动态翻转功耗.本设计采用模块间并行运算,以相位恢复阶段的计

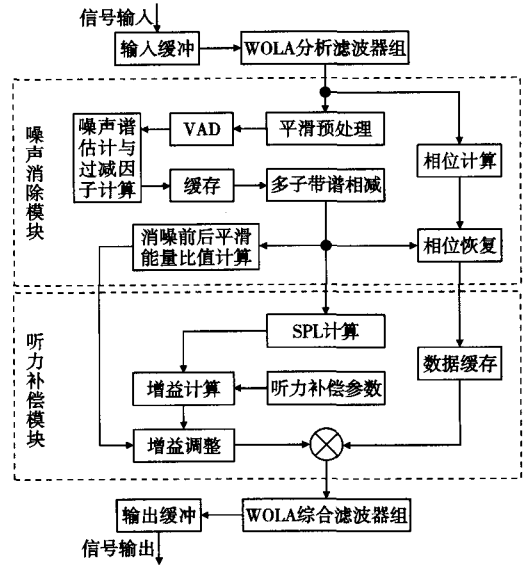


图5 本文的多通道数字助听器系统硬件框图

算时间将听力补偿模块的SPL计算、增益计算、增益调整等时间开销完全隐藏,使得听力补偿阶段仅剩各通道信号与增益相乘所需的时间开销.

(2) 通过查找 Leading 位减少数据位宽

为了降低硬件复杂度,本设计采用定点运算实现.因算法中涉及较多对数、开方、除法等非线性运算,直接计算开销很大.但这些运算大多仅要求估计,不必十分精确.本文采用通过查找 Leading 位减少数据位宽的方法,大幅降低运算开销.

(3) 采用高阈值库

在低功耗 VLSI 设计中,静态泄漏功耗不容忽视.由于本设计的数字助听器工作频率较低(1 MHz),容许较长的电路延迟,故本文完全采用SMIC的0.13 μm高阈值工艺库进行设计,可有效降低静态泄漏功耗^[9].

(4) 其他方法.采用时钟门控、信号门控、状态机优化等常见低功耗技术,进一步减少电路中不必要的翻转.

本文设计的数字助听器输入信号采样率为16 kHz,输入输出数据为16 bit,通道数为64.在SMIC的130 nm工艺条件下设计的VLSI版面积为1.9 mm×1.9 mm(含 Pad).

在正常工作条件下(电压为1.2 V,温度为25℃,工作频率为1 MHz),本设计的总体后仿功耗仅为228 μW,其中接口部分(实现串/并转换等功能)功耗为24 μW,主功能模块功耗为204 μW.本设计与文献[4]中设计的比较如表3所示.相比而言,本设计在较低的工艺条件下,实现了更低的功耗.

表 3 本设计与文献[4]的对比

	工艺/nm	电压/V	通道数	功耗/ μ W
文献[4]	90	1.00	18(非等宽)	314
本设计	130	1.20	64	204

5 结束语

本文对多通道数字助听器中的 WDRC 听力补偿算法和多子带谱相减消噪算法进行了研究与改进,并完成了其低功耗 VLSI 设计.最后,本文在 SMIC 的 130 nm 工艺条件下,实现了包含上述算法的多通道数字助听器的低功耗 VLSI 设计,设计中采用了并行运算、查找 Leading 位减少数据位宽等多种低功耗技术.本设计的版图面积为 1.9 mm $\times$ 1.9 mm,并且总体后仿功耗仅为 228 μ W,其中主功能模块的功耗仅为 204 μ W.

参考文献:

[1] James M Kates. Digital hearing aids[M]. Oxfordshire: Plural Publishing, 2008: 8-10/ 221-287.

[2] Hamacher V, Chalupper J, Eggers J, et al. Signal processing in high-end hearing aids-state of the art, challenges, and future trends[J]. EURASIP Journal on Applied Signal Processing, 2005(18): 2915-2929.

[3] Rautl Vicen-Bueno, Roberto Gil-Pita, Manuel Utrilla-Manso, et al. A hearing aid simulator to test adaptive signal processing algorithms[C]// IEEE International

Symposium on Intelligent Signal Processing(WISP). Spain: Alcala de Henares, University of Alcala, 2007: 1-6.

[4] Wei Chengwen, Kuo Yuting, Ching Kuochiang, et al. A low-power mandarin-specific hearing aid chip[C]// IEEE Asian Solid-State Circuits Conference. Beijing, China: Tsinghua University, 2010.

[5] Garini Nikoleta. Compression techniques for digital hearing aids [D]. Patras, Greece: University of Patras, 2009.

[6] Udrea R M, Ciochina S, Vizireanu N. Multi-band bark scale spectral over-subtraction for colored noise reduction[C]// International Symposium on Signals, Circuits and Systems(ISSCS). Romania: Lasi, 2005: 311-314.

[7] 李新泽, 胡锦涛, 黑勇, 等. 基于低功耗 ASIP 的循环缓存的设计[J]. 微电子学与计算机, 2011, 28(5): 189-193.

[8] 付强. 语音的参数表示和质量客观评价研究[D]. 西安: 西安电子科技大学, 2000.

[9] 徐懿, 李丽, 高明伦, 等. 纳米集成电路静态功耗机理及低功耗设计技术[J]. 微电子学与计算机, 2007, 24(5): 184-188.

作者简介:

于增辉 男,(1982—),博士研究生.研究方向为数字助听器算法、低功耗 VLSI 实现及低功耗处理器设计等.

黑勇 男,(1974—),研究员,博士生导师.研究方向为数字基带芯片及低功耗处理器设计等.