

一种高精度宽电源范围集成电压基准源设计

马 奎^{1,2}, 杨发顺^{1,2}, 傅兴华^{1,2}

(1 贵州大学 电子科学系, 贵州 贵阳 550025; 2 贵州省微纳电子技术重点实验室, 贵州 贵阳 550025)

摘 要: 在 SOC 及智能功率集成电路中, 对基准电压源的电源电压范围及输出驱动电流都提出了更高的要求. 基于 csmc 40 V BCD 工艺设计并实现了一种输出精度高、驱动能力强、电源电压范围宽的 5 V 集成基准电压源电路. 设计中通过 HV_P MOS 实现电源电压和基准核心电路工作电压的隔离, 拓宽了电源电压范围, 采用双重电流负反馈保证了基准电压的高精度输出. 通过 Cadence 软件平台下的 Spectre 仿真器对电路的各项电参数进行仿真验证, 得到电源电压范围 9~30 V, 在 -20~125℃ 范围内温度系数 $5.688 \times 10^{-6} / ^\circ\text{C}$, 启动时间 6.369 μs , 负载电流 0~40 mA, 输出为 5 V 的集成电压基准源电路.

关键词: 高精度, 宽电源范围, HV_P MOS, 双重电流负反馈

中图分类号: TN433

文献标识码: A

文章编号: 1000-7180(2011)12-0089-03

Design of an Integrated Voltage Reference with High-precision and Wide Power Supply Range

MA Kui^{1,2}, YANG Fa-shun^{1,2}, FU Xing-hua^{1,2}

(1 Department of Electronics, Guizhou University, Guiyang 550025, China;

2 Key Laboratory of Micro-Nano Technology of Guizhou Province, Guiyang 550025, China)

Abstract: In SOC and smart power ICs, it is more and more important that the voltage reference works within wide power supply range outputs large load current. In this paper, a voltage reference with high-precision, large load current and wide power supply range was proposed based on the CSMC 40V BCD process. Its output voltage is 5 V. In order to broaden the range of the power, a HV_P MOS was used to isolate the power and operating power of the reference circuit. The high-precision profits from the Double Close-loop Feedback circuit. And then, electrical characteristics of this circuit were verified in the Spectre simulator under the Cadence environment. The output voltage is 5 V, the range of its power supply is 9~30 V, the temperature coefficient is $5.688 \times 10^{-6} / ^\circ\text{C}$ within -20~125℃, the start time is 6.369 μs , the range of load current is 0~40 mA.

Key words: high-precision; wide power supply range; HV_P MOS; double close-loop feedback

1 引言

现代电子信息系统中, 电压基准源有着广泛的应用, 如数模转换器(DAC)、模数转换器(ADC)、线性稳压器、精密测量仪器仪表和数字通信系统中都需要高精度的电压基准源. 随着半导体制造技术的不断推进和电子系统小型轻量化的发展趋势, 半导

体集成电路正向着数模混合、高低压兼容的 SOC 方向前进, 这种芯片在众多领域越来越突显出其重要性和优越性. 在 SOC 中, 对电压基准源的工作电源范围和输出驱动电流都提出了更高的要求, 电源范围宽、输出电流大的电源基准源可以为 SOC 中的数字模块提供电源^[1-2]. 本文采用 0.5 μm 40 V BCD 工艺设计集成电压基准源电路, 要求具有高精度大

输出电流、宽电源范围的特点,可用在中等功率集成电路中为逻辑电路部分提供 5 V 电源。

2 电路结构分析

2.1 基本电路结构

高精度宽电源范围 5 V 电压基准源的电路如图 1 所示。电路由 PTAT 电流产生电路、 V_{BE} 倍增电路、一重电流反馈电路、二重电流反馈电路、电源隔离电路、输出驱动电路共六个单元电路组成。为实现低温度系数输出,采用微电流源产生的 PTAT 电流流过电阻得到的正温度系数电压和 V_{BE} 倍增电路产生的负温度系数电压叠加实现输出基准的温度补偿^[3-5]。为实现高精度输出,采用双重电流负反馈电路,一重电流负反馈电路取样输出电压并对其进行修正,二重负电流反馈电路取样输出电流并对其进行修正,使输出电压稳定在 5 V。为实现宽电源范围,引入一个 HV-PMOS 将电源电压和基准核心电路工作电压相对隔离开,使基准核心电路的工作电压在较小范围内变化^[6-7]。

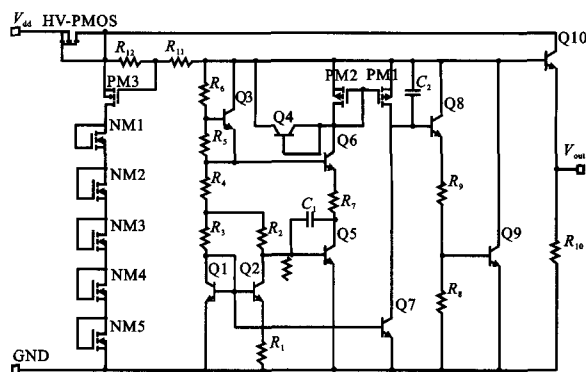


图 1 电压基准源电路图

2.2 电路工作原理

图 1 所示的 5 V 基准电压源电路的基本工作原理如下:

Q1、Q2、 R_1 组成微电流源,两个 NPN 晶体管的发射结面积比为 $S_{B-E1} : S_{B-E2} = 1 : 8$,流过两管的电流相等,在电阻 R_1 中产生 PTAT 电流:

$$I_{PTAT} = (V_{BE1} - V_{BE2})/R_1 = V_T \ln 8 / R_1 \quad (1)$$

I_{PTAT} 流过电阻 R_2 和 R_4 得到足够高的正温度系数电压。电阻 R_5 、 R_6 和 NPN 管 Q3 组成 V_{BE} 倍增电路,既产生了负温度系数电压,又可通过合理配置电阻比例,在 Q10 管的基极得到 5.7 V 左右的电位值。Q10 管和电阻 R_{10} 组成射极跟随器对后级电路提供足够强的驱动电流,5 V 基准电压从 Q10 管的发射极输出,其表达式如式(2):

$$V_{ref} = (R_2 + 2R_4)I_{PTAT} + (1 + \frac{R_6}{R_5})V_{BE3} +$$

$$V_{BE5} - V_{BE10} = \underbrace{\frac{R_2 + 2R_4}{R_1} V_T \ln 8 - V_{BE10}}_{\text{正温度系数电压}} +$$

$$\underbrace{(1 + \frac{R_6}{R_5})V_{BE3} + V_{BE5}}_{\text{负温度系数电压}} = 5 \text{ V} \quad (2)$$

将上式两边对温度 T 微分,令 $\partial V_{ref} / \partial T |_{T=300 \text{ K}} = 0$,得

$$\frac{\partial V_{ref}}{\partial T} |_{T=300 \text{ K}} = \frac{(R_2 + 2R_4)}{R_1} \frac{k}{q} \ln 8 - \frac{\partial V_{BE10}}{\partial T} + (1 + \frac{R_6}{R_5}) \frac{\partial V_{BE3}}{\partial T} + \frac{\partial V_{BE5}}{\partial T} = 0 \quad (3)$$

查阅工艺模型得到 $V_{BE3} = V_{BE5} = 0.789 \text{ V}$, $V_{BE10} = 0.641 \text{ V}$, $\partial V_{BE} / \partial T \approx -2 \text{ mV}/^\circ\text{C}$ 。将这些值代入式(2)、式(3),联立两式求得 $(R_2 + 2R_4)/R_1 = 90.676$, $R_6/R_5 = 5.129$ 。

一重电流负反馈电路由 R_7 、 R_8 、 R_9 、Q5、Q6、Q7、Q8、Q9、PM1、PM2 组成。Q5、Q6 管和电阻 R_7 组成一个误差放大器,当输出电压高于 5 V 时,输出管 Q10 的基极电位升高, Q11 和 Q10 管的基极电位也跟着升高,流过 V_{BE} 倍增电路的电流增大,因为 Q2 管的集电极电流为相对较固定的 I_{PTAT} ,增大的误差电流在通过电阻 R_4 和 R_2 后只能流入 Q5 管的基极,经误差放大电路放大后使得 PM1 和 PM2 组成的电流镜中的基准电流增大。又因为 Q7 管的基极电位基本恒定,镜像电流中增大的部分只能流入 Q8 管的基极, Q8 和 Q9 构成的达林顿管组将误差电流进一步放大后,由 Q9 管将 Q10 管基极电流中的一部分引到地,从而使输出电压降低。

反之,当输出基准电压下降时,一重电流反馈电路的工作和上述过程相反,使得输出电压升高。通过对输出误差电流的反复调节控制,达到稳定输出电压的目的。

二重电流负反馈电路由 R_{12} 、PM3、NM1 ~ NM5 组成。电阻 R_{12} 用于取样电流,当输出电压增大时,输出管 Q10 的基极电流也增大,电阻 R_{13} 两端的压降(即 PM3 的 V_{SG})增大,流过 PM3 所在支路的电流增大,分走 HV-PMOS 的漏极电流,从而使 Q10 管的集电极电流下降,稳定输出电压。当输出电压降低时,二重电流反馈电路工作和上述成相反,使输出电压升高。二极管连接的 NM1 ~ NM5 管是为了抬高 PM3 管的漏极电位,防止 PM3 管的 V_{GD} 过高而发生击穿。

当电路上电时,镜像电流源电路向 Q4 组成的二极管结构注入电流,启动微电流源电路和 V_{BE} 倍

增电路的工作,当电路进入稳态工作后,Q4 管发射极电位高于基极电位,进入截止状态,实现了基准核心电路的启动隔离功能。

高压管 HV_PMOS 的栅极和漏极短接,始终工作在饱和区.其漏极电位由基准核心电路确定,处于一个比较稳定的值,源极接电源,S-D 之间的压差在很大范围内(不超出器件的击穿电压)变化时漏极电流基本恒定,这就保证了电路在很宽的电源电压范围内工作时,基准核心电路的工作电压以及从电源汲取的电流基本恒定,输出电压稳定在 5 V。

3 仿真及结果分析

基于 CSMC 40V BCD 工艺模型,用 Cadence 平台下的 Spectre 工具,对本文设计的 5 V 基准电压源的温度特性、电源抑制比、启动时间、负载特性等进行了仿真,得到各项参数均满足预期指标.图 2 中给出了输出 5 V 基准电压的温度特性曲线.从图中可看出,在-20~125℃的温度范围内,基准电压的变化仅为 4.123 8 mV,这一微小的变化量对模拟信号或者数字逻辑电平的影响都可忽略不计.输出基准电压的温度系数计算如下:

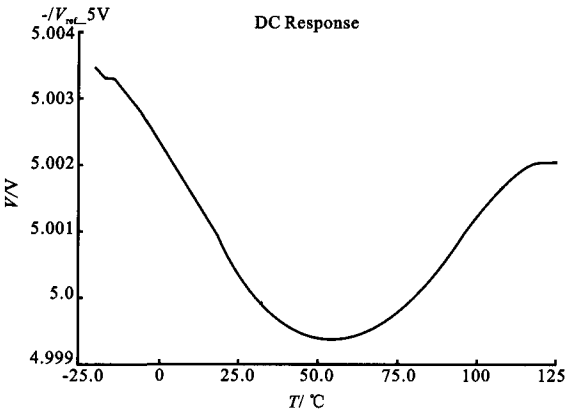


图2 温度特性曲线

$$T_C = \frac{1}{V_{ref}} \frac{\Delta V_{ref}}{V_T} = \frac{1}{5} \times \frac{4.123\,8 \times 10^{-3}}{145}$$
$$\approx 5.688 \times 10^{-6}/^{\circ}\text{C} \quad (4)$$

输出基准电压随电源电压的变化如图 3 所示.从图中可看出,当电源电压在 9 ~ 30 V 范围内时,输出基准电压基本上不受电源电压变化的影响。

在图 4 中给出了输出基准电压的启动时间.从图中可看出,电路能够进入预期的平衡点,启动时间为 6.369 μs.输出电压瞬态特性曲线过渡平滑,这得益于启动隔离电路的结构简单。

若将该基准源用到中等功率集成电路中,为数字控制部分提供电源,则要求该基准输出具有较强

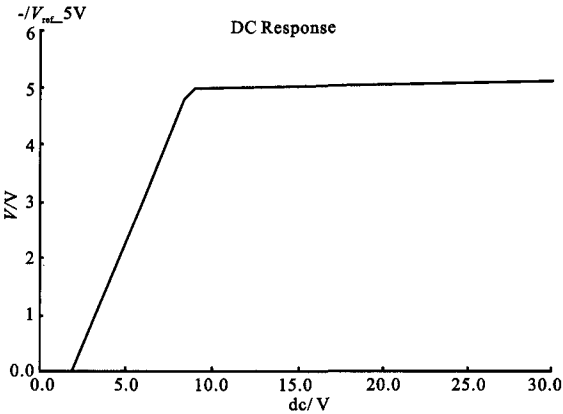


图3 直流电源抑制特性曲线

的驱动能力.本文所设计的 5 V 基准电压的负载特性曲线如图 5 所示,从图中可得出,当负载电流从 0 升高到 40 mA 时,输出基准电压从 5 V 降低到 4.74 V,5 V 基准的负载调整率为

$$S_r = \frac{\Delta V_{ref}}{\Delta I_L} = \frac{5 - 4.74}{0.04} = 6.5\text{ mV/mA} \quad (5)$$

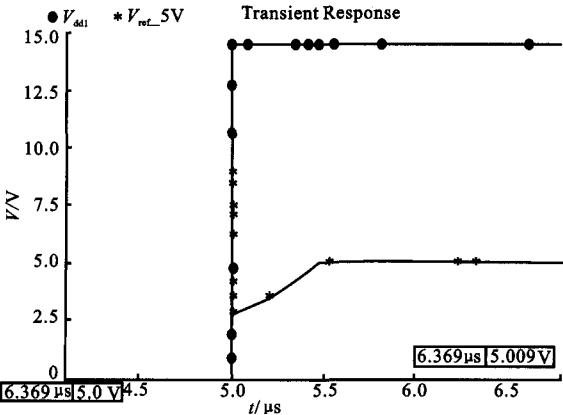


图4 启动时间曲线

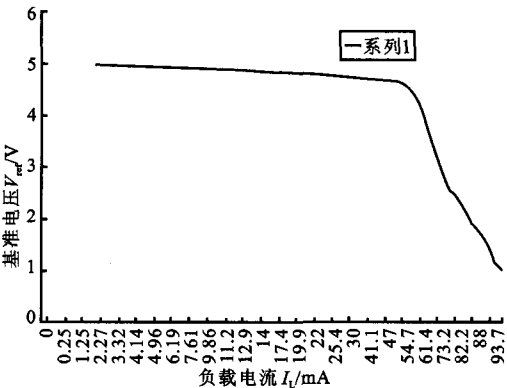


图5 负载特性曲线

4 结束语

本文基于 0.5 μm 40 V BCD 工艺设计了一种
(下转第 95 页)

4 结束语

将 176 bit 的并行数据劈裂为两个模块,分别利用基于扩展汉明码的独立 ECC,组建 BISR 架构. 根据异或运算项的可交换性,重排子项,建立 XOR-Tree 可合并项的特征图,观察与提取可以共用的子运算项,借助这种“兼容”策略优化 XOR-Tree,在 TSMC 90 nm 工艺中满足了工程要求:降低时延和面积. 仿真结果显示时延与面积分别降低了约 28% 和约 35%,功耗约 36%,表明了本优化方法的有效性.

感谢雄立科技 CTO 张建杰、资深工程师吴俊和杨昌楷的实验指导.

参考文献:

- [1] 邢克飞,杨俊,季金明. 空间辐射效应对 SRAM 型 FPGA 的影响[J]. 微电子学与计算机, 2006, 23(12): 107—110.
- [2] Roman S. Coding and information theory[M]. Berlin: Springer, 1992.
- [3] 雄立科技. ISE Spec. Revision 2.0[S]. 2009.
- [4] 孙凯,喻明艳. 具有检错纠错功能 EMC IP 核开发[D].

(上接第 91 页)

电源范围宽、输出精度高、驱动能力强的 5 V 集成基准电压源. 在设计上通过引入 HV-PMOS,并使其工作在恒流区,将电源和基准核心电路的供电电压隔离开,从而实现宽电源电压范围内的高精度输出. 为保证输出电压的高精度,采用了双重电流反馈电路对流过输出管的电流进行调节. 采用传统的设计跟随电路实现大的输出电流. 用 Spectre 工具对电路的多项电参数进行了仿真,得到工作电源范围为 9~30 V、-20~125 °C 范围内的温度系数为 5.688×10^{-6} ppm/°C,0~40 mA 范围内的负载调整率为 6.5 mV/mA.

参考文献:

- [1] 邓云飞,吴玉广. 一种芯片内部稳压电源的实现[J]. 电子器件, 2004, 27(1): 94—97.
- [2] 陈志军,钟昌贤,张波. 一种用于离线式开关电源的内部电源电路[J]. 中国集成电路, 2006(8): 18—21.
- [3] 徐勇,王志功,关宇,等. 一种高精度带隙电压基准源改

哈尔滨: 哈尔滨工业大学, 2007.

- [5] ST. Application Note Error Correction Code in AN1823NAND Flash Memories[S]. 2004.
- [6] The request Sent by the dient was syntactically incorrect [EB/OL]. [2011-02-20]. http://en.wikipedia.org/wiki/Hamming_code
- [7] Li Hao, Yu Lixin. A study on the hardware imp. of EDAC[C]// Proc of the Third International Conference Convergence and Hybrid Information Technology. Washington, DC, USA: IEEE Copmuter Society, 2008: 222—225.
- [7] 兰景宏,王芳,吉利久,等. 低功耗异或同或电路的设计研究[J]. 北京大学学报:自然科学版, 2006, 42(3): 380—384.
- [8] 高丹,刘海涛. CMOS 数字电路低功耗的层次化设计[J]. 微电子学与计算机, 2008, 25(1): 100—103.

作者简介:

沙亚兵 男, (1985—), 硕士研究生. 研究方向为集成电路设计.

李文石 男, (1963—), 博士, 教授. 研究方向为模式分析与微电子系统设计.

进设计[J]. 半导体学报, 2006, 27(12): 2209—2213.

- [4] Robert J Widlar. New developments in IC voltage regulators[J]. IEEE Tournal of Solid—State Circuits, 1971, 2(1): 2—7.
- [5] Karel E Kuijk. A precision reference voltage source[J]. IEEE Journ 4L of Solid—State Circuits, 1973, 6(3): 222—226.
- [6] Sun Yueming, Zhao Menglian. Design of a bandgap reference with a wide supply voltage rngel[J]. 半导体学报, 2008, 29(8): 1529—1534.
- [7] 王静秋,来新泉. 一种用于宽电源电压幅度的高精度双极带隙基准电路[J]. 电路与系统学报, 2005, 10(5): 125—128.

作者简介:

马奎 男, (1985—), 博士研究生. 研究方向为模拟集成电路、半导体功率器件、功率集成电路.

傅兴华 男, (1948—), 教授, 博士生导师. 研究方向为半导体器件数值模型、集成电路设计、超导材料及其应用.