

一种 16 位专用微控器存储器接口取指逻辑的设计

李艳军¹, 沈绪榜²

(1 西北工业大学 计算机学院, 陕西 西安 710072; 2 西安微电子技术研究所, 陕西 西安 710054)

摘 要: 为了弥合微控器和存储器的速度差, 加速复杂指令集微控器取指过程, 在存储器接口处设计了从 PC, 从而加速 CPU 的取指过程, 并给出了从 PC 的电路结构. 进一步详细介绍了主 PC 和从 PC 配合取指的过程, 并对从 PC 进行了功能验证和性能分析, 结果表明, 采用从 PC 技术能有效加速 CPU 的取指过程.

关键词: 从 PC; 加速取指; 存储器接口; 复杂指令集; 微控器

中图分类号: TP331.2

文献标识码: A

文章编号: 1000-7180(2012)08-0047-03

A Design of Fetching Instruction Logic for Memory Interface of a 16-bit Application Specific MCU

LI Yan-jun¹, SHEN Xu-bang²

(1 College of Computer, Northwestern Polytechnical University, Xi'an 710072, China;

2 Xi'an Microelectronics Technology Institute, Xi'an 710054, China)

Abstract: In order to decrease the performance gap between MCU and memory and accelerate the fetching-instruction of CISC, in this article a slave PC is designed in memory interface, which can accelerate the fetching-instruction of CPU, and provides its circuit. It is introduced in detail that slave PC cooperates fetching instruction with main PC. The simulation and analysis of performance are presented. The simulation and analysis result shows that adopting slave PC can accelerate the fetching-instruction of CPU effectively.

Key words: slave PC; accelerate fetching instruction; memory interface; CISC; MCU

1 引言

随着微控器性能的不断提高, 成本不断降低, 微控器在各个领域得到了广泛应用. 尤其在各类自动控制系统中, 如工业过程控制系统、分布式控制系统, 以及高性能的计算机外部设备控制器和办公自动化设备控制器. 这些系统通常要求实时处理, 实时控制. 然而, 随着应用对系统性能和微控器芯片设计要求的不断提高, 存储技术的发展难以跟上, 处理器速度与常用存储器 (DRAM 芯片) 访问延迟的差距不断增大, 从而导致微控器系统中存储子系统的访问延迟已经成为系统性能的主要瓶颈之一, 严重影响了微控器芯片以及整个系统的性能. 因此, 如何设计和优化存储子系统, 便成了微控器芯片设计过程中必须要解决的一个问题.

目前, 考虑到容量、速度和价格三方面的因素, 利用局部性原理, 对存储系统的优化主要采用存储器的层次结构, 见图 1. 在层次结构中, 越靠上速度越快, 价格越高, 容量越小. 程序执行中, 根据替换算法, 将即将用到的数据或指令预先放入上一级存储结构中, 以加速 CPU 的执行.

存储器的层次结构, 对数据的输入方面做了加速. 从而, 弥合了 CPU 和存储系统之间的速度差, 提高了 CPU 的执行效率^[1].

2 取指逻辑的设计

本设计在取指令时, 采用从 PC 技术加速了 CPU 指令地址的产生与输出, 从而加速对存储器的访问. 微控器由于受到面积和功耗等方面因素的制约, 限制了其内部存储器的大小. 而且某些微控器为

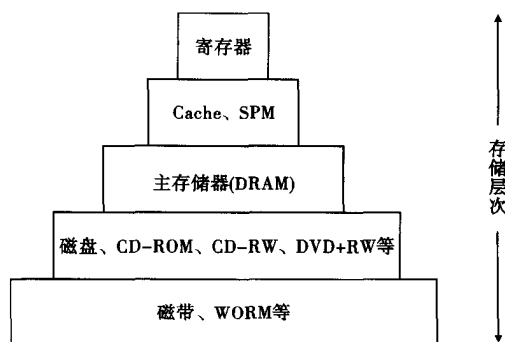


图1 层次结构存储器的基本结构

节省面积,省去了内部存储器的使用,这些微控器需要使用外部存储器存放程序和数据,因此,数据的传输就成为了制约微控器性能的瓶颈,特别是在内部地址总线和外部系统总线的位数不匹配或内部地址总线和指令地址位数不匹配的情况下.在这种情况下,指令地址的传输需要占有额外的总线周期传输.在采用复杂指令集的微控器中,由于复杂指令集的指令格式不固定,指令长度可变,当微控器从存储器中取指令时,一条指令,微控器需要向存储器输出多次指令地址.传统采用PC产生指令地址的方式,已经严重影响了微控器的性能.

本设计为一款16位专用微控器存储器接口设计加速取指逻辑.此微控器指令地址为16位,内部地址总线为8位.在取指周期,ALU为传输16位的指令地址需要多占有一次总线传输周期.在实时性要求比较高的系统中,这多出来的一次总线传输周期,可能使系统不能满足实时性的要求^[2].

为了加速取指,在存储器接口处设计从PC来配合主PC的加速取指,将会是一个不错的选择.在程序正常执行时,从PC和主PC同步保持一致,并能自主完成自加操作.只有在程序执行中遇见跳转类指令时,主PC在取指令的同时,重新加载从PC.从PC在整个设计中的位置,见图2.

在程序中,经过编译优化的程序,分支跳转指令约占10%到20%.若以SPECint2000中条件分支指令所占的比例13%分析,程序正常运行时,从PC将程序指令地址输出到外部总线,此时不占用内部总线地址总线.当程序执行中遇见jump指令或call指令时,加载从PC,加载过程占用两个总线传输周期.使用从PC的加速后,输出指令地址所占用的时间将减少为原来的13%,大大提高了处理器的性能^[3].

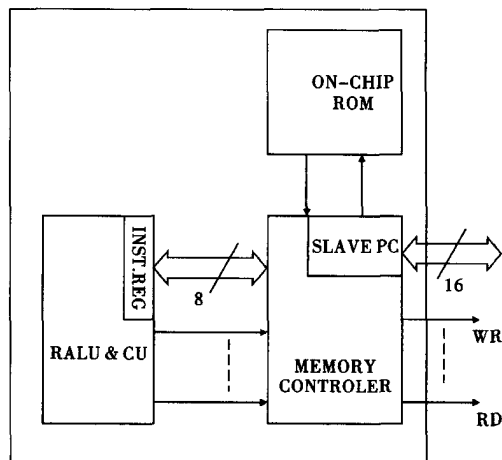


图2 从PC在芯片中的位置

3 从PC的逻辑设计

从PC每一位都是一个半加器,半加器的其中一个输入是上一级的进位输出(cout),另一个输入为当前PC位的值(s).

进位输出公式: $c_{out} = c_{in} \cdot s$;

半加器结果输出公式: $s_n = c_{in} \oplus s_{n-1}$;

从PC单元电路设计见图3.设计中采用了两相不交叠时钟 clk_a 和 clk_b,时钟 clk_a 与 clk_b 互为反相,时钟 clk_a 的占空比为1/3.设计中时钟 clk_a 用于数据置位,时钟 clk_b 用于数据保持.

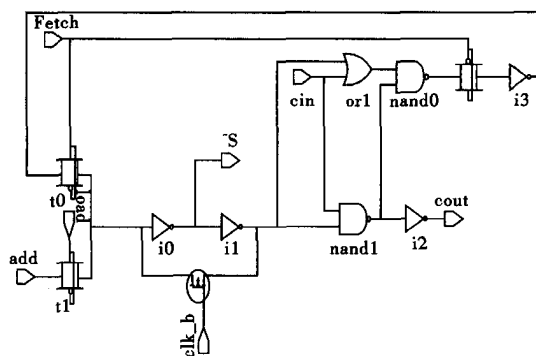


图3 SPC_cell 内部电路图

fetch 信号和 load 信号与时钟 clk_a 同相,但 fetch 信号和 load 信号不会同时有效.当 load 信号有效时,将地址总线上的数据重新加载到从PC.当遇见 fetch 信号的上升沿时,从PC完成自加操作,更新从PC的每一位s.时钟 clk_b 用于保持从PC的当前值^[4-5].

从PC的逻辑结构图见图4,从PC第0位的进位输入为1,最后一位的进位输出丢弃不用.

从PC信号说明:

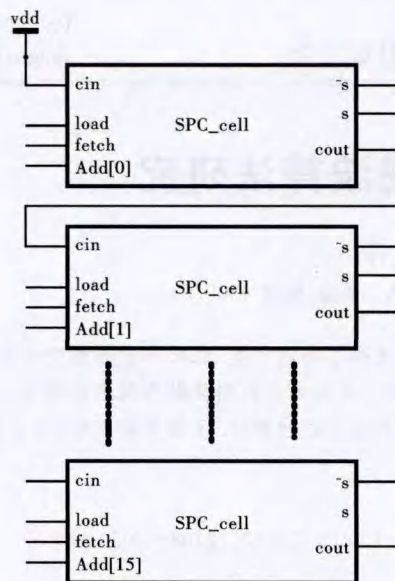


图 4 从 PC 逻辑结构图

cin: 为前一级的进位输入。
 cout: 为当前位的进位输出。
 load: 为加载从 PC 使能信号。
 fetch: 为从 PC 自加使能信号。
 Add: 为内部 8 位地址总线信号。
 s: 16 位从 PC 当前值。
 ~s: 16 位从 PC 当前值的非。

当程序执行中遇见跳转类指令时, load 信号在 clk_a 为高时有效, 此时, fetch 信号无效, 加载从 PC。当程序正常运行时, load 信号无效, fetch 信号在 clk_a 为高时有效, 从 PC 完成自加操作。每次 fetch 信号有效时, 从 PC 完成自加 1 操作。

4 功能验证

在 UNIX 操作系统下, 使用 cadence 的 NCverilog 仿真工具, 对从 PC 进行功能仿真。仿真结果见图 5 和图 6。

仿真中, loadl 信号为加载低 8 位使能信号, loadh 信号为加载高 8 位使能信号。从仿真波形可以看出, 当 loadl 信号有效时, 将地址总线 add 加载到了从 PC 的低 8 位, 一个节拍后, loadh 信号有效, 将地址总线 add 加载到从 PC 的高 8 位, 此时, 加载从 PC 完成。此后, 每遇到 fetch 信号的上升沿从 PC 自加一。其中, loadl 信号、loadh 信号、fetch 信号是

由控制器发出的控制信号。



图 5 从 PC 仿真结果(1)

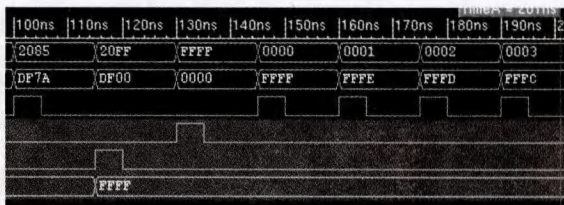


图 6 从 PC 验证结果(2)

5 结束语

文中提出针对采用复杂指令集的微控器设计了从 PC 加速取指逻辑。对主从 PC 的配合进行了介绍, 验证了从 PC 的功能, 并对从 PC 的性能进行了分析。功能验证结果表明从 PC 的电路功能正确。通过从 PC 的性能分析, 采用主从 PC 结构, 能有效地加速微控器的取指过程, 并且极大地减少了指令地址传输时对地址总线的占用, 从而使微控器具有更好的实时性。

参考文献:

- [1] 梁合庆, 梁韬. MCS-96 系列十六位单片微机实用手册 [M]. 北京: 电子工业出版社. 1994.
- [2] 孙涵芳. Intel 16 位单片机 [M]. 北京: 北京航空航天大学出版社. 1995.
- [3] 帕特森, 亨尼希. 计算机组成与设计: 硬件/软件接口 [M]. 3 版. 郑纬民, 译. 北京: 机械工业出版社. 2007.
- [4] 刘军华, 刘文平, 唐威, 等. DSP 芯片外部存储器接口设计一例 [J]. 微电子学与计算机, 2003, 20(3): 17-20.
- [5] 刘宗福. FT-C55 LP 外部存储器接口的设计与实现 [D]. 湖南: 国防科技大学. 2008.

作者简介:

李艳军 男, (1985—), 硕士研究生. 研究方向为微处理器设计。

沈绪榜 男, (1933—), 院士. 研究方向为计算机体系结构及微处理器设计。