

一种采用斩波调制的高精度带隙基准源的设计

杨晓春, 于 奇, 宋文青, 董铸祥, 郑志威

(电子科技大学 电子薄膜与集成器件国家重点实验室, 四川 成都 610054)

摘 要: 为了抑制运算放大器的输入失调电压对带隙基准源的影响, 提高输出电压的精度, 基于斩波调制技术, 设计了一种高精度带隙基准源电路. 通过 $0.25\ \mu\text{m}$ BiCMOS 工艺模型仿真实验验证, 结果表明, 运算放大器的差分输入对管的失配为 $\pm 2\%$ 时, 该基准源的输出电压波动峰峰值为 $0.38\ \text{mV}$, 与传统带隙基准源相比, 相对精度提高了 113 倍. 当电源电压在 $2.5\sim 6.0\ \text{V}$ 内, 基准电压源的波动小于 $0.085\ \text{mV}$, 温度为 $-40\sim 125\ ^\circ\text{C}$ 时, 电路的温度系数为 $19\ \text{ppm}/^\circ\text{C}$.

关键词: 斩波调制; 带隙基准; 失调电压; 不匹配

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2013)01-0086-04

Design of High Precision Bandgap Voltage Reference with Chopped Modulator

YANG Xiao-chun, YU Qi, SONG Wen-qing, DONG Zhu-xiang, ZHENG Zhi-wei

(State Key Lab of Electronic Thin Films and Integrated Devices, University of
Electronic Science & Technology of China, Chengdu 610054, China)

Abstract: A high precision bandgap voltage reference with chopped modulator is presented in this paper. The chopper modulator is used to compensate the Random error caused by the offset of the opamp and improve the accuracy of the bandgap reference. In the $0.25\ \mu\text{m}$ BiCMOS models, Results from simulation showed that, Considering $\pm 2\%$ mismatch of input pairs respectively, the peak-to-peak value of the output ripple is $0.38\ \text{mV}$. The relative accuracy is increased by 113 times compared with the traditional bandgap voltage reference. With supply voltage range from $2.5\ \text{V}$ to $6.0\ \text{V}$, the variation of the output is approximately $0.085\ \text{mV}$. In the temperature range from $-40\ ^\circ\text{C}$ to $125\ ^\circ\text{C}$, the bandgap voltage reference had a temperature coefficient of $19\ \text{ppm}/^\circ\text{C}$.

Key words: chopper modulation; bandgap reference; offset voltage; mismatch

1 引言

随着器件尺寸的缩小和电源电压的降低, 对带隙基准电路输出电压精度要求的不断提高, 由晶体管的失配而引起的输入失调电压对带隙基准电路输出精度的影响越来越引起人们的关注. 目前, 主要从两个方面来减小这种输入失调电压. 一方面是通过版图的改进, 例如对尺寸较大的 MOSFET 采用叉指结构; 另一方面则是通过额外的电路结构对这种不匹配进行抑制, 达到提高电路精度的目的^[1]. 常

用的减小输入失调电压的电路结构有三种: 自动调零、相关双采样技术和斩波调制技术. 其中自动调零技术是先采样和保持失调电压, 再从信号中减去失调电压部分, 该电路在消除输入失调电压的同时, 会引入白噪声和闪烁噪声的频谱混叠, 且伴随有时钟馈通和沟道电荷注入效应^[2]. 相关双采样技术是自动调零技术的一种特例, 也存在相同的缺陷. 斩波调制技术是通过斩波调制电路, 将失调电压调制到高频, 经过滤波处理消除其影响^[3-5]. 同上面两项技术相比较, 斩波调制技术不仅可以抑制失调电压, 还可

收稿日期: 2012-05-22; 修回日期: 2012-06-18

基金项目: 中央高校基本科研业务费专项资金(ZYGX2010J040)

以降低器件噪声^[6-7].

本文设计一种采用斩波调制的高精度带隙基准源,降低输入失调对基准电压的影响,提高基准电压源的输出精度.

2 电路结构和原理分析

2.1 传统带隙基准源的结构与分析

带隙基准的基本原理是将具有负温度系数的双极晶体管基极-发射极电压 V_{be} 和两个晶体管之间的 ΔV_{be} 产生的具有正温度系数的 V_T 相叠加,即 $V_{ref} = V_{be} + \alpha V_T$,通过选择合适的 α ,得到具有零温度系数的基准电压.传统的带隙基准结构如图 1 所示.

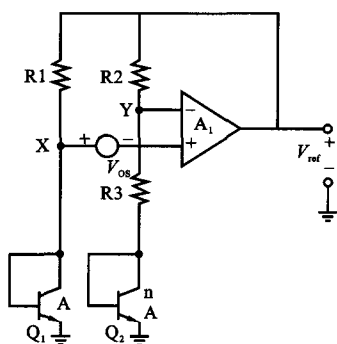


图 1 传统的带隙基准结构简图

理想工作状态下 ($V_{OS} = 0$), 电阻 R_1 、 R_2 的一端接在输出端, 另一端同运算放大器的输入端相连, 两个晶体管选择二极管连接的形式.

$$\begin{aligned} I_2 R_3 &= V_{be1} - V_{be2} \\ &= V_T \ln \frac{I_0}{I_{S1}} - V_T \ln \frac{I_0}{I_{S2}} \\ &= V_T \ln \frac{I_{S2}}{I_{S1}} \end{aligned} \quad (1)$$

其中 Q_2 管的发射区面积是 Q_1 管的 n 倍, 即 $I_2 R_3 = V_T \ln n$, 则:

$$\begin{aligned} V_{ref} &= V_{be2} + I_2 (R_2 + R_3) \\ &= V_{be2} + \frac{V_T \ln n}{R_3} (R_2 + R_3) \end{aligned} \quad (2)$$

室温下 $\partial V_{be} / \partial T \approx -1.5 \text{ mV/K}$, $\partial V_T / \partial T \approx 0.087 \text{ mV/K}$, 通过选取合适的电阻比值, 令: $((R_2 + R_3) \ln n / R_3) (0.087 \text{ mV/K}) = 1.5 \text{ mV/K}$, 可以得到具有零温度系数的 V_{ref} . 若考虑到图 1 所示带隙基准中实际存在的输入失调电压 V_{OS} , 则

$$\begin{aligned} V_{ref} &= V_{be2} + (R_2 + R_3) \frac{V_{be1} - V_{be2} - V_{OS}}{R_3} \\ &= V_{be2} + \frac{V_T \ln n - V_{OS}}{R_3} (R_2 + R_3) \end{aligned} \quad (3)$$

因此如果不对运算放大器的失调电压进行处

理, 必然会对带隙基准电路的性能造成一定的影响.

2.2 采用斩波调制的高精度带隙基准源

带隙基准电路中, 运算放大器的失调电压主要受差分输入对和电流镜的不匹配影响. 本设计采用斩波调制技术, 通过时钟控制开关管的开启与闭合, 两个输入信号轮换加到差分输入端, 同时输出端在两条支路之间轮流切换, 动态地补偿晶体管尺寸不匹配所引起的误差, 提高了带隙基准源的输出精度.

图 2 为实际采用的电路结构. IBias 提供偏置电流, CLKB 和 CLK 是互为反相的方波时钟信号, 开关管 $M1 \sim M4$ 和 $M13 \sim M16$ 组成斩波调制电路, $R4$ 和 $C1$ 构成米勒补偿, 提高运算放大器的相位裕度. 输出端口的 $R5$ 和 $C2$ 构成一个低通滤波器, 将调制到斩波频率的纹波过滤掉, 使得输出值保持基本稳定.

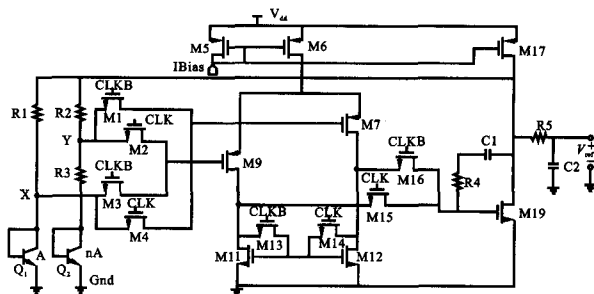


图 2 采用斩波调制的带隙基准源

在占空比为 50% 的时钟周期信号的控制下, 前半周期内, CLK 为高电平, CLKB 为低电平, 调制开关管 $M2$ 、 $M4$ 、 $M14$ 、 $M15$ 闭合, $M1$ 、 $M3$ 、 $M13$ 、 $M16$ 开启. X 端口和 Y 端口的信号通过 $M2$ 和 $M4$ 进入运算放大器, $M9$ 的栅极是放大器的正相输入端, $M7$ 的栅极是反相输入端, 信号通过 $M15$ 流经第二级放大电路. 此时:

$$V_{ref} = V_{be2} + (R_2 + R_3) \frac{V_{be1} - V_{be2} - V_{OS}}{R_3} \quad (4)$$

后半周期时, CLK 为低电平, CLKB 为高电平, 调制开关管 $M1$ 、 $M3$ 、 $M13$ 、 $M16$ 闭合, $M2$ 、 $M4$ 、 $M14$ 、 $M15$ 开启. X 端口和 Y 端口的信号通过 $M1$ 和 $M3$ 进入运算放大器, $M7$ 的栅极是放大器的正相输入端, $M9$ 的栅极是反相输入端, 信号通过 $M16$ 流经第二级放大电路. 此时:

$$V_{ref} = V_{be2} + (R_2 + R_3) \frac{V_{be1} - V_{be2} + V_{OS}}{R_3} \quad (5)$$

通过以上理论分析可知, 在时钟信号的控制下, 一个周期以内, 采用斩波调制技术, 可以有效抵消输入失调电压对带隙基准源的影响, 提高输出电压的精度.

3 仿真结果与分析

基于 0.25 μm BiCMOS 工艺模型,在 Candence 公司的 Hspice 工具环境下对该电路进行仿真验证.

图 3 所示的是 25℃时,带隙基准源的电源电压特性,当电源电压在 2.5~6.0 V 之间变化时,基准输出电压为 $1241.545\pm0.085\text{ mV}$.

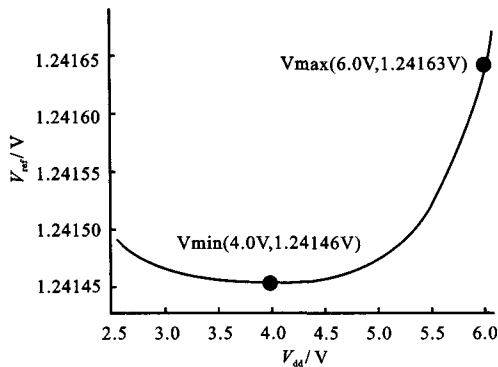


图 3 带隙基准源的电源电压特性

图 4 是在电源电压为 5.0 V 的条件下基准输出电压的温度特性.由图可知,当温度在 $-40^{\circ}\text{C}\sim125^{\circ}\text{C}$ 之间时,基准电压源的温度系数为 $19\text{ ppm}/^{\circ}\text{C}$.

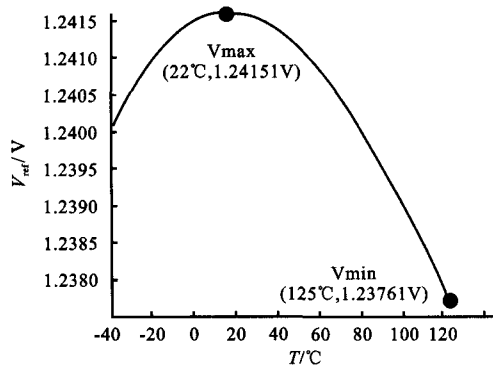


图 4 带隙基准源的温度特性

为了观察斩波调制技术对器件尺寸不匹配引起的输入失调电压的抑制效应,仿真过程中人为地给差分输入对管加上 $\pm2\%$ 的误差,表 1 是室温下电源电压为 5 V、斩波频率为 1 MHz 时的仿真结果.从表 1 可知:传统带隙基准源由晶体管不匹配所引起的最大误差达 43.02 mV.而采用斩波调制技术的带隙基准源的最大误差仅为 0.38 mV,两者相比较,相对精度提高了 113 倍.说明采用斩波调制的带隙基准源比传统带隙基准源具有更高的电路精度.

4 版图设计

为了降低串扰、失配、噪声等对输出精度的影响,版图设计中对带隙基准电压源性能起关键作用的器件布局采取了多种措施.首先,为了进一步减小

运算放大器单元中的不匹配效应,增大了运算放大器差分输入对管的尺寸,在采用共质心结构和叉指结构的同时,还引入了虚拟管技术.其次在绘制面积比为 1:8 的 NPN 晶体管 Q_1 和 Q_2 时,采用 3×3 阵列, Q_1 位于阵列的中央,8 个等面积并联的 NPN 晶体管环绕 Q_1 形成 Q_2 ,减小了失调,增强了 NPN 晶体管的匹配性.最后,带隙基准电路中,电阻间的比值误差对电路的输出精度有很大的影响.为减小电阻的比值误差,所有电阻均用相同长度的电阻条组合而成,布局中采取交叉排列,此外在电阻的两侧增加了虚拟电阻,提高了电阻的匹配度,降低了周边环境对电阻比值的影响.图 5 是基于 0.25 μm BiCMOS 工艺完成的带隙基准源的版图.

表 1 两种带隙基准源的输出波动比较

类型	失配		
	-2%	0%	2%
传统带隙基准源	1.26327	1.24147	1.22025
采用斩波调制的带隙基准源	1.24298	1.24281	1.24260

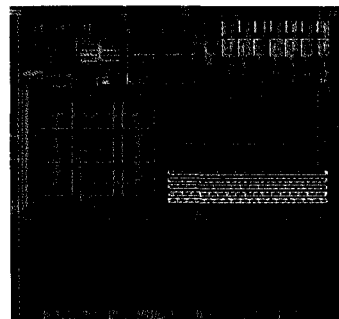


图 5 带隙基准源版图

5 结束语

以传统的带隙基准源理论为基础,设计了一种采用斩波调制的高精度带隙基准电压源.仿真结果表明,电源电压变化范围为 2.5~6.0 V 时,输出基准电压变化小于 0.085 mV.当输入电压为 5 V 时,在 $-40\sim125^{\circ}\text{C}$ 温度范围内,输出基准电压的温度系数为 $19\text{ ppm}/^{\circ}\text{C}$.考虑到差分输入对 $\pm2\%$ 的失配时,该基准带隙基准电压源输出电压的波动峰峰值仅为 0.38 mV,与传统的带隙基准源相比,相对精度提高了 113 倍,仿真结果表明:采用斩波调制技术可以抑制输入失调电压对输出基准电压的影响,提高电压源的输出精度.本电路可应用于开关电源芯片中.

参考文献:

- [1] Anh Tuan Phan, Chang Wan Kim, Moon Suk Jung, et al. A novel 1.5V DC offset cancellation CMOS down conversion mixer [J]. IEEE International Symposium on Circuits and Systems, 2005(4):3704-3707.
- [2] Kayal, M Randjelovic Z. Auto-zero differential difference amplifier [J]. Electronics Letters, 2000, 36(8): 695-696.
- [3] Hsin Liang Chen, Po Sheng Chen, Jen Shiun Chiang. A Low-Offset Low-Noise Sigma-Delta Modulator With Pseudorandom Chopper-Stabilization Technique [J]. Circuits and Systems I: Regular Papers, 2009, 56(12):2533-2543.
- [4] Philip Godoy, Joel L Dawson. Chopper Stabilization of Analog Multipliers, Variable Gain Amplifiers, and Mixers [J]. IEEE J Sol Sta Circ, 2008, 43(10): 2311-2321.
- [5] Liu L X, Yang Y T, Zhu Z M. A high accuracy bandgap reference with hopped modulator to compensate MOS-

FET mismatch[C] // IEEE 18th Int Conf on VLSI Design. Kolkata, India;IEEE, 2005:854-857.

- [6] 范军,黑勇,陈铖颖.一种采用斩波—稳零技术的低功耗Delta-Sigma调制器的设计[J].微电子学与计算机,2011,28(11):76-80.
- [7] 李杨先,顾晓峰,浦寿杰,等.斩波稳定型开关电容积分器的设计[J].微电子学与计算机,2011,27(5):153-156.

作者简介:



杨晓春 男,(1987—),硕士研究生.研究方向为模拟集成电路设计.

于奇 男,(1972—),博士,教授.研究方向为新型固体器件和数模混合信号集成电路设计.

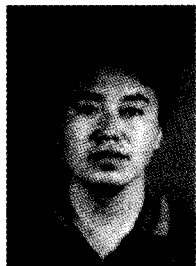
(上接第85页)

- [5] Frederick H Raab. Efficiency Of Doherty RF Power Amplifier System[J]. IEEE Transactions On Broadcasting, 1987,(3):77-83.
- [6] Yang Y, Shin B, Kim B. A fully matched N-way Doherty amplifier with optimized linearity [J]. IEEE

Trans Microw Theory Tech, 2003,51(3):986-993.

- [7] Bumman Kim, Jangheon Kim, Ildu Kim and Jeonghyeon Cha. The Doherty Power Amplifier[J]. IEEE Microwave Magazine, 2006(10):42-50.

作者简介:



南敬昌 男,(1971—),博士,教授.研究方向为射频电路与系统.信号处理与信息编码、通信系统仿真.

方杨 男,(1988—),硕士研究生.研究方向为射频电路设计、智能交通.

李厚儒 女,(1988—),硕士研究生.研究方向为射频功放模型与仿真技术.