

非带隙低功耗低温漂 CMOS 电压基准电路设计

田京辉^{1,2}, 黄其煜¹

(1 上海交通大学 微电子学院, 上海 200030; 2 中芯国际集成电路制造(上海)有限公司, 上海 201203)

摘 要: 通过 V_{th} 与 V_T (热电压) 相互补偿原理, 提出一种新型非带隙 CMOS 电压基准源, 其输出基准电压具有极低温度系数. 采用 $0.34\mu\text{m}$ _Foundry18 工艺模型和 Candance Spectre EDA 工具对电路进行模拟验证, 获得以下结果: 输出电压为 552.845mV ($T=27^\circ\text{C}$, $V_{DD}=3.3\text{V}$), 温度系数为 $1.98\text{ppm}/^\circ\text{C}$ ($-30^\circ\text{C}\sim+130^\circ\text{C}$), 功耗为 $21.85\mu\text{W}$. 电源电压从 2.5V 变到 4.5V , 输出电压的变化为 0.15% (相对于 $V_{DD}=3.3\text{V}$ 时的输出). 该电压基准源可望应用于高精度、低功耗 IC 系统的设计研发.

关键词: 非带隙; 低功耗; 阈值电压; CMOS 电压基准

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2013)05-0035-03

Design for Low Power Low Temperature Coefficient CMOS Voltage Reference Circuit

TIAN Jing-hui^{1,2}, HUANG Qi-yu¹

(1 School of Microelectronics, Shanghai Jiaotong University, Shanghai 200030, China;

2 Semiconductor Manufacturing International Corporation, Shanghai 201203, China)

Abstract: This paper presents a pure CMOS voltage circuit with compensation of V_T (thermal voltage) and V_{th} (threshold voltage). Candance Spectre simulation with $0.34\mu\text{m}$ _Foundry18 process reports TC (temperature coefficient) is $1.98\text{ppm}/^\circ\text{C}$ ($-30^\circ\text{C}<T<130^\circ\text{C}$) and voltage (V_{DD}) sensitivity of 0.15% ($V_{DD}=2.5\text{V}\sim4.5\text{V}$). The output reference voltage is 552.845mV ($T=27^\circ\text{C}$, $V_{DD}=3.3\text{V}$). The dissipation is $21.85\mu\text{W}$ with $V_{DD}=3.3\text{V}$.

Key words: non-bandgap; low power; threshold voltage; CMOS voltage reference

1 引言

电压基准源作为 IC 设计中重要电路单元之一, 其基准电压精度决定了系统性能优劣. 目前, 带隙基准电路是一种应用较广的电压基准源. 但是, 只进行一阶补偿的带隙基准电路, 其输出电压的温度系数大于 $10\text{ppm}/^\circ\text{C}$ ^[1]. 为了获得更好的温度特性, 必须对带隙基准进行高阶补偿. 这会使电路更复杂, 功耗也相应增加.

除传统的带隙基准外, 近年来又出现了非带隙 CMOS 电压基准源^[2-3]. 文献[2]通过 V_p 与 V_m 相减实现温度补偿. 其中, V_p 与 V_m 分别为 PMOS 管和 NMOS 管的阈值电压, 且均为负温度系数. 文献[3]利用 V_T 与 V_{GS} 相加实现温度补偿, 其中 V_{GS} 为

MOS 管的栅源电压, 呈负温度特性. 由于文献[2]提出的基准电压源采用了运算放大单元, 所以基准电压的温度特性比较差, 功耗也高. 而文献[3]中 V_{GS} 的非线性温度特性, 也使得基准电压的温度系数较大.

本文通过正比于 V_{th} (阈值电压) 的电压 (由 V_{th} 提取电路产生), 将 NMOSFET 偏置在弱反型区, 并用它的漏源电流将另一个二极管接法的 NMOSFET 也偏置在弱反型区, 提出了一种新型 V_{th} 与 V_T (热电压) 相互补偿的非带隙 CMOS 电压基准源. 当 $V_{BS}=0$ 时, V_{th} 与绝对温度之间呈线性关系^[2]. 而 V_T 与绝对温度成正比. 通过调整二者比例系数, 该电路输出基准电压可获得好的温度特性. 同时, 该电压基准源具有以下特点: ①全新的、不采用运放的

V_{th} 提取电路. ②利用工作于弱反型区的 NMOS-FET, 实现 V_T 与 V_{th} 的温度补偿. ③功耗较低, 电源线性调整率较好.

2 电路结构与分析

2.1 V_T 与 V_{th} 互补电路

当 NMOS 管工作于弱反型区且 $V_{DS} \gg 3V_T$ 时, 它的漏源电流^[3]为:

$$I_{DS} = \frac{W}{L} q X D_n n_{p0} \exp \left[\frac{V_{GS} + C}{N V_T} \right] \quad (1)$$

式中, N, C 为常数.

如果有两个 NMOS 管 $M1, M2$ 处于弱反型区且流过它们的电流相等, 则由式(1)可推出 $V_{GS1} = NV_T \ln m + V_{GS2}$ (反之 $V_{GS2} = NV_T \ln n + V_{GS1}$), 其中 m (或 n) 为两个管子的宽长比之比. 显然, $NV_T \ln m$ (或 $NV_T \ln n$) 与绝对温度成正比. 因此, 如果 V_{GS2} (或 V_{GS1}) 与 V_{th} 成正比, 则利用工作于弱反型区的 NMOS 管可实现 V_T 与 V_{th} 温度特性的相互补偿.

根据以上分析, 如图 1 所示, 设计了实现 V_{th} 与 V_T 相互补偿的电路. 图中, $M1 \sim M4$ 工作在饱和区, $M6, M7$ 处于弱反型区. 其中 $M1 \sim M4$ 构成的反馈结构可确保 $I_{d6} = I_{d7}$, 且提高电路的电源抑制比; $M6$ 为二极管接法, 输出电压从 $M6$ 的栅源间取出. 因为 $M6, M7$ 处于弱反型区, 根据式(1)及 $I_{d6} = I_{d7}$ 有:

$$V_{out} = V_{GS6} = NV_T \ln \left(\frac{W}{L} \right)_7 + V_{in} \quad (2)$$

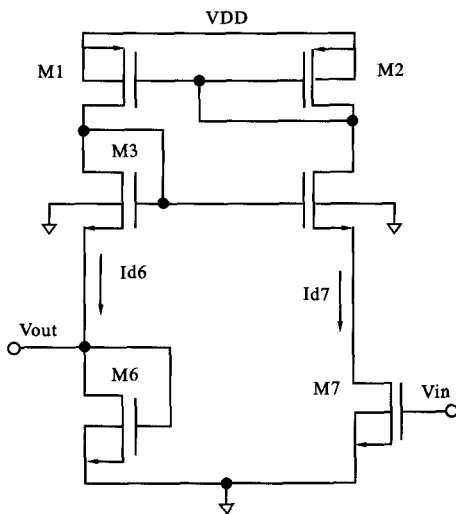


图 1 实现 V_T 与 V_{th} 补偿的电路

将 V_{in} 代换成 aV_{th} , 调整式(2)中的比例系数, 可使式中两项的温度偏差相互抵消. 因此, 图 2 的电路能实现 V_T 与 V_{th} 的相互补偿.

路能实现 V_T 与 V_{th} 的相互补偿.

2.2 V_{th} 提取电路

为获得与 V_{th} 成正比的电压, 本文提出 V_{th} 提取电路, 如图 2 所示. $M10 \sim M12, M14 \sim M15$ 构成 $M8$ 的偏置电路, 提供跟迁移率 μ_p 成正比的电流 I_{D8} . 其中 $M14 \sim M15$ 构成的电流镜使 $I_{D11} = I_{D12}$. $M10 \sim M12$ 处于饱和区. 由图 2 可知, $I_{D11} = I_{D12} = I_{D10}$ 且 $V_{SG10} = V_{SG12} - V_{SG11}$. 因此由平方律公式和上述分析可得:

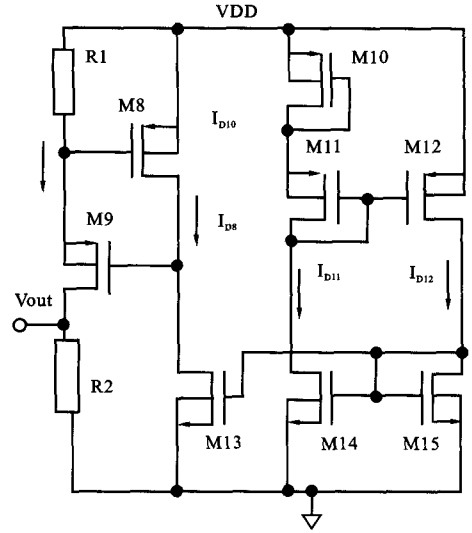


图 2 V_{th} 提取电路

$$I_{D10} = I_{D11} = I_{D12} = \frac{1}{2} \mu_p C_{ox} \frac{V_{tp}^2}{m^2} \quad (3)$$

式中

$$m = \frac{1}{\sqrt{\left(\frac{W}{L}\right)_{12}}} - \frac{1}{\sqrt{\left(\frac{W}{L}\right)_{11}}} - \frac{1}{\sqrt{\left(\frac{W}{L}\right)_{10}}} \quad (4)$$

$M8, M9, R1, R2$ 构成 V_{th} 提取电路. $M8, M9$ 组成负反馈结构, 确保加在 $R1$ 两端的电压为 V_{SG8} . 所以

$$\begin{aligned} I_{R1} &= \frac{V_{SG8}}{R1} = \frac{|V_{tp}| + V_{av}}{R1} \\ &= \frac{|V_{tp}|}{R1} + \frac{1}{R1} \sqrt{\frac{2I_{D8}}{\mu_p C_{ox} \left(\frac{W}{L}\right)_8}} \end{aligned} \quad (5)$$

由于 $I_{D10} = I_{D8}$, 将(3)式代入式(5), 则

$$I_{R1} = \frac{1}{R1} \left[1 + \frac{1}{m \sqrt{\left(\frac{W}{L}\right)_8}} \right] |V_{tp}| \quad (6)$$

所以

$$V_{out} = I_{R1} R2 = \frac{R2}{R1} \left[1 + \frac{1}{m \sqrt{\left(\frac{W}{L}\right)_8}} \right] |V_{tp}| \quad (7)$$

式(7)表明 V_{out} 与 $|V_{tp}|$ 成正比,并且不随电源电压变化.所以,采用图2的电路可得到与 $|V_{tp}|$ 成正比的电压,实现 V_{th} 提取功能.

2.3 $V_{th}-V_T$ 相互补偿电压基准电路

图3给出了基于 V_T 与 V_{th} 相互补偿的 CMOS 电压基准源,虚线框内为启动电路.调整式(7)中 $|V_{tp}|$ 前的系数,使加在 M7 栅源间的电压能确保 M6、M7 处于弱反型区.将式(7)中的 V_{out} 代入式(2)中的 V_{in} ,可获得基准电路的输出 V_{ref} 为:

$$V_{ref} = k_1 V_T + k_2 |V_{tp}| \quad (8)$$

其中,参数 k_1 、 k_2 分别为

$$k_1 = N \ln \left(\frac{W}{L} \right)_7, \quad k_2 = \frac{R_2}{R_1} \left(1 + \frac{1}{m \sqrt{\left(\frac{W}{L} \right)_8}} \right)$$

其中, $V_T = kT/q$ (k 为玻尔兹曼常数, q 为电子电量). $V_{BS} = 0$ 时, $|V_{tp}| = |V_{tp}(T_r)| + (KT_1 + KT_1 L/L_{eff}) \times (T/T_r - 1)$ (T_r 为参考温度, KT_1 为阈值电压温度系数, $KT_1 L$ 为阈值电压的温度特性中跟沟道长度有关的系数, L_{eff} 为沟道有效长度).将式(8)两边对温度求导,可得:

$$\frac{dV_{ref}}{dT} = \frac{k_1 k}{q} + \frac{k_2 \left(KT_1 + \frac{KT_1 L}{L_{eff}} \right)}{T_r} \quad (9)$$

调整 k_1 、 k_2 , 使式(9)右端为零,则式(8)变型为:

$$V_{ref} = k_2 \left(|V_{tp}(T_r)| - \left(KT_1 + \frac{KT_1 L}{L_{eff}} \right) \right) \quad (10)$$

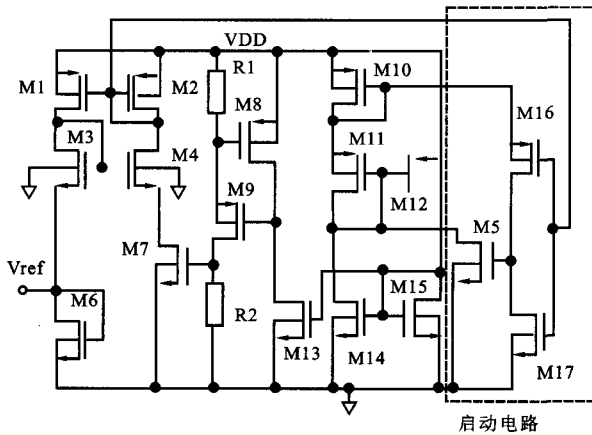


图3 $V_{th}-V_T$ 相互补偿 CMOS 电压基准源

为保证电路能正常工作,在基准电路中加入了由 M5、M16 和 M17 组成的启动电路.电路工作原理如下:刚加上电源时,电路尚未正常工作,只有很小的泄漏电流流过电路.因此 M4 的漏端电压几乎为零, M17 截止.加在 M10、M16 源栅端的电压之和为

V_{DD} , M10、M16 处于深度线性区. M5 导通, M11 栅电位近似为零, M11 跟 M10 导通, M10、M11 中有电流流过,最终使电路启动.电路正常工作后, M16 的源端电位低于栅端电位(通过调整 M1、M2 的宽长比得到), M16 截止. M17 栅源电压高于它的阈值电压, M17 处于深度线性区,因此 M5 栅电位为零, M5 截止,从而使启动电路与基准电路断开,不影响基准电路的正常工作.

3 仿真结果

采用 0.34 μ m_Foundry18 工艺模型,在 Can-dance Spectre 环境下,对本文设计的基准电压源进行了仿真验证.基准电路的输出 V_{ref} 的温度特性和电源线性调整率分别见图4、图5.经模拟验证后,结果为: $V_{ref} = 552.845\text{mV}$ ($T = 27^\circ\text{C}$, $V_{DD} = 3.3\text{V}$),温度系数为 $1.98\text{ppm}/^\circ\text{C}$ ($-30^\circ\text{C} \sim +130^\circ\text{C}$);电源电压从 2.5V 变到 4.5V,输出电压的变化为 0.15%;电源电压为 3.3V 时,功耗为 $21.85\mu\text{W}$.

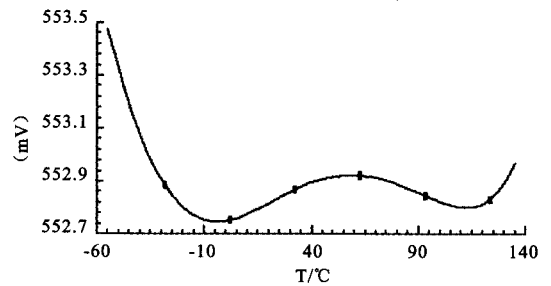


图4 V_{ref} 的温度特性

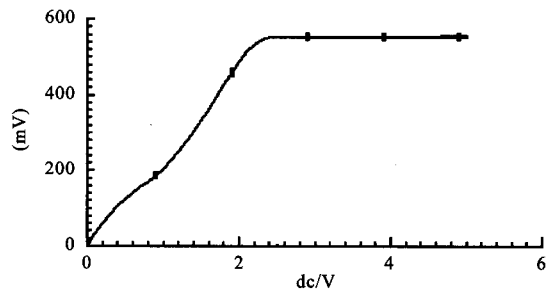


图5 V_{ref} 的电源线性调整率

当频率低于 1kHz 时, $\text{PSRR} > 63.5\text{dB}$. 输出的噪声电压最大为 $316.6\text{nV}/\text{Hz}^{1/2}$.

4 结束语

本文依据 V_T 与 V_{th} 温度特性相反,二者可相互补偿的原理设计了一种非带隙 CMOS 电压基准源.仿真结果表明, V_{ref} 为 552.845mV , 温度系数为 $1.98\text{ppm}/^\circ\text{C}$ ($-30^\circ\text{C} \sim +130^\circ\text{C}$);电源电压从 2.5V

(下转第 42 页)

5 结束语

本文以 QPSK 信号为例,进行了全数字相干解调器的 Matlab 仿真和 FPGA 实现. 其中载波同步采用修正 Costas 环,用 Gardner 算法估计定时误差,用数字插值调整采样时钟,进而实现接近精确的位同步. 从工程应用的角度详述了同步中关键模块的设计. 结果表明,本设计中基于 FPGA 的 QPSK 相干解调器能实时解调,工作频率高,抗噪性能优良,对以后的工程实践有很好的指导意义.

参考文献:

- [1] 王天权,冯全源,基于状态机的 QPSK 全数字解调的实现[J]. 电路与系统学报,2010,15(5): 18—21.
- [2] 王智文,李绍滋,刘美珍,等,基于科斯塔斯环法的载波提取的设计[J],微电子学与计算机,2010, 27(10): 193—196.
- [3] 季仲梅,杨洪生,王大鸣,等,通信中的同步技术及应用[M]. 北京:清华大学出版社,2008.
- [4] Floyd M Gardner. Interpolation in digital modems—Part I: Fundamentals [J]. IEEE Trans on communications, 1993,41(3): 501—507.

[5] 郝建华,许斌,卿超. 接收机位定时同步恢复的设计[J]. 理论与方法,2007,26(12):16—54.

[6] Altera Corporation. Cyclone III device handbook (Volume 1) [EB/OL]. [2010—02—28]. <http://www.altera.com.cn/support/devices/cyclone3/dev—cyclone3.html>.

作者简介:



袁 君 硕士研究生. 研究方向为数字通信信号处理与 FPGA 设计.

冯全源 博士,教授. 研究方向为智能信息处理、集成电路设计、RFID 技术、嵌入式系统、移动天线与智能天线系统、微波及毫米波技术、电磁兼容与环境电磁学、射频、微波器件及材料等.

王 丹 硕士,副教授. 研究方向为可编程集成电路应用、电子电路、集成电路设计.

(上接第 37 页)

变到 4.5V,基准电压的变化为 0.15%,功耗为 21.85 μ W. 该电压基准源可望应用于高精度、低功耗 IC 系统的设计研发.

参考文献:

- [1] Arie van Staveren, Chris J M Verhoeven, Arthur H M van Roermund. The design of low-noise bandgap references[J]. IEEE transactions on circuits and systems—Part I: Fundamental theory and applications, 1996, 43(4): 290—299.
- [2] Dai Y, Comer D T, Comer D J, et al, Threshold voltage based CMOS voltage reference[J]. IEEE Proc. — Circuits Devices Syst, 2004, 151(1): 58—62.
- [3] Cheng M H, Wu Z W Low power low voltage refer-

ence using peaking current mirror circuit[J]. IEEE Electronics Letters, 2005, 41(10): 572—573.

作者简介:



田京辉 男,(1976—),硕士. 研究方向为集成电路设计、制造工艺.

黄其煜 男,(1975—),博士,副教授,硕士生导师. 研究方向为纳米材料与器件、微加工工艺.