

便携式 ARINC429 总线通信接口的设计与实现

王占领, 张登福, 李云杰, 岳崇旺, 贾开吉

(空军工程大学 航空航天工程学院, 陕西 西安 710038)

摘 要: 为使计算机与 ARINC429 总线的数据通信更加方便快捷, 本文设计了一种基于 USB 总线的 ARINC429 总线通信接口。接口采用功能模块的方法, 将数据 USB 总线通信接口模块、缓冲模块、定时模块均集成于一片 FPGA 上, 同时还设计了 ESD 保护电路。文中给出了接口的总体设计及工作原理, 经实际测试, 结果满足设计要求, 达到了接口可靠和便携的目的。

关键词: USB 总线; ARINC429 总线; FPGA; 便携式

中图分类号: V243.1

文献标识码: A

文章编号: 1000-7180(2013)07-0133-04

Design and Implementation of a Portable ARINC429 Bus Communication Interface

WANG Zhan-ling, ZHANG Deng-fu, LI Yun-jie, YUE Chong-wang, JIA Kai-ji

(AFEU, Aviation and Aerospace Engineering College, Xi'an, 710038, China)

Abstract: In order to make the data communication between the computer and ARINC429 bus more easy and fast, An ARINC429 bus communication interface based on USB bus is designed. With modular method, this design integrates the data buffer module and USB communication interface module in one FPGA chip, and a ESD protection circuit is designed. The integrated design and the operational principle of the interface are given. After the testing, the result corresponds with the design demand, and implement the reliability and portability of interface.

Key words: USB bus; ARINC429 bus; FPGA; portable

1 引言

在实际的航空电子设备的检测和维护过程中, 经常要考虑检测设备和 ARINC429 总线间的接口问题。目前, 大部分 429 总线产品都是板卡形式的, 例如基于 PCI、PXI 与 ISA 等总线的板卡。但是这些板卡使用时均需事先插在主机中, 操作起来不方便, 在板卡较多时还可能影响到计算机系统配置^[1]。由于笔记本电脑内部空间有限, 使用不了上述接口板, 所以这些接口板就无法在一些外场测试中发挥作用。当前, USB 已成为计算机上的标准接口, 具有连接灵活、传输速度快、提供电源和低成本等特点^[2], 受到设计者的广泛关注。为使 ARINC429 总线在外场及特殊环境下也能测试, 本文利用 USB 总线实现

笔记本与 ARINC429 总线接口的通信。

2 ARINC429 总线简介

ARINC429 总线协议是美国航空电子工程委员会于 1977 年 7 月提出的。协议标准规定了航空电子设备及有关系统间的数字信息传输规范^[3]。我国与之对应的标准是 HB6096-SZ-01。ARINC429 总线高速工作时速率可达 100Kbps, 低速时速率在 12Kbps 到 14.5 Kbps 之间^[4], 429 总线采用双极性归零制的三态码调制方式, 即调制信号由“高”“零”“低”状态组成的三电平状态调制^[5], 总线编码如图 1 所示。

每条 429 总线只能有一个发送设备, 但最多可有 20 个接收设备。ARINC429 总线具有稳定的性能、简单的结构, 较强的抗干扰性和信息传输时的可

收稿日期: 2012-09-12; **修回日期:** 2012-10-23

基金项目: 国家自然科学基金项目(61175029); 航空科学基金项目(20101996009)

靠性是其最大优势。

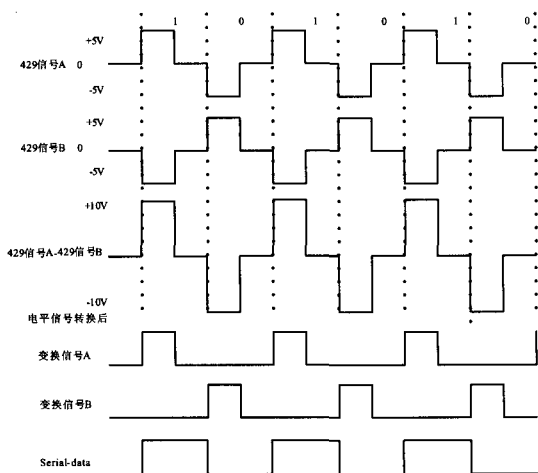


图1 双极性归零码编码波形

3 通信接口的结构及其功能

本文 ARINC429 接口的设计方案由 USB 协议芯片、FPGA、429 协议处理芯片和调制解调芯片实现。各功能模块结构框图如图 2 所示。在设计中, USB 协议芯片在系统中实现 PC 主机和 FPGA 的通信, 传递控制命令和数据信息以及返回被测设备数据, 实现之间的数据交换。FPGA 则负责两方面内容, 一方面对 USB 协议芯片发过来的总线地址进行译码, 完成对总线数据收发管理, 另一方面则对总线数据进行转换和处理; 调制解调电路则负责驱动 429 协议以及转换电平信号。

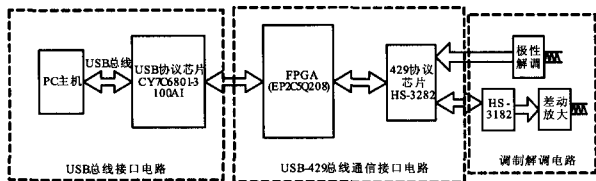


图2 总线系统结构框图

4 功能模块硬件设计

硬件电路通过控制 USB 协议芯片和 FPGA 的逻辑, 使其按照既定工作模式运行, 完成数据的接收和发送, 实现对数据的解析, 使计算机和 429 总线设备之间实现有效通信。

4.1 USB 总线接口电路

鉴于 USB 协议的复杂性, 总线接口采用专用协议芯片 CY7C68013。该芯片提供了对 USB2.0 的完整解决方案, 并向下兼容 USB1.1, 缩短了开发周期, 在电路板上也占用更少的空间。在信息传输时可满足 1.5Mbps、12Mbps、480Mbps 几种速率。本设

计采用的是传输速率为 480Mbps 的 USB 芯片。

CY7C68013 芯片内的增强型 8051 单片机可以保证更快的速度和更强的功能。SIE 的任务就是执行传输数据的编译码、纠错等, 最后再和 USB 收发模块接口交换数据。USB 总线接口电路连接图如图 3 所示。

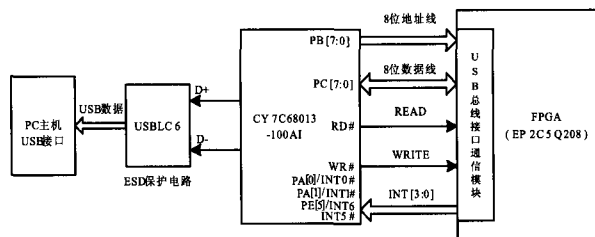


图3 USB 总线接口电路连接图

CY7C68013 的可编程 I/O 口中有 22 个口与 FPGA 相连接, 其余 I/O 口可供升级使用。可编程 I/O 口由都是 8bit 位宽的 PA/PB/PC/PD/PE 口组成, 寻址空间为 256。可编程 I/O 口可以用作地址线、数据线、控制信号线 (如 RD#、WR#、INT 等)。WR# 信号是 USB 的芯片写使能信号, RD# 是读使能信号。为了激活这两个信号, 则需要对 68013 芯片内的 CPUCS 寄存器进行配置。中断信号 INT0、INT1、INT5 都是下降沿有效, 而 INT6 上升沿有效。

为了保护 USB 协议芯片, 在外部设备与主机的 USB 接口连接处, 设计了静电放电 (ESD) 保护电路。因为在连接时很容易产生瞬时的静电积聚。静电一旦释放, 很可能击穿 USB 协议芯片, 甚至会损坏 PC 主机。这里选用 USBLC6 芯片构成静电保护电路, 以起到隔离作用。

4.2 USB 转 429 总线通信接口电路

该部分是整个硬件电路设计中的重点, USB 转 429 总线通信电路由 FPGA 芯片和 HS-3282 芯片来实现。结构图如图 4 所示。

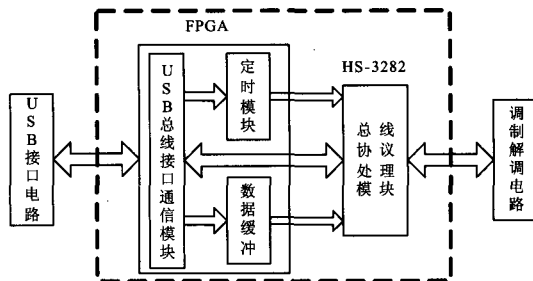


图4 USB 转 429 总线通信接口电路结构图

图中虚线框内部分为 USB 转 429 总线通信逻辑电路设计, 电路主要由图中四个功能模块组成。

USB 总线接口电路产生的地址和读写信号由 USB 总线接口通信模块进行译码,从而实现了总线接口各种功能的逻辑控制;为了提高 CPU 的利用率,数据缓冲模块可用来缓存总线数据;定时模块为协议处理模块提供超时管理;其中最重要的还是总线协议处理模块,完成协议收发逻辑,实现 429 协议数据处理的功能。总线协议处理模块又由接收模块和发送模块组成。

协议发送模块主要包括缓存模块、控制模块以及逻辑控制状态机等几个部分组成。最后得到的两路信号(如图 1 的变换信号 A 和变换信号 B),送往 429 总线调制电路,产生 429 协议信号,从而产生双极性归零码。

协议接收模块是协议发送模块的反过程。协议接收模块由 MUX 开关、位采样判别部分、同步字判别部分及字接收部分构成。最后还须通过校验,只有校验正确方可作为有效信息发出中断请求。

本文采用 Quartus II 7.2 完成总体电路的逻辑设计,实现编译及仿真调试,整个设计采用 VerilogHDL 语言编程。

4.3 调制解调电路

本文所设计的调制解调电路主要负责电平格式的转换,在这里实现 TTL 电平信号与 429 标准电平信号之间的相互转换。

调制解调电路的目的就是要使得数据能在数字电路与外围接口之间无障碍传输。图 1 为 429 总线规范信号以及变换后的信号示意图。变换信号 A 和变换信号 B 是由串行数据 serial-data 产生的两路数据信号,变换信号 A 和变换信号 B 再经电平转换即得到 429 协议的差分信号 429 信号 A 和 429 信号 B。而 429 信号的解调过程则与上述的过程相反。

在发送时,FPGA 的两个 I/O 口发出串行的 LVTTTL 信号(如图 1 的变换信号 A 和变换信号 B),这两路信号经过驱动芯片 HS-3182 的驱动,再进行电平转换就得到了最后的串行 ARINC429 电平信号(如图 1 的 429 信号 A 和 429 信号 B)。接收时,串行 ARINC429 信号直接经过电平转换电路得到两路 LVTTTL 信号,再由 FPGA 来处理。可以看出,429 电平由 TTL 电平信号相减所得。即:429 信号 A=变换信号 A-变换信号 B,而 429 信号 B=变换信号 B-变换信号 A。

5 通信接口软件设计

软件设计部分由应用程序、USB 驱动程序和接

口固件程序组成。各程序关系如图 5 所示。

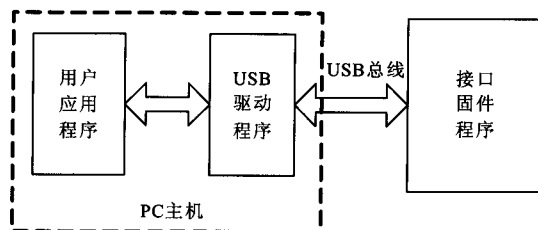


图 5 软件设计总体构成

5.1 应用程序

应用程序是在接口固件程序和驱动程序的基础上编写的,采用 CVI 8.0 开发环境。在应用程序中,设置好各通道参数,配置完成接口功能后即可测试,应用程序流程图如图 6 所示。

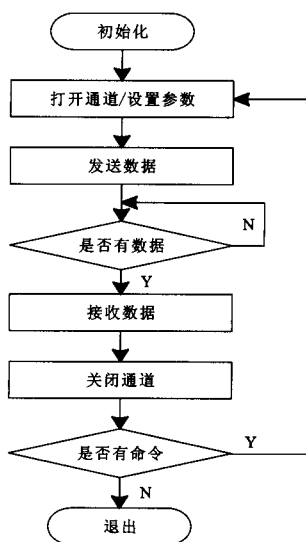


图 6 应用程序流程图

5.2 USB 驱动程序

USB 驱动程序(USB D)是 USB 总线系统中负责管理通用串行总线的工作且位于主机上的一个软件。USB D 负责控制所有的 USB 总线协议操作和高层的中断处理控制,是开发 USB 总线设备的关键。USB 驱动程序整体构架图如图 7 所示^[6]。

本文采用开发环境 DriverStudio 来开发 USB 驱动程序。

5.3 接口固件程序

固件程序包括主程序和中断服务程序。固件程序结构如图 8 所示。主程序负责对 USB 和 429 协议芯片进行初始化^[7]。由函数 TD_Init 完成初始化,设置所用寄存器,配置端口 PB、PC 以及读写端口。中断服务请求程序流程图如图 9 所示。

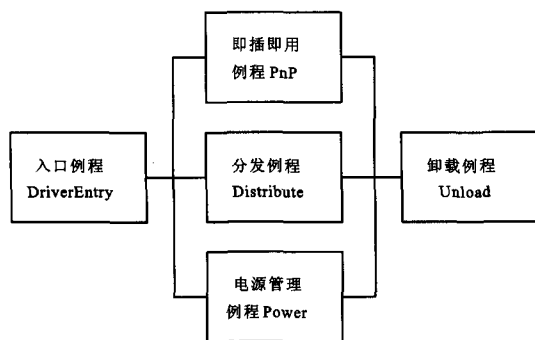


图7 USB设备驱动程序架构图

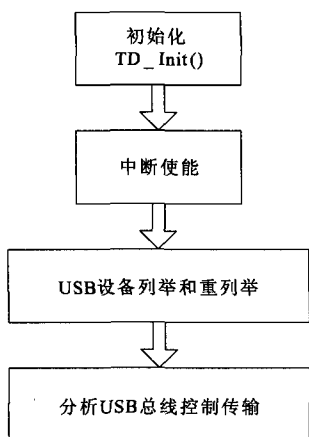


图8 固件程序结构图

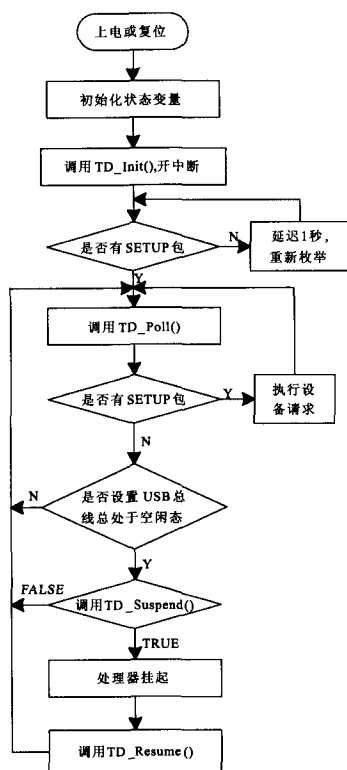


图9 固件程序设计流程图

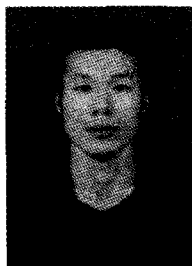
6 结束语

本文设计的便携式 ARINC429 总线通信接口, 在设计的过程中充分利用了 USB 总线便携高效的优点, 实现了相应功能, 尺寸较小, 携带方便。大大的方便了计算机与 429 总线设备之间的通信, 通过实际应用, 在航空电子设备的检测与维护中完全符合设计要求。

参考文献:

- [1] 林培杰. 基于 FPGA 和 USB 的数据传输与处理系统[D]. 福州: 福州大学, 2006.
- [2] USB. Org. Universal Serial Bus Specification 2.0[s]. USB org, 2000.
- [3] 邓智敏. 基于 HS3282 的 ARINC429 总线通讯卡的设计与应用[J]. 计算机测量与控制, 2004, 12(5): 476-478.
- [4] 罗斌, 杜洪根. 便携式 ARINC429 总线测试仪设计[J]. 无线电工程, 2005, 35(6), 59-61.
- [5] 支超有. 机载数据总线技术及其应用[M]. 北京: 国防工业出版社, 2009.
- [6] 李英伟, 王成儒, 练秋生, 等. USB2.0 原理与工程开发[M]. 北京: 国防工业出版社, 2007.
- [7] 张弘. USB 接口设计[M]. 西安: 西安电子科技大学出版社, 2002.

作者简介:



王占领 男, (1988—), 硕士. 研究方向为智能信息处理与嵌入式系统。

张登福 男, (1968—), 教授. 研究方向为嵌入式系统、综合航空电子系统、信号处理。

李云杰 男, (1989—), 硕士. 研究方向为嵌入式系统、航空电子系统。

岳崇旺 男, (1987—), 研究方向为嵌入式系统。

贾开吉 男, (1987—), 研究方向为计算机应用技术。