

有源镜像抑制复数滤波器设计

韦晨君^{1,3}, 阴亚东^{1,2}

(1 中国科学院 微电子研究所昆山分所, 江苏 昆山 215347; 2 中国科学院微电子研究所, 北京 100029;

3 南京理工大学 电子工程与光电技术学院, 江苏 南京 210094)

摘 要: 采用 SMIC 0.18 μm CMOS 工艺设计实现了一款 3 阶有源 RC 复数滤波器. 该滤波器适用于无线传感网射频接收机. 滤波器中心频率为 3 MHz, 带宽为 250 kHz/500 kHz/1 MHz/2 MHz 可配置, 仿真结果显示, 滤波器通带增益约为 10 dB, 镜像抑制大于 35 dB, 噪声系数小于 45 dB, 三阶交调点 (IIP3) 优于 28.5 dBm, 消耗电流为 0.9 mA. 经仿真验证, 该设计各项性能均满足无线传感网射频接收机要求.

关键词: 集成电路; 有源复数滤波器; 积分器; 镜像抑制

中图分类号: TN453

文献标识码: A

文章编号: 1000-7180(2014)01-0148-04

An Active Image Rejection Complex Filter Design

WEI Chen-jun^{1,3}, YIN Ya-dong^{1,2}

(1 Kunshan Institute of Microelectronics, The Chinese Academy of Sciences, Kunshan 215347, China;

2 Institute of Microelectronics, The Chinese Academy of Sciences, Beijing 100029, China;

3 School of Electronic and Optical Engineering, Nanjing University of Science and Technology, Nanjing 210094, China)

Abstract: A 3th-order active-RC complex filter is fabricated in 0.18 μm CMOS process for the wireless sensor network Radio-Frequency receiver. The centre frequency of complex filter is 3 MHz and the -3 dB bandwidth can be programmed to 250 kHz or 500 kHz or 1 MHz or 2 MHz. The simulation results show that, the passband gain is about 10 dB, the image rejection ratio is greater than 35 dB, the noise figure is less than 45 dB and the third-order intercept point is greater than 29 dBm. The circuit consumes about 0.9 mA current. Through the certification of the simulation, the performance indexes of this design can meet need of the Wireless Sensor Networks Radio-Frequency receiver.

Key words: Integrated Circuits; active complex filter; integrators; image rejection

1 引言

由于低中频射频接收机具有高集成度、无直流偏移等优点在无线传感网络中应用广泛^[1], 如图 1 所示, 其包括了低噪声放大器、下变频混频器、锁相频率综合器、镜像抑制滤波器和中频放大处理电路等. 因为低中频结构存在的镜像干扰问题^[2-3], 所以能够实现镜像抑制的复数滤波器成为低中频接收机中最重要组成部分之一. 镜像抑制滤波器存在着 Gm-C 滤波器、开关电容滤波器和有源 RC 滤波器等实现方式^[4]. 而与 Gm-C 滤波器、开关电容滤波器比较而言, RC 滤波器结构简单且具有较好的动态

范围和灵敏度^[5], 因此受到越来越多的青睐.

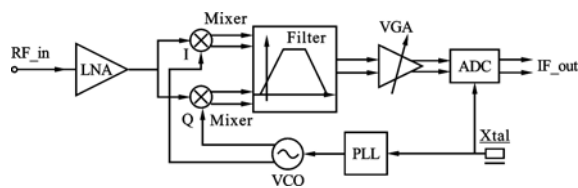


图 1 低中频接收机结构框图

本文将介绍一款基于 SMIC 0.18 μm CMOS 工艺设计的 3 阶有源复数滤波器. 该滤波器作为低功耗短距低中频收发机芯片中的一部分, 满足射频收发机低功耗、高线性、信道带宽可变等要求. 滤带宽 2 MHz/1 MHz/500 kHz/250 kHz 可编程等特点.

收稿日期: 2013-03-16; 修回日期: 2013-05-09

基金项目: 国家“八六三”计划项目(2011AA040102); 国家科技重大专项 03 专项基金(2012ZX03004006)

2 复数滤波器的原理介绍

在通讯系统中,复数滤波器主要作用是选择通过实(复)数信号的正(负)频域部分,抑制掉负(正)频域部分,从而实现镜像抑制功能,减少了对混频器的镜像抑制要求。

复数滤波器实现原理是由一个等带宽实数低通滤波器,通过将其幅频特性平移至复数滤波器的中心频率处变换而得到^[6],如图 2 所示。

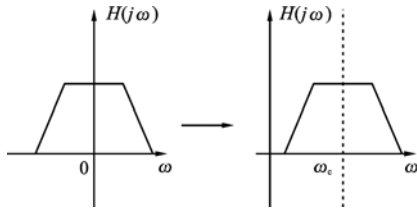


图 2 低通原型变换为复数滤波器

图 2 可用式(1)表示为

$$H(j\omega) \Rightarrow H(j\omega - j\omega_c) \quad (1)$$

以一个电容为例,按复数变换公式可得^[7]

$$H(j\omega) = \frac{1}{j\omega C} \Rightarrow H(j\omega) = \frac{1}{jC(\omega - \omega_c)} \quad (2)$$

设输入信号为

$$X(j\omega) = X_I + jX_Q \quad (3)$$

则输出信号:

$$\begin{aligned} Y(j\omega) &= Y_I + jY_Q \\ &= X(j\omega) \cdot H(j(\omega - \omega_c)) \\ &= \frac{X(j\omega) + Y(j\omega) \cdot j\omega_c C}{j\omega C} \end{aligned} \quad (4)$$

则有

$$\begin{aligned} Y_I &= \frac{(X_I - \omega_c C Y_Q)}{j\omega C} \\ Y_Q &= \frac{(X_Q + \omega_c C Y_I)}{j\omega C} \end{aligned} \quad (5)$$

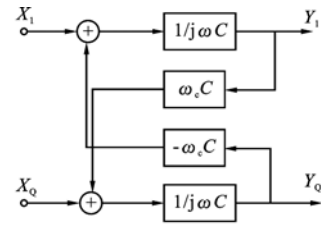
由上推导可知,只要满足式(5) 便可实现中心频率平移,而式(5) 可采用图 3(a) 所示的电路结构实现。在滤波器的实际设计中,可以以一阶全差分有源低通滤波器作为原型实现,将一阶全差分有源低通滤波器作为一阶复数滤波器的原型,如图 3(b) 所示。偏移频率则由增加的交叉耦合电阻 R_{IF} 实现,偏移频率 ω_{IF} 的计算公式为

$$\omega_{IF} = \frac{1}{R_{IF} C} \quad (6)$$

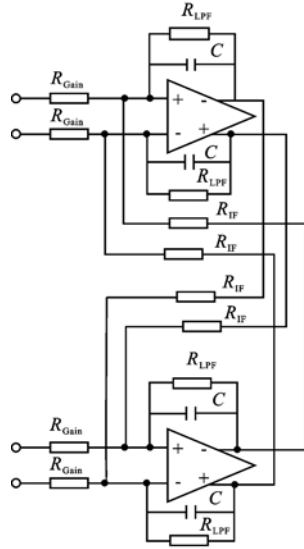
3 复数滤波器的设计实现

3.1 运放的结构实现

运算放大器是有源 RC 滤波器中的核心单元,



(a) 电容的复数变换电路



(b) 一阶复数滤波器

图 3 电容的复数变换电路与一阶复数滤波器

其性能优劣直接决定了滤波器的相关性能。全差分运算放大器较单端输出电路而言,具有更优越的输出摆幅、共模噪声抑制和更低的高阶谐波失真。图 4 为全差分运算放大器原理图,由于在运算放大器输出需要一定的驱动能力以驱动电阻负载,因此本文将采用全差分两级运放。运放的第一级采用折叠式 cascode 结构^[8],而第二级采用共源级放大器,以增加运放增益和提高负载驱动能力。此外,为了保证运放闭环工作时的稳定性,两级运放间增加了 C_m 构成的 Miller 补偿。运放增加了共模反馈电路以提高共模抑制能力。

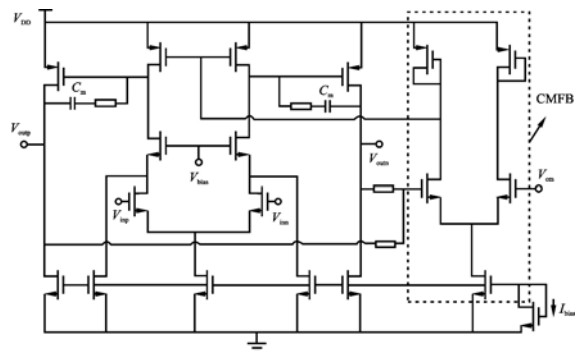


图 4 放大器的电路图

最终运放的幅频特性仿真结果如图 5 所示,该

运放单位增益带宽约为 550 MHz, 具有 75° 的相位裕度以及约为 77 dB 的直流(低频)增益, 可满足滤波器对于运放的指标要求。

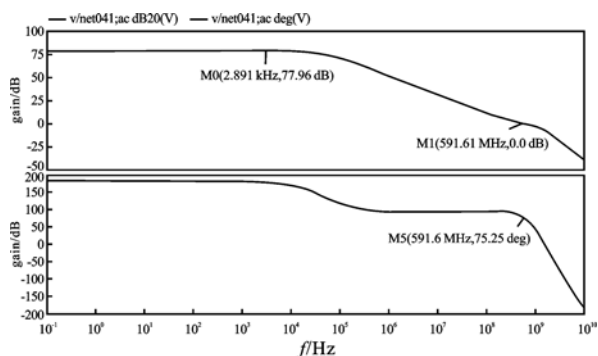


图 5 放大器的幅频特性

3.2 滤波器的具体电路实现

通常二阶滤波器根本无法满足系统所需求的通带增益、阻带衰减等条件。这些要求必须通过高阶滤波器来满足。高阶滤波器的实现方式有无源 LC 梯形电路模拟法、多环反馈法、级联法等。LC 梯形电路模拟法灵敏度很低, 滤波器结构复杂; 多环反馈法灵敏度较低, 结构复杂; 级联法设计方法简单, 滤波器调节方便, 并且级联的各个低阶滤波器相互独立。

所以设计中采用有源 RC 低通滤波器通过级联法实现高阶复数滤波器

为了减小通带波纹, 并达到较好的线性相位, 以满足稳定性和灵敏度要求, 设计中滤波器采用 Butterworth 滤波器结构。

在中心频率和 3 dB 带宽都一定的情况下, 阶数越大滤波器的通带和阻带的近似度越高, 过渡带越窄, 也具有越大的镜像抑制比。所以本设计中, 滤波器的阶数是由滤波器的镜像抑制比决定的。设计要求在中频频率为 3 MHz 以及信号通带为 2 MHz 时, 滤波器镜像抑制比大于 35 dB。

$$N = \frac{\log[(10^{0.1\alpha_{\min}} - 1)/(10^{0.1\alpha_{\max}} - 1)]}{2\log(\omega_s/\omega_p)} \quad (7)$$

式中, N 为滤波器阶数, $\alpha_{\min}$ 为阻带最小衰减, $\alpha_{\max}$ 为通带最大衰减, ω_s 为阻带频率, ω_p 为 3 dB 时的通带频率。通过式(7)经过计算分析滤波器最终选择 3 级级联结构。单阶滤波器其 3 dB 带宽和增益由式(8)和式(9)决定。由式(6)~(9)可知, 通过保持电容不变而切换相应的电阻, 便可实现中心频率和增益不变而带宽相应变化。根据无源器件与带宽、增益、中心频率的关系以及系统要求, 便可确定无源器件的参数值, 最终复数滤波器电路如图 6 所示。

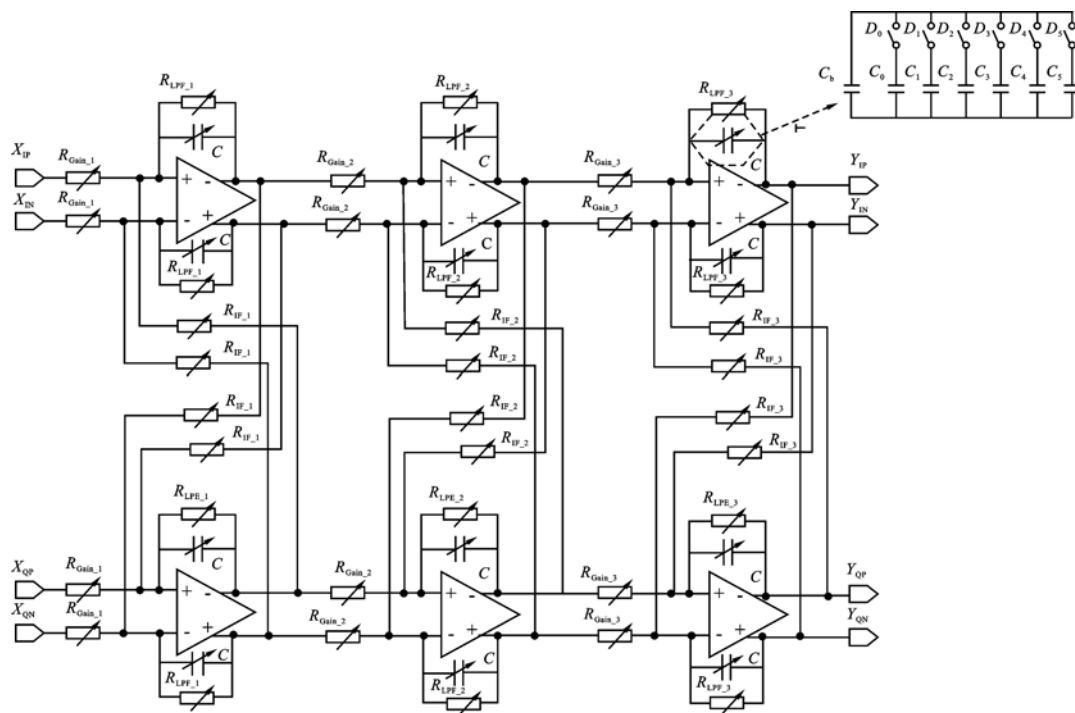


图 6 3 阶复数滤波器电路

$$BW_{3dB} = \frac{1}{R_{LPF} \cdot C} \quad (8)$$

$$\text{Gain(dB)} = 20\log \frac{R_{LPF}}{R_{Gain}} \quad (9)$$

在 RC 有源复数滤波器设计中, 电阻、电容的值是否精确将极大影响滤波器的中心频率、增益和带宽。由于在实际工艺中很难实现高精度的 RC 元件,

电阻电容值的离散性非常大,不同的工艺角 RC 元件参数偏差能达到 20%,为了解决工艺和温度偏差造成的滤波器性能变化问题,本滤波器设计采用了调谐电容阵列来实现电容的变化.通过改变调谐电容阵列中电容组合,使其在不同工艺角和温度下,亦能保证滤波器性能不变,调谐前后对比如图 7 所示.

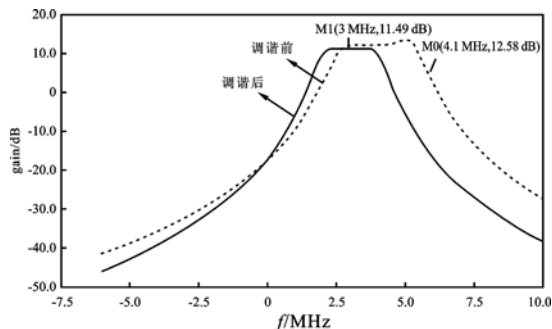


图 7 调谐后的结果

4 仿真结果

本文复数滤波器采用 SMIC 0.18 μm CMOS 工艺实现,复数滤波器的最终版图结构如图 8 所示.

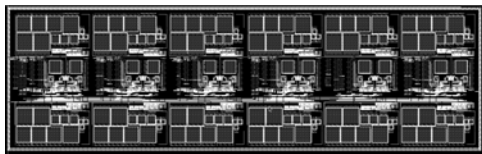


图 8 复数滤波器的版图结构

对图 8 的滤波器进行版图参数提取后,利用 Cadence Spectre 仿真工具进行后仿真,最终仿真获得滤波器差分输出 (Y_{IP} 、 Y_{IN} 、 Y_{QP} 、 Y_{QN}) 对于正交差分输入 (X_{IP} 、 X_{IN} 、 X_{QP} 、 X_{QN}) 的交流幅频特性曲线,如图 9 所示.

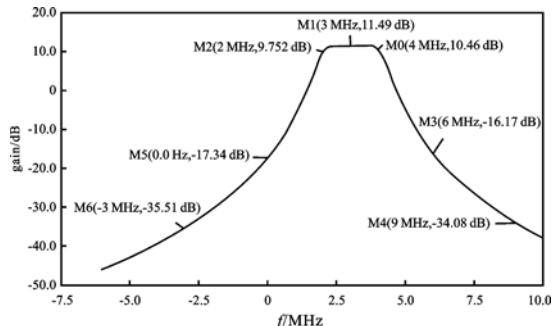


图 9 复数滤波器的幅频特性曲线

表 1 对本设计各种参数的仿真结果进行了综合显示,从表中可以看到,复数滤波器的各项性能指标均满足设计要求,完全可应用于低功耗低中频射频接收机中.

表 1 滤波器的仿真结果

参数	数值
电源电压/V	1.6~2
电流/mA	<1
中心频率/MHz	3
-3dB 带宽/MHz	0.25~2
通带增益/dB	11
@-3MHz 镜像抑制/dB	>40
IIP3/dBm	>29

5 结束语

本文介绍了复数滤波器的应用及其实现原理,并基于 SMIC 0.18 μm CMOS 工艺设计实现了一款低功耗高线性度的 3 阶有源镜像抑制复数滤波器.完成了电路原理和版图设计,版图提取参数后仿真的结果表明,本设计工作正常,各项性能均能达到无线传感网低功耗射频接收机的设计要求.

参考文献:

- [1] Khumsat P, Worapishet A. 5th-Order chebyshev active-RC complex filter employing current amplifiers [C]// International Symposium on Integrated Circuits. [s. l.]; IEEE, 2007: 281-284.
- [2] Razavi B. RF Microelectronics [M]. Boston: Prentice Hall, 1998: 138-145.
- [3] Behbahani F, Firouzkouhi H, Chokkalingam R, et al. A fully integrated low 2 IF CMOS GPS radio with on chip analog image rejection [J]. IEEE J Sol Sta Circ, 2002, 37 (12): 1721-1727.
- [4] Hughes J B, Spencer A, Worapishet A, et al. 1mW CMOS polyphase channel filter for bluetooth [J]. IEE Proceedings-Circuits, Devices and Systems 2002. 2002, 149 (56): 348-354.
- [5] Darabi A, Abidi A A. A 4.5mW 900MHz CMOS receiver for wireless paging [J]. IEEE J Sol Sta Circ, 2000, 35(8): 1085-1096.
- [6] DuDingkun, Li Yongming, Wang Zhihua, et al. An active-RC complex filter with mixed signal tuning system for low-IF receiver [C]//IEEE APCCAS 2006. [s. l.]; IEEE, 2006: 1031-1034.
- [7] 潘文光,甘业兵,马成炎,等.一种射频前端宽带复数滤波器电路的设计[J].微电子学,2010,40(4):591-595.
- [8] Behzad Razavi. Design of Analog CMOS Integrated Circuits [M]. 西安:西安交通大学出版社,2002.

(下转第 155 页)

流可达到 1 600 mA,放电峰值电流可达到 1 490 mA.

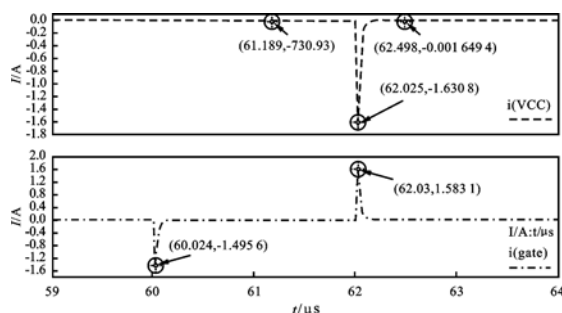


图8 驱动电路消耗总电流和栅端充放电驱动电流

7 结束语

该功率驱动电路用于集成PFC电路内部,外接4.7 nF栅电容负载的情况下,由仿真结果可知,驱动电路可以实现驱动功率管快速的开启和关断,同时电路功率损耗比较低,验证了设计的有效性.

参考文献:

- [1] Abrahan I. Pressman, 莫瑞. 开关电源设计[M]. 王志强, 肖文勋, 译. 北京: 电子工业出版社, 2010: 427-434.
- [2] 何惠森, 来新泉, 许文丹, 等. 一种精简的高速率功率

MOS驱动器[J]. 西安电子科技大学学报: 自然科学版, 2012, 39(2): 168-174.

- [3] 刘星平. 功率场效应晶体管驱动电路的研究[J]. 电器开关, 2002(2): 1-2.
- [4] 郭晓君, 林维明. 新型双功率 MOSFET 管谐振驱动电路[J]. 电机工程学报, 2011, 31(33): 44-51.
- [5] Ren-Huei Tzeng, Senior Member. A Low-consumption regulated gate driver for power MOSFET [J]. IEEE Transactions on Power Electronics, 2009, 24(2): 23-29.
- [6] 邓兰萍, 王纪民. LDMOS 低功耗自恢复电平移位电路设计[J]. 半导体学报, 2005, 26(10): 2028-2031.
- [7] Yashodhan Moghe, Torsten Lehmann. Nanosecond delay floating high voltage level shifters in a 0.35 μm HV-CMOS technology [J]. IEEE Journal of Solid-state Circuits, 2011, 46(2): 485-497.
- [8] 范涛, 黄强, 杜波, 等. 新型的电平移位电路设计[J]. 电子科技大学学报, 2011, 40(1): 138-141.
- [9] 田颖, 陈培红, 聂圣芳, 等. 功率 MOSFET 保护电路的设计与应用[J]. 电力电子技术, 2005, 39(1): 73-78.

作者简介:

贾舒方 男, (1987—), 硕士研究生. 研究方向为大规模集成电路与系统.

李威 男, (1959—), 教授. 研究方向为新型功率半导体器件与集成电路和系统.

(上接第 151 页)

作者简介:

韦晨君 女, (1989—), 硕士研究生. 研究方向为模拟集成电路设计.

阴亚东 男, (1981—), 博士, 助理研究员. 研究方向为大规模射频模拟集成电路设计.