

基于 ARM-FPGA 的 PLC 通讯与编译的设计

蒋玉新, 蔡启仲, 李克俭

(广西工学院 电子信息与控制工程系, 广西 柳州 545006)

摘 要: 为了提高 PLC(可编程控制器)的通讯稳定性及指令执行速度, 采用一种以 ARM 为控制模块 FPGA 为并行处理模块的 PLC 主机结构. 一方面, ARM 控制模块通过 CAN 总线与手持编程器及人机界面通讯, 组成控制局域网, 实现点对点通讯, 提高信息传输的稳定性与有效性; 另一方面, 针对新型指令系统按照 FPGA 并行运算的特点设计 PLC 源程序的编译方法, 提出两次编译, 静态编译与动态编译, 用链表数据结构组织 PLC 指令将它们重新编译成适合 FPGA 并行运算的新用户指令序列, 并通过 ARM 与 FPGA 之间的信息交换接口按照通信规范发送给 FPGA 处理. 通过测试, 验证了该方法的有效性.

关键词: PLC; CAN; 编译; ARM; FPGA

中图分类号: TP314

文献标识码: A

文章编号: 1000-7180(2013)06-0165-04

Compilation System of PLC Source Program Based on ARM-FPGA

JIANG Yu-xin, CAI Qi-zhong, LI Ke-jian

(Department of Electronic Information and Control Engineering,
Guangxi University of Technology, Liuzhou 545006, China)

Abstract: In order to improve the communication stability and instruction execution speed of PLC-programmable controller, use a PLC host structure with ARM for control module and FPGA for parallel processing module. On the one hand, ARM control module needs to communicate with hand programmer and human-computer interface through the CAN bus. They form a control LAN and realize point-to-point communication. In this way, the system can enhance information transmission stability and validity. On the other hand, facing the new instruction system this paper has designed a method of program compiling according to the characteristics of the parallel arithmetic FPGA. The method of program compiling has two processes with static and dynamic compiler. They organize PLC instruction into a list data structure and recompile them into new user instruction sequences which are suitable for FPGA parallel operation and then send to FPGA to process through the interface of message exchanging between ARM and FPGA according to the communication standard. By testing, verify the effectiveness of the method.

Key words: PLC; CAN; compilation; ARM; FPGA

1 引言

PLC(可编程控制器)等现代工控产品的发展重点在于提高控制水平和整机自动化程度^[1]. 而未来自动化技术发展的主流一定是具有先进性、实用性、可靠性、开放性等优点的现场总线技术^[2].

随着嵌入式系统的出现, 国内外开展了应用 ARM 或 FPGA 或两者结合作为控制芯片实现 PLC

功能的研究^[3-5]. 本文采用 ARM 和 FPGA 相结合的 PLC 结构^[5-7], 手持编程器通过 CAN 总线发送至 ARM 控制模块的用户程序经过编译后发送给 FPGA 处理, 充分应用了 FPGA 高速并行处理的功能. ARM 控制模块的硬件为具有 32 位处理器 ARM7 内核的开发平台 LPC2478, 软件由实时性强的 $\mu\text{C}/\text{OS-II}$ 操作系统、CAN 通讯程序、编译程序以及其他应用程序构成.

收稿日期: 2012-09-25; **修回日期:** 2012-11-17

基金项目: 基于 ARM-FPGA 可编程控制器体系结构关键技术的研究(桂科自 0991067)

2 PLC 通讯与编译设计方案

2.1 通讯方式的选择

CAN 总线结构独特,性能可靠,成本低廉,是唯一形成国际标准的现场总线,目前被公认是最有前途的现场控制总线之一.其验收滤波功能为控制系统的信息传送提供了很高的稳定性与有效性.

控制系统的 CAN 总线结构如图 1 所示.

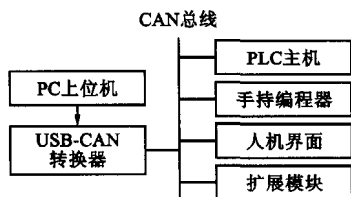


图 1 CAN 总线结构

图 1 中,CAN 总线上连接的设备有:PLC 主机,一方面用于接收手持编程器和人机界面发送的信息,并回复两者的传输数据请求,另一方面,将手持编程器传送的用户指令经过编译后发送至 FPGA 处理;手持编程器,用于编辑用户指令程序,并将其发送至主机编译,并且能够读取主机内的用户程序及软元件状态值;人机界面,用于读取主机内的软元件状态值,实时监控系统的运行情况.

2.2 源程序编译方法

编译,即编译器读入某种语言编写的程序后将其翻译成一个与之等价的以另一种语言编写的程序的过程^[8].本文拟采用二次编译的方法,第一次编译不执行程序,只进行程序的信息分析和数据组织,属于一种静态编译;第二次编译则是在程序执行过程中的动态编译.

PLC 用户程序的编译和执行过程如图 2 所示.

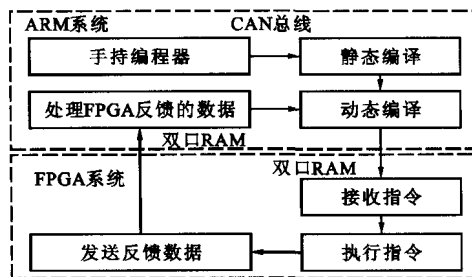


图 2 PLC 程序编译和执行过程

图 2 中,ARM 控制模块接收手持编程器通过 CAN 总线发送的用户程序,存储在片外 Flash 中,进行静态编译和动态编译,生成的 FPGA 可执行代码序列被发送至 FPGA 处理,并处理 FPGA 反馈回来的数据.

3 软件设计

3.1 CAN 点对点通讯

CAN 模块有控制器和验收滤波器两个部分组成. CAN 总线上的设备在开机后将属于自己的 ID 写入验收滤波器的 RAM 表中,当 CAN 总线上出现报文时,控制器提醒验收滤波器搜索 RAM 表,若与报文所携带的 ID 标示符匹配,则接收报文,否则,放弃接收.因此通过 CAN 通道的数据经过标示符过滤,可实现点对点通讯.

另外标示符也决定发送缓冲器的发送优先级.由于标识符越小在总线竞争中优先级越高,可以提高系统对实时性要求较高的信息帧的优先级,使其优先执行.根据分析,监控系统发送的数据类型一般实时性要求较高,数据长度也较短,手持编程器发送的数据类型实时性要求较低.为了保证信息传输的实时性,帧源地址优先级从高到低为监控系统、主机、上位机、手持编程器. CAN 通讯程序流程如图 3 所示.

PLC 主机开机后进行自检,包括存储器的读写及显示灯是否正常等,若自检不通过则返回错误信息,若自检通过,则查询外部设备连接情况,收到各个外接设备的自检成功信息后,进行信息的传送.

PLC 主机与手持编程器的通讯中,手持编程发送用户程序,若 PLC 主机接收并解码后校验码不正确则通知手持编程器再一次发送,保证系统高效稳定.

3.2 编译系统

当主机控制模块接收到手持编程器发送的用户程序后,进入编译过程.

3.2.1 静态编译

静态编译采用一种链表的数据结构^[9]形式进行处理转移类指令来控制程序流走向.

编译内容如下:

(1) 操作数对应元件映像区的初始化

用户程序执行时,需要获取的软元件实时状态是由 ARM 刷新软元件映像区得到,为了第一次动态编译时能读到元件的初始状态,有必要在静态编译过程中对相应元件映像区初始化.

(2) 保存指令到链表

静态编译是在不改变指令编码的情况下将指令保存到相应的链表中.但 PLC 用户源程序中,会有程序转移类指令,比如子程序调用指令和跳转指令等.因此,需要保存转移类指令的转移地址和返回地址.

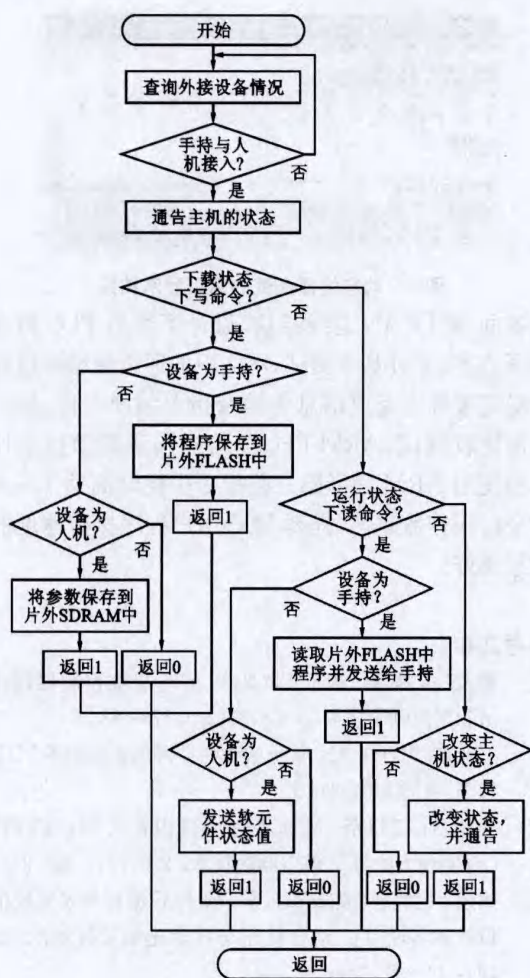


图3 CAN 通讯程序流程图

(3) 定时器/计数器信息处理:

当 OUT 指令的操作数是定时器或者计数器时,编译系统除了将指令写入链表外,还要将定时器、计数器设置的定时和计数参数按照一定的方式存储在定时和计数参数表中,该参数表可以由 FPGA 模块直接读取。

(4)划分行程序模块,每个行程序每个行程序模块有一个结束标;

(5)操作数地址计算,使得软元件操作数地址与存储单元地址直接对应;

(6)编译后的程序存储在 SDRAM 中,等待第二次编译,源用户程序不再使用.

3.2.2 动态编译

动态编译即是生成方便 FPGA 运算的可执行代码的过程。

编译内容:

- (1) 操作码不变,操作数地址转换成立即数;
- (2) 对于输出类指令,需要保留输出软元件的

地址信息:

(3) 对于定时器/计数器的输出指令,需要与FPGA的定时器/计数器的信息交换结合起来。

4 功能测试

为了说明 CAN 通讯和编译系统的可行性,本文以具体的 PLC 源程序为例,其梯形图如图 4 所示。

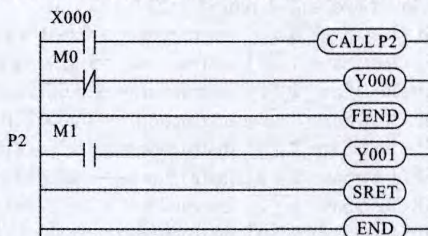


图 4 测试程序梯形图

为了方便,手持编程器中用户程序的发送和 PLC 主机中用户程序的接收过程借助串口助手进行观察,结果如图 5、图 6 所示。

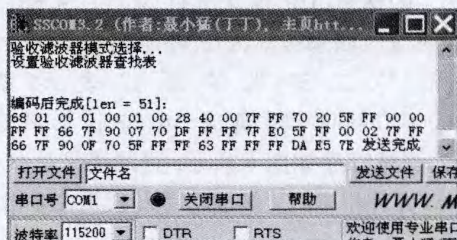


图 5 手持编程器发送 PLC 程序

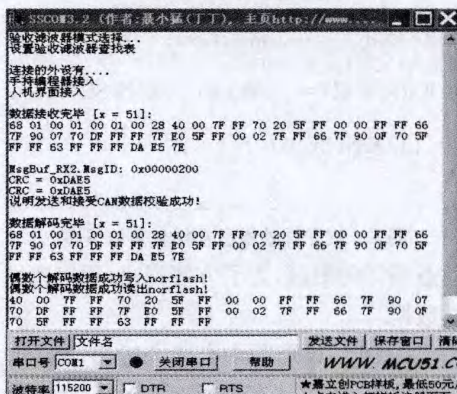


图 6 主机收到 PLC 程序

图 5 中,手持编程器根据新型指令系统的编码规则将图 4 中的梯形图编辑成指令程序并通过 CAN 总线发送。图 6 中,主机通过验收滤波接收手持发送的指令程序,并存储在片外 flash 中。

主机从片外 flash 读出指令程序放在 32 位的数组 simulation 中,等待编译程序的执行.图 7 中对跳转指令要跳转的地址是否正确及行程序模块的划分是否有效进行了测试,结果显示,测试灯在测试相关

项时处于点亮状态。

```

for (QC=0; QC<10; QC++)
{
    StaticCompile(Simulation[QC]);
    for (QC=1; QC<lineCount+1; QC++)
    {
        DynamicCompile(QC);
    }
    if (InstrSave[4][0].jump==2)
    //if (InstrSave[5][0].instruction==0x63ffffff)
    //if (InstrSave[4][0].instruction==0x705ffffff)
    //if (InstrSave[3][1].instruction==0x667f900f)
    //if (InstrSave[3][0].instruction==0x00027fff)
    //if (InstrSave[2][0].instruction==0x7fe05fff)
    //if (InstrSave[2][0].instruction==0x70dfffff)
    //if (InstrSave[1][1].instruction==0x667f9007)
    //if (InstrSave[1][0].instruction==0x0000ffff)
    {
        LEDON(LED3);
    }
}

```

图 7 指令跳转及模块划分的测试程序

图 4 的梯形图中,常闭元件 M0 在 SDRAM 中相应的映像区如果被写入 1 则 SDRAM 相应地址的数据以二进制的形式表示就是 1000000000000000,转换成 16 进制形式就是 0x8000,测试程序如图 8 所示。测试结果是测试灯亮,即 M 元件相应的值被成功写入 SDRAM 相应的映像区。

```

ElementAddr=(uint16*)M1_ADDR+0;
SDRAMGET=*ElementAddr;
SDRAMGET&=0x8000;
if(SDRAMGET==0x8000)//M0 IS SET TO 1
{
    LEDON(LED3)
}

```

图 8 软件元件映像区初始化测试程序

动态编译的测试,为了方便观察,用串口助手显示测试数据。

图 4 的 PLC 梯形图中有两个输出,在 OUT 输出处理程序里,如果动态编译在 CALL 指令没有条件触发时,测试程序让串口助手显示字符 OneOut。程序运行后串口助手的显示结果如图 9 所示,证明程序在动态编译时只成功运行了一路输出,而没执行子函数的 OUT 指令。

5 结束语

文中基于 ARM 和 FPGA 组成 PLC 主机结构,



图 9 动态编译测试的串口显示结果

设备间通过 CAN 总线通信,设计了新型 PLC 指令编译方案。经过基本测试,本文中的通讯和编译过程能稳定准确地完成信息传输及指令编译工作,通过性能比较测试,ARM-FPGA 结构编译新型指令比单独使用 ARM 编译原三菱指令少耗时高达 1 ms,指令的操作数越多,提高 PLC 用户程序执行速度的效果越好。

参考文献:

- [1] 赖武军,陈爽.基于 LPC2138 的注塑机控制器设计[J].现代电子技术,2008,31(20):178-183.
- [2] 刘亚南.基于 CAN 现场总线测控网络系统研究[D].青岛:青岛大学,2009.
- [3] 王晓君,王田苗,姚远.数控系统内置式 PLC 的 FPGA 实现方法[J].航空制造技术,2007(3):95-97.
- [4] 姚远,丑武胜,陈友东,等.软 PLC 编程开发系统的设计和实现[J].组合机床与自动化加工技术,2006(6):14-17.
- [5] 黎娜,蔡启仲,黄捷峰,等.基于 ARM7 与 FPGA 组成的可编程控制器[J].微计算机信息,2008(10):44-46.
- [6] 蔡启仲,郭毅锋,陈文辉,等.通用小型可编程控制器及其控制方法:中国,200710052941.X[P].2009.
- [7] 任伟,蔡启仲.基于 ARM7 的 PLC 编程器的设计[J].仪表技术与传感器,2010(4):73-75.
- [8] Aho A V.编译原理[M].赵建华,译.2版.北京:机械工业出版社,2009.
- [9] 严蔚敏,吴伟民.数据结构(C语言版)[M].北京:清华大学出版社,2002.

作者简介:

蒋玉新 女,(1987-),硕士研究生.研究方向为嵌入式系统与自动化装置。

蔡启仲 男,(1956-),教授,硕士生导师.研究方向为嵌入式系统与自动化装置。

李克俭 女,(1962-),副教授,高级工程师,硕士生导师.研究方向为嵌入式系统与自动化装置。