

微处理器高低速模式下的单粒子功能错误分析

郑宏超,岳素格,董攀,陈莉明,陈茂鑫

(北京微电子技术研究所,北京 100076)

摘 要: 对一款国产抗辐射加固 SPARC-V8 微处理器进行了高低速两种模式下的单粒子试验. 试验获得了单粒子功能中断的阈值和饱和错误截面,并预估了 GEO 轨道在轨错误率. 经过比较分析,国产微处理器与国外同类产品具有相同量级的抗单粒子指标,微处理器在开 CACHE 的高速模式下抗单粒子能力优于低速模式约 2 倍.

关键词: 单粒子效应;微处理器;单粒子功能错误;单粒子翻转

中图分类号: TP302.8

文献标识码: A

文章编号: 1000-7180(2014)07-0018-04

The Single Event Function Error Analysis of CPU in High/Low Speed Modes

ZHENG Hong-chao, YUE Su-ge, DONG Pan, CHEN Lin-ming, CHEN Mao-xin

(Beijing Microelectronics Technology Institute, Beijing 100076, China)

Abstract: In this paper, the Single Event Effect test was carried out on a domestic radiation-hardened SPARC-V8-microprocessor in high/low speed modes. The Single Event Function Interrupt threshold and cross-sections were got through the experiment, and the error rate at the GEO orbit was evaluated. The contrast and analysis show that domestic and foreign CPUs have the same order in SEE indicators. The anti-SEE ability of the CPU in the high speed mode(cache-on) is twice better than that in the low speed mode.

Key words: SEE;CPU;SEFI;SEU

1 引言

随着半导体器件工艺的不断提提高,器件特征尺寸缩小到深亚微米范围,宇航级电路芯片在空间轨道上发生单粒子效应的概率在不断增大,成为空间应用宇航元器件必须考虑的一个重要问题^[1-3]. 在地面模拟空间辐射环境,进行电路的抗单粒子效应评估,是宇航元器件鉴定检验中的一个必须而重要的环节,也是近年来抗辐射加固电路辐射性能评估的一项重要研究内容.

单粒子效应主要含有单粒子闩锁、单粒子翻转、单粒子瞬态、单粒子功能中断等形式. 在地面利用重离子加速器,模拟空间存在的真空辐射环境,是评估抗辐射加固电路抗单粒子效应能力的主要手段^[4-6].

微处理器 CPU 电路是空间计算机系统的核心电子器件,其在空间发生单粒子效应,将会导致程序

运算错误,出现数据异常和程序紊乱,严重的将导致系统死机,造成空间系统无法正常运行. 因此,研究和评估微处理器的抗单粒子效应^[7-8],特别是抗单粒子翻转(SEU)、单粒子闩锁(SEL)、单粒子功能错误(SEFI)效应的能力,进而估算器件在空间轨道上的在轨错误率十分重要.

本文涉及的 SPARC-V8 体系结构微处理器是一款国产 32 位精简指令集 RISC 结构的嵌入式微处理器,可用于在电路开发板的嵌入式实时计算机系统,能够满足多种航天应用的功能及性能指标要求,只要加上存储器和与应用相关的外围电路,就可以构成完整的单板计算机系统. 该微处理器经过设计加固,是一款具有良好抗单粒子效应辐射加固能力的 0.18 μm -CMOS 工艺的处理电路.

2 试验测试系统

SPARC-V8 体系结构处理器中含有整数处理

(IU)、浮点数处理(FPU)、高速缓存(CACHE)、寄存器(REGFILE)、调试支持单元(DSU)、串口(UART)、存储/中断控制器、看门狗、定时器等单元组成,各单元通过 AMBA 总线实现数据交互. CPU 外围由一款 CY7C1059DV33 型 SRAM 作为内存,一款 S29GL064N90T 型 FLASH 用于存储应用程序. CPU 由外部程控电源直接供电,同时监控电路的工作电流,预防发生单粒子门锁,试验板上其它器件由板级 DC-DC 模块直接供电,PC 机与试验板通过 RS232 串口通讯控制和数据传输,程控电源通过网线由 PC 机控制. 具体试验系统原理图如图 1 所示,试验系统板如图 2 所示.

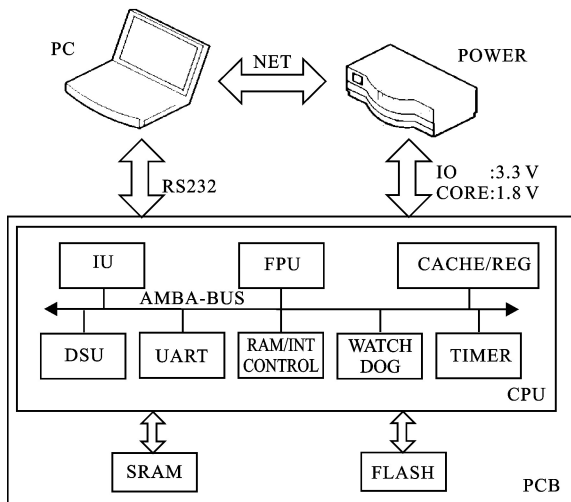


图 1 单粒子试验系统原理图

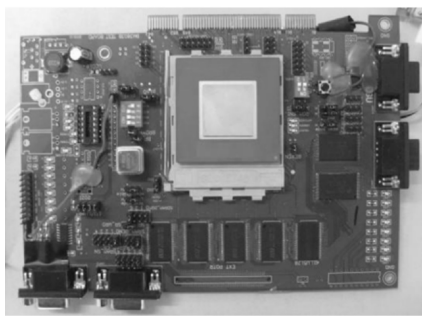


图 2 单粒子试验系统板

本次单粒子试验主要考核处理器的单粒子翻转 SEU、单粒子门锁 SEL、单粒子功能中断 SEFI 特性,对应于处理器中的 IU、FPU、CACHE、REG-FILE 四部分单粒子敏感单元. 开发了一套模拟用户在典型应用功能状态下的单粒子功能测试程序,涵盖了 8 个标准的测试函数:转置 Perm、汉诺塔 Towers、八皇后 Queen、整数矩阵 Intmm、浮点矩阵 Mm、迷宫 Puzzle、快速排序 Quick、冒泡排序 Bubble; 2 个运算程序:单精度整型运算、双精度浮点型

运算, CPU 指令集覆盖率达到了 100%,同时也覆盖了电路所有的逻辑单元. 为了更加详细地摸清单粒子性能,分别在 CACHE 打开和关闭两种状态下进行单粒子试验. 单粒子试验依据的试验规范为行业标准 QJ10005-2008:宇航用半导体器件重离子单粒子效应试验指南,试验流程如图 3 所示.

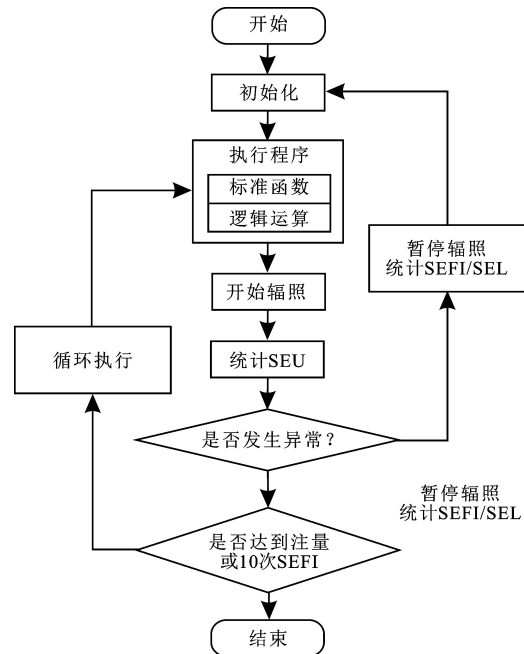


图 3 单粒子试验流程图

单粒子试验首先对测试系统进行初始化,配置 IU/FPU 等寄存器,初始化错误计数器,选择打开或关闭 CACHE. 循环执行上述的标准功能函数和逻辑运算程序,每运行一次返回一次功能函数的运行状态(正常/异常),以及逻辑运算程序的计算结果(是否正确). 打开束流窗口开始进行单粒子辐照,测试系统检测逻辑运算结果,判断是否正确. 如果发生单次的功能函数异常或者逻辑运算错误,则记录为发生单粒子翻转. 统计发生的翻转次数,同时监测 CPU 的工作状态,判断是否有异常发生,若有功能异常的同时伴随电流倍增,超过器件正常工作范围,判断为发生单粒子门锁. 若电流不变或变小判为发生单粒子功能中断. 统计相应错误类型和次数,重新初始化测试系统进行试验,试验到达规范规定辐照注量 ($107/\text{cm}^2$) 或出现 10 次功能中断后,试验结束.

单粒子功能测试试验要求待测器件工作在最劣偏置下,电源电压工作在最低(即 IO 端口 2.97 V,内核 1.62 V),因为低压工作时 MOS 器件更容易产生单粒子翻转. 设置 CPU 工作频率在最高频率 70 MHz. 功能中断的判据为当程序跑飞,系统无法正

常上传程序结果、或者程序连续 2 个循环周期传回错误的程序结果时,定义为发生 1 次单粒子功能中断.当功能中断发生时,由于程序挂起进入异常中断响应,因此器件工作电流会出现明显下降的跳变异常.

3 单粒子试验结果

本次单粒子试验在中国原子能科学研究院 HI-13 串列加速器和中国科学院近代物理研究所 HIR-FL 回旋加速器上展开,试验一共采用了 F\Si\Cl\Ge\Bi 五种离子,每种离子的能量、线性能量传输(LET)、射程如表 1 所示.试验现场照片如图 4 所示.

表 1 重离子种类信息表

ICON	ENERGY/ MeV	LET/ (MeV · cm ² /mg)	RANGE/ μm
F	110	4.1	82.6
Si	135	9.3	50.7
Cl	145	13.6	41.0
Ge	220	37.3	31.7
Bi	385	90.1	30.3

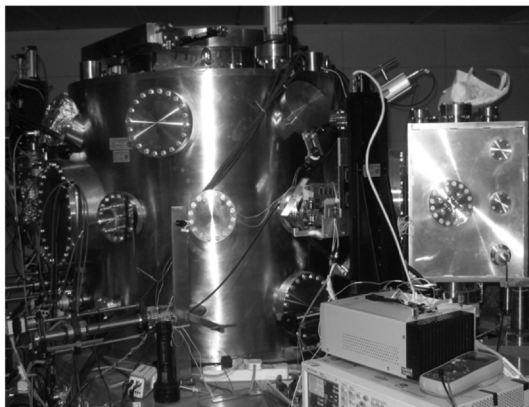


图 4 单粒子试验现场图

本次单粒子试验中,在 Bi 离子下进行了抗 SEL 试验,没有发生 SEL.在上述五种离子的辐照下(辐照注量率约为 10^4 /s),待测器件工作在最低工作电压(IO 端口:2.97 V,内核 1.62 V),分别进行了 CACHE 打开和关闭两种单粒子功能中断试验,其中 F 离子下没有发生单粒子功能中断,其他四种离子下均出现了功能中断,将相应离子下的功能中断次数除以辐照注量,即得到了每个离子下的错误截面,将错误截面在 origin 软件中进行 weibull 拟合,可以得到两种工作模式下单粒子功能中断威布尔曲

线,如图 5 所示.

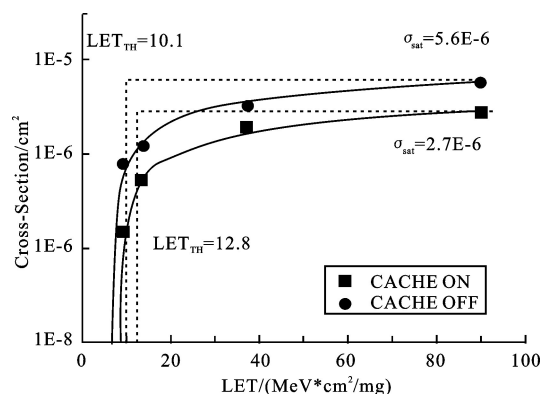


图 5 单粒子功能错误截面图

从图 5 中可以得到单粒子功能中断饱和截面 σ_{sat} ,根据美军标,取 σ_{sat} 的 10% 对应的 LET 作为中断阈值 LET_{TH} ,代入到在轨错误率预估软件中进行 GEO 轨道的在轨错误率估计,辐射环境取 Adams90% 最坏情况,3 mm 等效 Al 屏蔽.具体两种模式的单粒子评估结果汇总如表 2 所示.

表 2 单粒子评估结果表

模式	LET 阈值/ (MeV · cm ² /mg)	饱和截面 σ_{sat} / cm ²	在轨错误率/ (次/器件 · 天)
CACHE ON	12.8	2.7E-6	9E-6
CACHE OFF	10.1	5.6E-6	3E-5

国外同类型的抗辐射加固微处理器,在轨错误率指标为 $1E-5$ 次/器件 · 天,从表 2 中可以看出,国产的加固微处理器与国外产品具有相同量级的抗单粒子指标,达到了国际先进水平.同时在运行相同程序的条件下,处理器工作在关 CACHE 模式下比开 CACHE 模式发生单粒子功能中断的概率要高约 3 倍.经过对微处理器芯片电路结构进行分析,产生这种结果的主要原因有三个:

(1)微处理器中本身自带容错机制.微处理器中寄存器组(REG)采用了纠一检二的 EDAC 容错机制,向寄存器组中写入数据时,将数据和校验位一并写入.读取数据时,如果检测到可以纠正的错误,流水线暂停,将正确的数据写入发生错误的寄存器,因此可以纠正寄存器中发生的单个位单粒子翻转;高速缓存(CACHE)中利用奇偶校验技术,数据和指令 CACHE 由数据和校验码组成,发生奇位错时可以直接从存储器中该地址处读取数据送往 IU/FPU,并重新写入 CACHE.因此当单粒子翻转发生较少、较慢时,微处理器本身的容错机制可以自动纠正,不会发生系统死机.

(2)高速模式下刷新快,错误累积少.当微处理

器中单粒子翻转发生较快时,寄存器组和高速缓存中积累了多位错,无法被自动纠正,特别是在指令CACHE和REG中发生的错误被错误执行或者无法执行时,系统死机发生单粒子功能中断.本次试验中,开CACHE模式下微处理器高速运行,快速访问CACHE和REG,实现了不停刷新和更正发生的单粒子翻转错误,减少了功能中断情况的发生;反之,关CACHE模式下微处理器运行较慢(为开CACHE模式下的五分之一),单粒子翻转容易积累并导致功能中断.

(3)注量率较高单粒子翻转发生快.由于单粒子试验机时昂贵并且有限,本次试验要求在较高的注量率($10^4/\text{s}$)下进行,远高于实际太空中辐射环境的粒子通量率,因此发生累积多位错概率高,容易发生单粒子功能中断.作为对比,待测器件在低注量率($10^3/\text{s}$)的Ge离子下辐照了 $1\text{E}6/\text{cm}^2$,经过比较分析,获得的功能中断错误截面约为高注量率下的 $1/5$.

4 结束语

对微处理器电路进行高低速模式下的单粒子功能试验,获得了在两种模式下GEO轨道单粒子在轨错误率.经过比较分析,国产微处理器电路具有与国外电路相同量级的单粒子指标,在开CACHE的高速模式下错误率较小,不易发生单粒子功能中断,同时也发现了注量率高低对试验结果具有较大影响.

在后续工作中,将在低注量率下进行单粒子功能试验评估在轨错误率,以贴近真实太空环境.同时,改进微处理器中寄存器的抗单粒子加固,提高抗单粒子翻转的能力.

参考文献:

- [1] Velazco R, Rezgui S, Ecoffet R. Predicting error rate for microprocessor-based digital architectures through

C. E. U. (Code Emulating Upsets) injection[J]. IEEE Transactions on Nuclear Science, 2000, 47(6): 2405-2411.

- [2] 郭红霞, 张义门. MOS FET 单粒子翻转效应的二维数值模拟[J]. 西安电子科技大学学报, 2002(29): 461-464.
- [3] 赵广燕, 孙宇锋, 康锐, 等. 电路故障仿真中的故障建模、注入及判定方法研究[J]. 微电子学与计算机, 2007, 24(1): 143-146.
- [4] 仇俊峰, 洪炳镨, 乔永强. 基于软件方法故障注入系统[J]. 哈尔滨工业大学学报, 2006, 138(16): 873-876.
- [5] Baraza J C, Gracia J, Gil D, et al. Improvement of fault injection techniques based on VHDL code modification[C]//Tenth IEEE International IEEE Computer Society. USA, Washington, 2005: 19-26.
- [6] 段青亚, 黄士坦, 辛明瑞. 空间单粒子故障容错设计的验证技术研究[J]. 微电子学与计算机, 2007, 24(11): 38-41.
- [7] Civera P, Macchiarulo L, Rebaudengo M, et al. Exploiting circuit emulation for fast hardness evaluation[J]. IEEE Transactions on Nuclear Science, 2001, 48(6): 2210-2216.
- [8] Ongil C L, Valderas M G, Garcia M P. Autonomous fault emulation: a new FPGA-based acceleration system for hardness evaluation[J]. IEEE Transactions on Nuclear Science, 2007, 54(1): 252-261.

作者简介:

郑宏超 男, (1983-), 硕士, 工程师. 研究方向为微电子抗辐射评估/试验技术、单粒子仿真技术、嵌入式测试系统.

岳素格 女, (1968-), 研究员, 硕士生导师. 研究方向为抗辐照加固设计和验证技术.

董攀 男, 硕士, 助理工程师. 研究方向为抗辐照试验技术、嵌入式测试系统.

陈莉明 女, 硕士, 工程师. 研究方向为抗辐照试验技术.

陈茂鑫 男, (1988-), 硕士研究生. 研究方向为抗辐照试验技术、激光模拟单粒子技术.