

高性能路由器中 CAM 控制器的设计

于 灏,付方发,路 禹,王进祥

(哈尔滨工业大学 微电子中心,黑龙江 哈尔滨 150001)

摘 要: CAM 以强大的查表性能,被广泛应用到高性能路由器中.按照定制的 CAM 存储体规范,提出了一个详细的 CAM 控制器的设计方案.该方案可以对 8 级 CAM 存储体进行控制,每个存储体可以配置独立的 ID 值,支持只对具有某一 ID 值的 CAM 块进行独立的搜索操作.搜索操作能够给出最高优先级匹配的命中结果.采用 8 级流水结构对 8 个存储体进行控制.搜索指令与搜索指令背靠背执行时,只需要间隔一个空周期,实现了快速的搜索操作.

关键词: CAM 存储器; 控制器; 流水; 验证

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2015)02-0042-05

Design of CAM Controller in High Performance Routers

YU Hao, FU Fang-fa, LU Yu, WANG Jin-xiang

(Microelectronics Center, Harbin Institute of Technology, Harbin 150001, China)

Abstract: Content Addressable Memory is widely used in high performance routers since the excellent skill of looking up data in the routing table. According to the specification of the CAM, this thesis designs an architecture of CAM controller. The controller can control 8 independent blocks of CAM, each block has an ID, the searching operation can be executed in the blocks which have the right ID. The result of the searching operation provides the highest priority match address. The pipeline technique is used to control 8 block of CAM. Only one nop instruction is needed between searching operations, the speed of searching is very fast.

Key words: CAM ; controller; pipeline; verification

1 引言

路由器作为 Internet 互联的核心骨架,已经成为了互联网通信速度与质量提升的瓶颈.随着网络数目的不断增大,骨干路由器中的路由表规模变得十分巨大^[1].在高性能路由器中,IP 报文转发处理速度已经成为制约路由器性能的关键因素,而路由表的查找速度决定了报文转发的处理速度.路由表的查找操作,是根据当前要转发报文的 IP 分组目的地,找到它将被送往的下一跳路由器^[2].因此,提升路由器的查表速度可以显著地提高路由器的性能.

路由器实现查找功能有两种主要形式,即软件形式与硬件形式^[3].软件形式的路由表采用大容量

的 SRAM 存储器来存储.路由查找通过软件对 SRAM 的访问来实现,但是由于处理路径较长,无法满足高速路由的需求.采用 CAM 存储器的硬件查表方法,可以快速、并行地在 CAM 存储器中进行查找,速度快^[4-5].随着集成电路工艺的进步,功耗不断降低,芯片的价格也成下降的趋势,使得基于 CAM 存储器的硬件查找算法成为提高路由器中查表性能的最佳解决方法之一^[6].

2 CAM 控制器的基本特征

CAM,即按内容寻址存储器,其主要功能是提供数据的并行查找功能,对于一个 CAM 存储体,给出搜索使能信号及搜索数据,它能够在整个存储体

中并行地搜索关键字,并给出匹配的关键字地址。TCAM,即三态按内容寻址存储器,一般的 CAM 存储体每一位只有两种状态,即 0 和 1,而在 TCAM 中,存储体还有另外一个状态称为“不关心”状态,这个不关心状态是通过掩码来实现的。如果某位数据对应的掩码位为 1,执行搜索操作时,该数据位无论是 0 或者是 1,都不会影响该位数据所在的数据段的搜索匹配结果。

CAM 控制器支持对 8 个独立的 TCAM 存储体进行控制,每个存储体可以配置成不同的 ID 号。执行搜索操作时,每条搜索指令对应一个 ID 值,对于某个存储体,当其 ID 号与搜索指令对应的 ID 号相同时,执行搜索操作。搜索操作的关键字存储在数据寄存器中,数据寄存器由 8 个 72 位数据构成。CAM 控制器支持最大 576 bit 关键字的搜索操作。在执行搜索操作前,先将高位数据写入寄存器,最后写入低 72 位数据并使能搜索操作。CAM 控制器对于 8 个独立存储体的搜索操作是串行执行的,当前级发生匹配时,后级存储体不执行搜索操作。这样,在保证给出最高优先级的匹配结果的同时,与 8 个存储体并行搜索的结构相比,降低了搜索操作的动态功耗。

CAM 控制器支持对于存储体中数据位宽进行配置,可以配置成 72 bit,144 bit,288 bit,576 bit 四种类型。CAM 控制器支持块级的掩码设置,如果某位块掩码位被置 1,则在执行搜索操作时,该级 CAM 存储体中对应的数据位都被掩蔽。每个存储体有 8 个 576 bit 的块掩码寄存器,搜索指令会指定块掩码的选择。

2.1 CAM 指令

CAM 控制器支持三种类型的指令,分别为读指令、写指令与搜索指令。由指令总线输入指令信号,数据总线输入读地址、写数据、掩码以及搜索的关键字。CAM 控制器根据指令,产生相应的 CAM 存储体的驱动信号。

(1) 读指令

读 CAM 存储体指令分为读数据与读掩码两种,根据读地址来读取相应存储块中所存储的数据。图 1 为读指令的时序图。当指令总线给出读 CAM 存储体指令时,由数据总线给出读地址,指令与数据均保持两个时钟周期。无论 CAM 块配置位宽是多

少,一条读指令只能对其中的 72 bit 数据进行读取。CAM 控制器根据读地址,产生对读地址所在存储块的读使能信号,并给出读的字线与分栏地址。读数据在使能信号到来的下一个时钟周期开始有效。最终,将读取的结果显示到数据总线上。

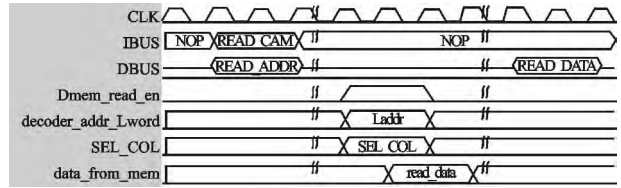


图 1 读 CAM 指令时序图

(2) 写指令

一条写 CAM 指令的执行,会向目的地址中写入数据位和掩码位,CAM 控制器根据指令类型以及写地址对相应的 CAM 块产生写使能信号。图 2 为 CAM 写指令时序图,当指令总线上出现一条写 CAM 指令时,CAM 控制器会对写地址、写数据以及写掩码的值进行寄存,根据写地址,来对存储体输出写掩码使能、写掩码数据以及写数据使能、写数据信号。数据和使能信号要保持两个时钟周期才能够准确将数据写入到 CAM 存储体中。

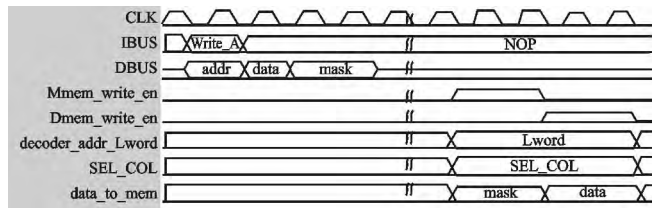


图 2 写 CAM 指令时序图

(3) 搜索指令

图 3 为 CAM 搜索指令的时序图。当执行一条搜索指令时,CAM 控制器根据每一个存储块的配置位宽大小,计算搜索的关键字,搜索使能信号保持一个半时钟周期,搜索关键字要比使能信号提前半个时钟周期有效。CAM 存储体会根据配置的位宽来执行对应的搜索操作。存储体中如果搜索到对应的关键字,则输出命中信号及命中地址。CAM 控制器最终将命中地址信息输出到结果总线上。

2.2 指令执行间隔

CAM 控制器指令背靠背执行时,需要间隔一定的空周期数,以避免指令执行的冲突。例如前一条指令为读 CAM 操作,然后执行一条对于同一地址

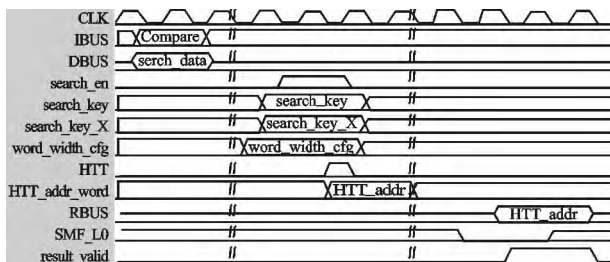


图3 CAM 搜索指令时序图

的写操作,如果写操作在读之前完成,则会造成读取结果的错误.为了避免冲突,在执行写操作时,需要加入一定的空周期数.表1所示为CAM指令背靠背执行时,所要求的最小间隔表.当两条搜索操作背靠背执行时,只需要间隔一个空周期,保证搜索速度.

表1 指令执行间隔

指令执行需要加入的空周期数目			
指令	读 CAM	写 CAM	搜索
读 CAM	4	4	4
写 CAM	7	7	7
搜索	1	1	1

2.3 CAM 寄存器

每一个存储块对应一个块配置寄存器,块配置寄存器存储每个块配置的ID值以及块配置的位宽大小信息.每个存储块分配了8个576位的块掩码寄存器,以实现带有块掩码的搜索操作.同时,CAM控制器中还包含一些控制寄存器,来控制设备ID,奇偶校验设置以及软错误扫描使能等信息.

3 CAM 控制器设计

根据CAM控制器的设计需求,完成CAM控制器的结构设计,图4为CAM控制器的结构图. Block读和搜索驱动器是整个控制器的核心模块,每个驱动器驱动一个CAM存储体.通过驱动器的级联,实现了对8个存储块的流水读和搜索操作的控制.写存储体操作是通过单独的数据库写、删除驱动器来实现的.

3.1 CAM 存储体接口信号

图5为CAM控制器与其中一级存储体的接口信号.接口信号主要包括读、写使能,地址信号以及搜索使能、搜索关键字等信息.同时能够收集CAM返回的读结果以及命中结果信息.

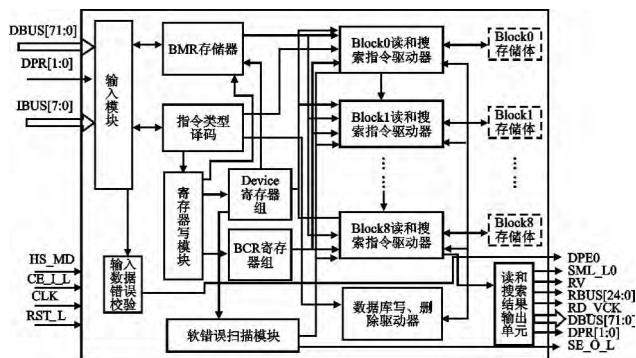


图4 CAM 控制器结构图

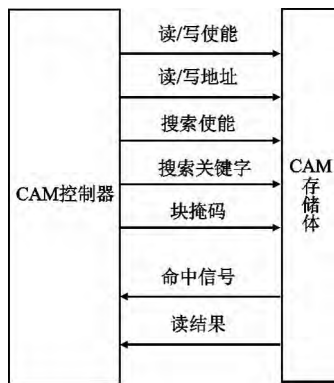


图5 CAM 控制器与存储体接口信号

3.2 Block 读和搜索指令驱动器模块

图6为读和搜索指令驱动器的拓扑结构图,端口信号按功能可以分为以下几种.

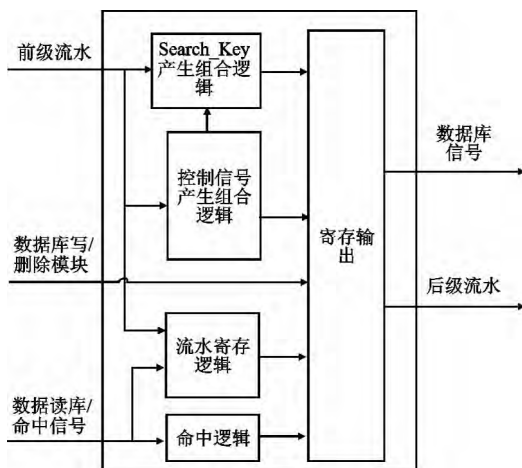


图6 读和搜索指令驱动器拓扑结构图

(1)流水级端口:主要由搜索使能,搜索关键字,读使能,读地址等信号构成,实现了与读、搜索指令有关信号的逐级传递.

(2)数据库写、删除驱动端口:与数据库写、删除模块相连,输入写、删除CAM指令的有关信号并寄

存输出。

(3)数据库端口:主要由CAM读使能、写使能、搜索使能等控制信号,以及地址、写数据、读数据、命中地址等信号组成,主要功能是完成于CAM存储体的交互,实现对于CAM的读、写、以及搜索的控制。

控制信号产生组合逻辑根据当前流水级所处理的指令,产生相应对CAM的驱动信号。当读使能有效时,首先判断读地址是否在该驱动器所驱动的CAM体地址空间内,如果是,则产生读使能信号,流水寄存逻辑将读取的结果采样,与读指令一并逐级向下传递;如果读地址不在该驱动器对应的存储体中,则只将读指令信息向下传递。为了实现读指令与读结果的同步传递,每一级CAM存储体的读信号由前一级产生。与控制信号产生组合逻辑相连的输出逻辑,还负责向下级传递指令的使能信号。当驱动器输入搜索使能、读使能等信号时,将使能信号延

时两个周期后,输出给下一级驱动器,以实现指令的逐级。当执行的指令为搜索指令时,驱动器根据搜索指令对应的存储块ID值与当前块的ID是否相同,判断是否执行搜索指令,如果相同,则根据块配置的位宽大小计算搜索的关键词与搜索的块掩码,并使能搜索。命中逻辑协同处理命中信息,如果出现HIT信号,则采样命中地址并将其逐级向下传递。

图7为块驱动器级联对应的搜索指令的流水结构图,其中省略了第1级至第6级的流水结构。当指令总线上给出一条搜索指令时,CAM控制器对指令译码,产生搜索使能信号。各级驱动器接收到搜索使能后,由使能逻辑负责产生各级的搜索使能信号。当前一级不发生命中,并且搜索指令对应的块ID与当前块ID相同时,产生使能信号。如果该级搜索使能有效,会对命中信息进行采样,发生命中则逐级向下传递命中地址,最终转化为结果总线端口上的信号。

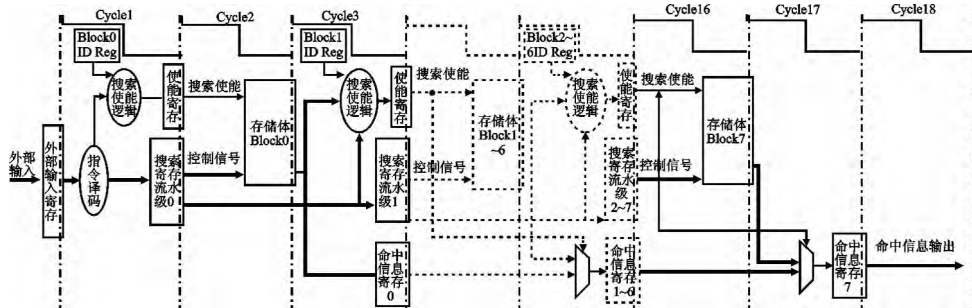


图7 搜索指令流水结构图

3.3 数据库写、删除驱动器模块

为了简化块读和搜索指令驱动器的控制逻辑,数据库的写、删除功能由单独的模块来实现。数据库写、删除驱动模块主要完成与写数据库有关的指令。删除指令与写指令类似,就是向删除的数据地址写1,并且将数据有效位置0。这里将删除操作也称为写操作。数据库写、删除操作通过一个状态机控制,当检测到写数据、删除数据指令时,状态机寄存写地址与写数据信息,并且将其转换成CAM所要求的写时序信号,完成一个写操作。

写、删除模块的状态机如图8所示。当检测到一个写数据使能信号时,判断写地址是否在block0~3,如果是,则输出写掩码使能,写掩码数据以及写数据使能及数据信息,如果写地址在block4~7,则只对写数据、掩码值寄存,延时4个周期后,使能写数

据库4~7,状态机进入写数据库4~7的写状态。将写数据库操作分为两部分可以避免搜索指令后执行写CAM存储体操作时,写存储体4~7指令在搜索指令执行到block4~7之前完成。

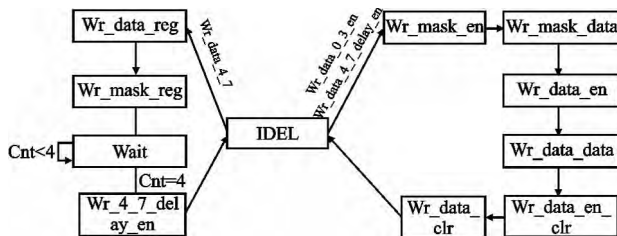


图8 写、删除模块状态机

4 验证与综合

CAM控制器是采用RTL级的Verilog代码实现的,验证时,采用了一个已有的CAM存储体的行

为模型进行仿真测试. 将 CAM 控制器与存储体组成一个整体, 在测试平台中, 直接对其端口施加激励进行测试. 验证平台采用随机化的测试方法. 系统复位后, 首先配置 CAM 控制器, 完成配置后, 随机生成指令, 执行每一条指令前, 判断前一条指令的类型, 根据需求, 加入相应的空周期, 以避免指令与指令背靠背执行时发生冲突. 验证所用的黄金模型是根据 CAM 控制器的功能, 采用 System Verilog 语言建模开发的模型, 验证结果通过与黄金模型对比, 来证明 DUT 结果的正确性.

CAM 控制器的综合是在 SMIC13 μm 工艺下进行的, 电源电压为 1.5 V. 综合得到可工作最大时钟频率为 350 MHz. CAM 控制器的面积为 2.12 mm^2 , 功耗为 0.246 W.

5 结束语

本文提出了针对 8 级 CAM 存储体的 CAM 控制器设计方案, 针对每个 CAM 块, 可以配置不同的 ID 值, 实现对 CAM 块的分组搜索功能; CAM 搜索操作给出最高优先级匹配的命中结果, 搜索结构采用 8 级流水完成, 批量执行搜索操作时, 搜索指令间隔只需 1 个时钟周期, 在不减慢 CAM 控制器的工作速度的同时, 有效地降低了动态功耗. CAM 控制器支持对于每个存储体 4 种不同的位宽配置, 支持块掩码, 提供丰富的搜索方法. CAM 控制器在采用 SMIC13 工艺下, 综合达到了 350 MHz 的工作速度, 理论上可以实现每秒 175 兆次的连续搜索操作.

参考文献:

- [1] 郑凯. 高性能 IP 路由查找和分组分类技术的研究[D]. 北京: 清华大学, 2006: 5-16.
- [2] Yu F, Lakshman T V, Motoyama M A, et al. Efficient multimatch packet classification for network security applications[J]. IEEE J. Sel. Areas Commun, 2006, 24(10): 1806-1809.
- [3] 刘鹏. 高性能路由器中高速转发查表算法研究与实现[D]. 郑州: 解放军信息工程大学, 2006: 6-14.
- [4] 赵海斌, 李训根, 王奇敏. 基于 TCAM 的 K 步长多模式匹配算法及硬件实现[J]. 微电子学与计算机, 2013, 30(4): 46-49.
- [5] 苗建松, 丁炜. 改进的 TCAM 路由更新方法与实现[J]. 微电子学与计算机, 2006, 23(10): 144-146.
- [6] Jianwei Zhang, Yizheng Ye, Binda Liu. A current-recycling technique for shadow-match-line sensing in content-addressable memories[J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2008, 16(6): 678-679.

作者简介:

于 灏 男, (1989-), 硕士研究生. 研究方向为集成系统与 SoC. E-mail: 1989yuhao@163.com

付方发 男, (1984-), 博士, 讲师. 研究方向为集成系统与 SoC.

路 禹 男, (1990-), 硕士研究生. 研究方向为集成系统与 SoC.

王进祥 男, (1968-), 博士, 教授. 研究方向为集成系统与 SoC.