

石墨烯晶体管转移特性对栅压的依赖现象研究

张庆伟,李 平,王 刚,曾荣周,王 恒,周金浩

(电子科技大学 电子薄膜与集成器件国家重点实验室,四川 成都 610054)

摘 要: 为了研究石墨烯场效应晶体管的不同测试方法,对其转移特性的影响,在栅压为 0~5 V 之间扫描的情况下,研究了石墨烯晶体管的狄拉克点变化规律.其变化呈现以下特点:连续地正向扫描或反向扫描时,随着次数的增加,狄拉克点电压逐渐变大;先加栅压保持一段时间后,再测转移特性,0 V 保持时,狄拉克点电压不变,5 V 保持时,狄拉克点电压变大;测试之间相互独立时,正向扫描的狄拉克点电压小于反向扫描的狄拉克点电压;双向连续扫描时,第一次测试影响第二次的结果.以上现象表明了狄拉克点电压的大小和已扫描过的栅压大小有关.我们把上述的特点归因于电子注入到氧化铪表面的陷阱中.这些现象的发现和解释对石墨烯器件的可靠性,石墨烯导电特性的控制,石墨烯电路的实现有明显的参考意义.

关键词: 石墨烯晶体管;转移特性;狄拉克点;迟滞效应

中图分类号: TN312

文献标识码: A

文章编号: 1000-7180(2017)06-0036-04

Graphene Transistor Transfer Properties Phenomenon Research Dependence on Gate Voltage

ZHANG Qing-wei, LI Ping, WANG Gang, ZENG Rong-zhou,
WANG Heng, ZHOU Jin-hao

(State Key Laboratory of Electronic Thin Films and Integrated Devices,
University of Electronic Science and Technology of China, Chengdu 610054, China)

Abstract: To research the effect of transfer characteristic of graphene transistors by different test methods, change rules of Dirac points are researched, under the condition of that the scan range of gate voltage is between 0 V and 5 V. The changes present the following regularity. The Dirac point voltages increase gradually with the increase of scan times, when forward or backward sweeps are performed continuously. Before measurement, gate voltage hold is performed, then the Dirac point voltages have no changes when gate voltage sweeps with hold by 0V, but they increase with hold by 5V. When measurements are mutual independent, the Dirac point voltages with forward sweep are less than that with backward sweep. The first measurement can affect the second measurement when the double tests are performed. From the phenomenon above, Dirac point voltages are related to gate voltages that have swept. These properties are attributed to that electronics inject traps in surface of HfO_2 . These finding and analysis are significant in the graphene reliability, the control of graphene conduction characteristics, and the realization of graphene circuits.

Key words: graphene transistor; transfer characteristics; Dirac points; hysteresis effect

1 引言

作为第一个二维材料,石墨烯由于其优异的物

理和电学性能(如高热导率、高透光率、高迁移率和高饱和速率),引起了人们的关注^[1-2]. 因为其所有的电荷都在表面,石墨烯对环境很敏感,最常见的表现

是狄拉克点的移动. 而狄拉克点位置是石墨烯的一个重要特点. 哪些因素影响其位置和怎样控制它是近年来一个研究热点^[3]. 许多研究者发现, 双向测试(正反向扫描)可以观察到狄拉克点移动, 称之为迟滞现象^[4]. 自从迟滞现象发现以来, 研究者研究它的来源和影响其的因素. 衬底的电荷陷阱, 和石墨烯/衬底之间的化学氧化还原反应是两个常见的因素^[5]. Wang 等人认为电荷转移和电容栅导致狄拉克点移动. 他们发现栅压扫描速率、范围和水/冰可以影响迟滞效应^[6]. Feng 等人研究了迟滞效应对温度和栅压的依赖^[7]. Liao 等人观察到了高温和低温时的反向迟滞效应, 并用机理解释了这个现象^[8]. 以上报道都是在栅压扫描的范围正半轴和负半轴对称的条件下进行的. 本文在 0~5 V 的栅压条件通过不同的扫描方法下研究了和迟滞效应有关的现象并分析了其原因. 石墨烯晶体管采用了埋栅结构, 栅氧化层为氧化铪. 我们通过如下栅压扫描方法来研究其狄拉克点: 连续的正向扫描, 连续的反向扫描, 正向扫描前保持 0 秒、1 秒和 2 秒, 反向扫描前也做同样的保持, 双向扫描之间不间隔. 我们发现了前面的测试对后面的狄拉克点有影响, 并对其进行了分析. 这些发现对石墨烯应用于非易失存储器, 逻辑器件和电路有明显参考意义.

2 实验细节

晶体管结构如图 1 所示. 衬底是表面有 1 微米二氧化硅的本征硅. 用干刻机通 CHF_3 , Ar 和 He 刻蚀了 400 纳米深的槽. 用电子束蒸发工艺在表面沉积了 30 纳米钛和 600 纳米铝. 用抛光的方法把表面的铝/钛磨掉并使表面平坦化. 用原子层沉积工艺在表面沉积 60 纳米厚的氧化铪, 栅电极和栅介质准备完成. 单层石墨烯用 CVD 的方法生长在 25 微米厚的铜箔上^[9]. 生长过程如下: 首先把铜箔分别用 20% 的稀盐酸和去离子水清洗后吹干放入 CVD 系统的石英管里面. 抽真空到 2.5×10^{-3} 帕以后, 通入流量为 30 sccm 的氢气, 压强控制为 100 帕. 40 分钟升温至 1 000 摄氏度. 保持该温度, 将铜箔退火 20 分钟后通 50 sccm 的 CH_4 20 分钟, 石墨烯生长完成. 保持氢气和甲烷流量不变, 系统以每分钟 50 摄氏度的速率冷却至室温. 石墨烯转移过程如下: 在石墨烯/铜箔上面旋涂甲基丙烯酸甲酯(PMMA), 然后把石墨烯/铜箔放置在重量浓度为 10% 的 $\text{Fe}(\text{NO}_3)_3$ 溶液中浸泡 5 小时以上, 铜箔会被溶解掉. 把 PMMA 支撑的石墨烯轻轻地用水洗几次, 然后

转移到衬底上面. 最后用丙酮溶解掉石墨烯上面的 PMMA. 石墨烯的转移工艺完成. 在石墨烯表面沉积 3 纳米的铝用来防止光刻胶污染, 过程和参考文献^[10]一样. 石墨烯用氧等离子体刻蚀成沟道图形. 用电子束蒸发工艺生长 40 纳米镍, 然后剥离形成源漏电极. 沟道长度和宽度分别为 500 纳米和 10 微米. 源漏之间的距离是 4.5 微米. 制备好的器件用安捷伦半导体参数分析仪 4155B 在室温和大气下测量.

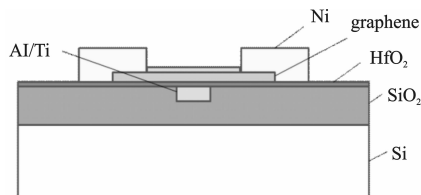


图 1 器件的结构

3 结果和讨论

器件制备完成后, 我们研究了石墨烯晶体管的转移特性. 在所有的测试中, 漏极电压都为 1 V, 栅极电压的扫描范围为 0 V 和 5 V 之间. 图 2 显示了栅压从 0 V 扫描到 5 V 连续扫三次的转移特性曲线. 可以看到第一、二、三次测量的狄拉克点电压分别为 1.35 V, 2.05 V 和 2.25 V. 从这三个值可以看出, 狄拉克点电压的值持续增加. 第一、二次测量之间的变化要大于第二、三次之间的变化. 从衬底电荷陷阱方面解释, 栅压大于 0 V 时的扫描可以使电子注入到石墨烯下面栅介质层的陷阱中, 使石墨烯获得相反极性的电荷, 而狄拉克点电压增加. 第一次测量时, 狄拉克点电压只受到 0~1.35 V 扫描范围的影响. 扫描电压在 1.35~5 V 范围时会有更多的电子注入陷阱(和 0~1.35 V 相比), 第二次扫描会

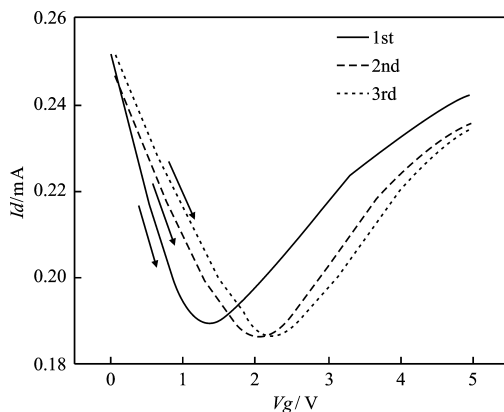


图 2 栅压正向扫描三次的转移特性曲线

受到第一次扫描全程的影响,所以第二个狄拉克点电压明显变大.第三次扫描是基于第一、二次的,第三个狄拉克点电压稍大于第二个.

图 3 显示了栅压从 5 V 到 0 V 连续反向扫描三次的转移曲线,我们可以看到第一、二、三次的扫描电压分别是 2.6 V, 2.85 V 和 3 V. 第一次扫描中,狄拉克点被第一次扫描的 5~2.6 V 影响.第二个狄拉克点被第二次的 5~2.85 V 和第一次的 5~0 V 影响.因为两次扫描的最大电压都是 5 V,增加不是很明显.第一次扫描完以后,电子没有完全释放,所以第二次扫描的狄拉克点电压更大一些.同理,第三次扫描基于前两次,狄拉克点电压比前两次稍大.

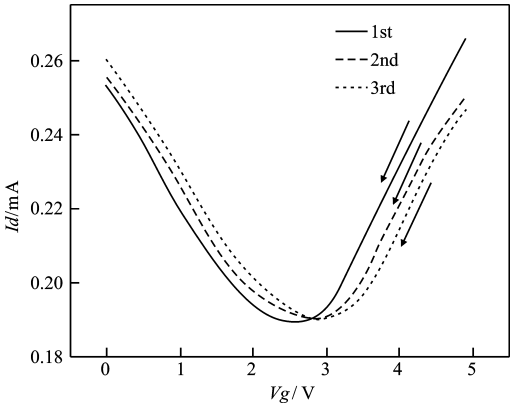


图 3 栅压反向扫描三次的转移特性曲线

图 4 显示了三条转移曲线.第一条是栅压从 0 到 5 V 扫描,扫描以前在 0 V 保持了 2 秒.等 5 分钟电子释放以后,在第二次从 0 到 5 V 测量以前在 0 V 保持了 1 秒.等 5 分钟后从 0 到 5 V 第三次扫描没有保持.第一、二、三次扫描的狄拉克点电压都是 1.35 V.每次在 0 V 保持都没有电子注入陷阱,所以三个狄拉克点一样.

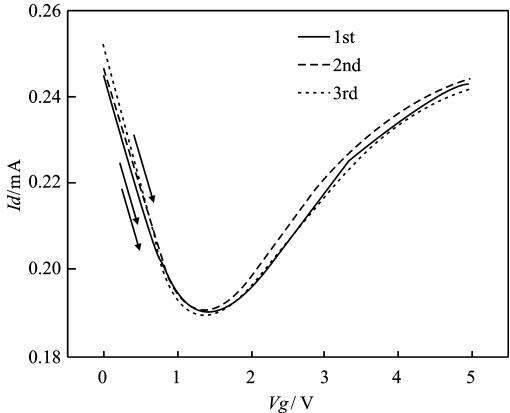


图 4 栅压正向扫描前保持 2 秒、1 秒和 0 秒的转移特性曲线

图 5 也显示了三条转移曲线.第一条曲线的栅

压扫描为 5~0 V,测试以前我们在 5 V 保持了 2 秒钟.然后等待 5 分钟,保持 1 秒钟,从 5 V 扫到 0 V.最后一次,我们等待 5 分钟,扫描从 5 V 扫到 0 V,没有保持.第一、二、三次扫描的狄拉克点电压分别为 2.9 V, 2.8 V 和 2.6 V.栅压在 5 V 保持可以使电子注入陷阱,所以在 5 V 保持可以使狄拉克点电压变大.保持时间越长,狄拉克点电压越大.

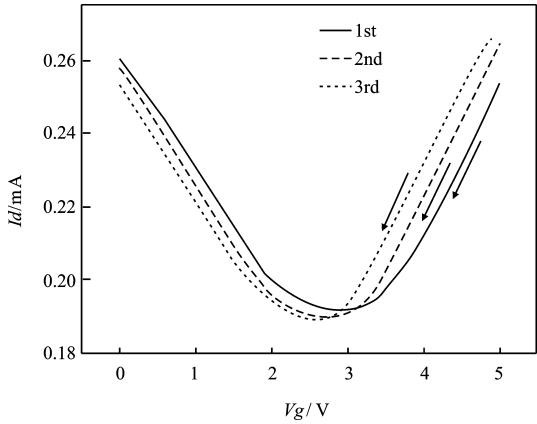


图 5 栅压反向扫描前保持 2 秒、1 秒和 0 秒的转移特性曲线

我们对图 2 中第一次扫描的转移特性曲线,和图 3 中第一次扫描的曲线进行了比较.图 2 中的狄拉克点电压为 1.35 V,图 3 中的狄拉克点电压为 2.6 V.也就是说,当正向扫描和反向扫描相互独立时,前者的狄拉克点电压小于后者.图 4 和图 5 的实验结果也印证了这一点.因为正向扫描的 0 V 到 1.35 V 和反向扫描的 5 V 到 2.7 V 相比较,前者注入陷阱的电子要少于后者,所以正向扫描的狄拉克点电压低于反向扫描.

我们做了正向扫描和反向扫描的双向扫描实验.测量结果显示于图 6,先正向后反向显示于上半部分,先反向后正向显示于下半部分.上半部分和下半部分的测试之前都等待 5 分钟,每次测试之前没有保持.我们可以看到上半部分的狄拉克点电压为 1.35 V 和 3.2 V,下半部分为 2.6 V 和 2 V.我们比较了上面部分和图 3,反向扫描的狄拉克点电压比图 3 第一次扫描增加了 0.5 V.这个现象表明第一次测量中,正向扫描可以往陷阱中注入电子.所以第二次测试中,反向扫描的狄拉克点电压更大.此外,我们比较了下半部分和图 2,正向扫描狄拉克点电压比图 2 中第一次扫描增加了 0.75 V,这个结果表明第一次测试的反向扫描可以注入电子到陷阱中,所以第二次测试正向扫描狄拉克点电压更大.因此我们认为正向扫描可以使反向扫描的狄拉克点电压增加,反之亦然.

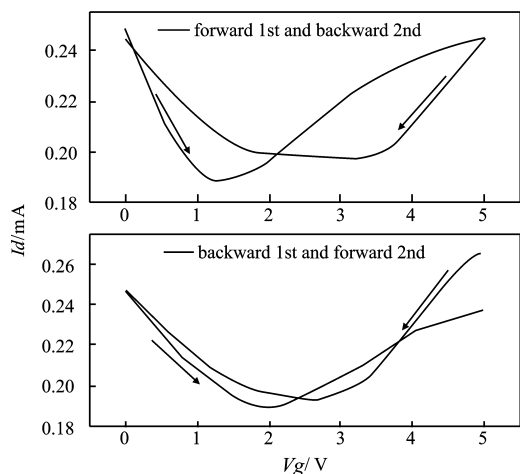


图6 双向扫描时的转移特性.

上半部分是先正向后反向,下半部分是先反向后正向

4 结束语

我们用不同的栅压扫描方法研究了以氧化铝作为栅氧化层的石墨烯晶体管的狄拉克点. 我们发现,在栅压为 0 V 和 5 V 之间扫描时,在狄拉克点出现以前,栅压的大小和保持时间的长短会影响狄拉克点电压的大小. 我们把上述的特点归因于电子注入到衬底的陷阱中. 栅压越大,电子的注入越多,狄拉克点电压越大. 以上研究结果对石墨烯狄拉克点的控制,石墨烯不同导电状态的实现,石墨烯稳定性的研究,石墨烯电路的设计和石墨烯非易失性存储器的研究有重要的参考意义.

参考文献:

- [1] Geim A K, Novoselov K S. The rise of grapheme[J]. Nature Materials, 2007, 6(3): 183-191.
- [2] 陈智,王子欧,李亦清,等. 表面粗糙对石墨烯场效应晶体管电流的影响[J]. 微电子学与计算机, 2012, 29(12): 154-156.
- [3] Wang R, Wang S, Zhang D, et al. Control of carrier type and density in exfoliated graphene by interface engineering[J]. ACS Nano, 2010, 5(1): 408-412.

- [4] Joshi P, Romero H E, Neal A T, et al. Intrinsic doping and gate hysteresis in graphene field effect devices fabricated on SiO₂ substrates[J]. Journal of physics: condensed matter, 2010, 22(33): 1-6.
- [5] Xu H, Chen Y, Zhang J, et al. Investigating the mechanism of hysteresis effect in graphene electrical field device fabricated on SiO₂ substrates using raman spectroscopy[J]. Small, 2012, 18(8): 2833-2840.
- [6] Wang H M, Wu Y H, Cong C X, et al. Hysteresis of electronic transport in graphene transistors[J]. ACS Nano, 2010, 4(12): 7221-7228.
- [7] Feng T T, Xie D, Li G, et al. Temperature and gate voltage dependent electrical properties of graphene field-effect transistors[J]. Solar Energy, 2014, 107(9): 74-81.
- [8] Liao Z M, Han B H, Zhou Y B, et al. Hysteresis reversion in graphene field-effect transistors[J]. The journal of chemical physics, 2010, 133(4): 044703.
- [9] Wang Z G, Li P J, Chen Y F, et al. Air-stable n-type doping of graphene from overlying Si₃N₄ film[J]. Applied Surface Science, 2014, 307(18): 712-715.
- [10] Hsu A, Wang H, Kim K K, et al. Impact of graphene interface quality on contact resistance and RF device performance[J]. IEEE electron device letters, 2011, 32(8): 1008-1010.

作者简介:

张庆伟 男,(1980-),博士研究生.研究方向为石墨烯电子器件的研究与设计. E-mail: zqw6868zqw@163.com.

李平 男,(1957-),教授,博士生导师.研究方向为纳米电子器件与集成电路的研究与设计.

王刚 男,(1981-),讲师,博士.研究方向为石墨烯电子器件的研究与设计.

曾荣周 男,(1978-),博士研究生.研究方向为石墨烯电子器件的研究与设计.

王恒 男,(1995-).研究方向为石墨烯电子器件的研究与设计.

周金浩 男,(1989-),博士研究生.研究方向为石墨烯薄膜的制备和转移.