

DCM 反向电流优化全集成 KY 变换器设计

苗孟涛, 范世全, 张 应, 薛仲明, 耿 莉

(西安交通大学 微电子学院, 陕西 西安 710049)

摘 要: 针对一种新型升压变换器——KY 变换器提出了 NMOS 管漏端电压采样的控制方法, 通过合理设计开关管工作的时序及负反馈控制电路, 达到更为准确的过零关断效果. 采用标准 $0.18\ \mu\text{m}$ CMOS 工艺, 完成了一款全集成 KY 变换器的设计, 开关频率为 100 MHz. 仿真结果表明, 变换器输入电压为 1.8 V, 输出电压为 2.5 V, 负载电流为 150 mA 时, 变换器的峰值效率为 81.3%, 与常规通过检测电感电流过零点, 继而关断开关管的 KY 变换器相比, 效率提高了 4.5%.

关键词: KY 变换器; 全集成; DCM 控制; 零电流检测

中图分类号: TN43

文献标识码: A

文章编号: 1000-7180(2017)04-0055-05

Fully Integrated KY Converter with Optimized Reverse Current for DCM Operation

MIAO Meng-tao, FAN Shi-quan, ZHANG Ying, XUE Zhong-ming, GENG Li

(School of Microelectronics, Xi'an Jiao Tong University, Xi'an 710049, China)

Abstract: By analyzing the topology of KY converter and the reverse current problem, a NMOS drain-voltage sampling control loop is proposed. Reasonable sequential circuit and feedback controller are designed and more accurate zero-crossing turn-off is achieved. A fully integrated 100 MHz KY converter is designed based on a standard $0.18\ \mu\text{m}$ CMOS process. The simulation results show that the reverse current is reduced. The peak efficiency is 81.3% when input voltage is 1.8 V, output voltage is 2.5 V and load current is 150 mA. Improvement of 4.5% is achieved compared with other circuit which turns off the switches based on the normal zero-crossing signal of inductor current.

Key words: KY converter; fully integrated; DCM control; zero current detecting

1 引言

随着集成电路技术的发展, 电子产品中的电源管理芯片朝着高频化、多输出、全集成的方向发展. 全集成的开关 DC-DC 变换器由于将电感、电容器件集成到片上, 满足了电源系统小型化的发展需求, 成为目前电源芯片的研究热点之一^[1].

传统的电源管理芯片中通常采用 Boost 变换器完成升压转换功能, 由于 Boost 变换器工作过程中输出电流不连续, 导致输出电压纹波较大. 近年来出现了一些新的升压电路, 如 2005 年 Shin H B 在

Boost 变换器的基础上采用额外耦合电感^[2], 2007 年 Zhu M 和 Luo F L 在 SEPIC 和 Cuk 变换器的基础上完成的镜像对称升压转换器^[3], 均在一定程度上减小了输出电压纹波, 但都需要复杂的补偿网络. Hwu K I 于 2008 年提出了一种新的升压 KY 变换器^[4], KY 变换器和 Boost 变换器相比, 其功率级主电路不存在右半平面零点, 电路的补偿难度降低, 输出特性与 Buck 电路相同, 具有良好的瞬态性能, 输出电压纹波小.

为使开关 DC-DC 变换器全集成, 滤波电感、电容的取值必须很小, 在保持输出电压纹波不变的条

收稿日期: 2016-07-03; **修回日期:** 2016-08-22

基金项目: 国家自然科学基金(61271089); 陕西省重点创新团队项目(2013KCT-03)

件下, KY 变换器的开关频率必须随之提高. 常规的过零检测技术由于存在纳秒级的延时, 若将该技术直接应用于高频工作的 KY 变换器中, 会形成很大的反向电流, 反向电流将会大幅降低变换器的转换效率.

文献[5]提出一种应用于 Buck 电路的断续电流导通模式 (Discontinuous Conduction Mode, DCM) 控制方法, 优化了全集成 Buck 电路中的反向电流. 本文通过分析 KY 变换器的电路结构和工作特点, 设计了一种应用于 KY 变换器的 DCM 控制方法, 抑制了反向电流, 进而完成了一款 100 MHz 全集成 KY 变换器的设计, 转换效率得到提高.

2 KY 变换器工作原理

图 1 为 KY 变换器的主电路结构, C_f 为储能电容, L 、 C_o 为滤波电感和电容^[4].

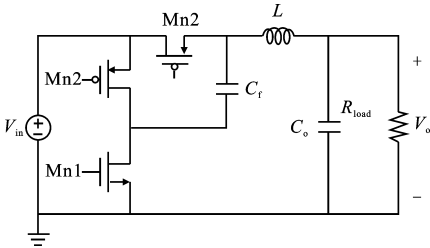


图 1 KY 变换器主电路拓扑结构

KY 变换器根据负载电流不同, 可以工作于连续电流导通模式 (Continuous Conduction Mode, CCM) 和 DCM 模式, 经过理论推导, 得到两种模式的边界负载电流为

$$I_{O.B} = \frac{(2V_{in} - V_o)(V_o/V_{in} - 1)}{2Lf_s} \quad (1)$$

式中, V_{in} 为输入电压, V_o 为输出电压, f_s 为开关频率.

当负载电流足够大时, KY 变换器工作于 CCM, 此时电路有两个工作阶段.

(1) Mp1 导通, Mp2 与 Mn1 关断, 输入电源和储能电容同时向负载供电, 电感两端电压为 $2V_{in} - V_o$, $2V_{in}$ 大于 V_o , 电感电流增大.

(2) Mp1 断开, Mp2 与 Mn1 导通, 输入电源向储能电容充电, 向负载供电, 电感两端的电压为 $V_{in} - V_o$, V_o 大于 V_{in} , 电感电流减小. CCM 模式下电感电流波形如图 2(a) 所示.

随着负载电流减小, 电路工作进入 DCM 模式, 电感电流会减小至零, 波形如图 2(b) 所示. 开关管 Mp2 与 Mn1 关断, 由输出电容向负载供电.

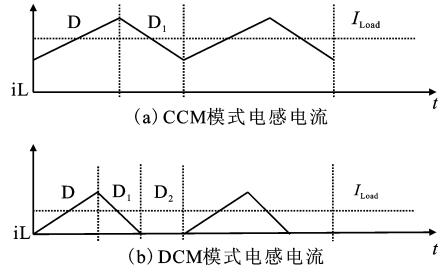


图 2 两种模式电感电流波形

根据电感电流在每个开关周期中的增加量与减小量相等, 以及稳定状态时电感电流的平均值与负载电流相等的关系, 得到 DCM 模式变换器转换电压比与占空比的关系如下:

$$M_{DCM} = \frac{(1 - (D^2/k)) + \sqrt{(D^4/k^2) + (6D^2/k) + 1}}{2} \quad (2)$$

式中, D 为 Mp1 导通时间占空比, $k = 2Lf_s/R_{Load}$.

本文设计的全集成 KY 变换器开关频率为 100 MHz, 无源器件尺寸较小, 由式(1)计算得到的边界负载电流较大. 设计的 KY 变换器负载电流范围为 25~180 mA, 变换器在全负载范围内均工作于 DCM 模式, 因此, 本文针对 KY 变换器的 DCM 工作模式进行设计. DCM 模式下存在电感电流过零检测的方法问题, 如此高的开关频率下, 常规电感电路检测方法由于存在较大的电路延迟, 使得反向导通时间占整个开关周期的比例较大, 反向电流影响严重, 使得变换器的效率降低, 下面对此问题进行分析.

3 DCM 下的反向电流分析

常规的电感电流检测法下变换器电路及相关信号波形如图 3 所示. 开关管 Mp2 和 Mn1 保持同步, 通过检测 V_x 点的电感电流得到过零信号, 该过零信号经过比较器 CMP、控制逻辑 Logic 及驱动电路 Driver, 产生 Mp2 与 Mn1 的关断信号, 由于控制路径中延时 (1~2 ns) 的存在, 开关管会在电感电流减小到零后一段时间才能关断, 导致反向电流产生.

对于工作频率不是很高的变换器, 如开关频率为 1 MHz 时, 1~2 ns 的电路延迟与 1 μ s 的开关周期相比较小, 产生的反向电流对变换器影响较小. 而如果开关频率提高为 100 MHz 时, 1~2 ns 的路径延迟将占据开关周期很大一部分, 反向电流引起的损耗将严重降低变换器的转换效率, 尤其在轻负载下, 对效率的影响将更加显著, 反向电流相关损耗可

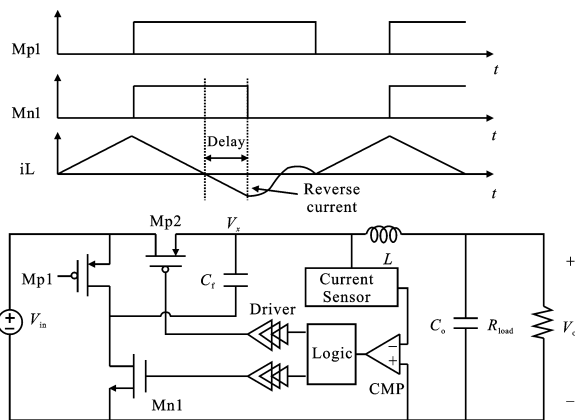


图3 采用常规控制方法的 KY 变换器及反向电流示意

以占输入总功率的 40% 以上^[5], 因此, 通过设计新的控制方法解决高频下的反向电流问题, 对于提高全集成 KY 变换器的转换效率非常重要。

4 全集成 KY 变换器设计

图4为本文设计的全集成 KY 变换器的整体框图。图中虚线框为 Mp1 控制模块, 采用常规电压模控制法, 产生开关管 Mp1 的 PWM 信号, DCM 控制模块为本次设计的基于 NMOS 管漏端电压检测的 DCM 控制电路, 产生 DCM 关断信号 S_{OFF} , S_{OFF} 经过关断间隔时间控制电路作用后产生 Mp2 和 Mn1 的异步控制信号 $P2_{PWM}$ 和 $N1_{PWM}$, 实现 Mp2 比 Mn1 提前关断, 最后通过驱动电路产生三个开关管的控制信号。

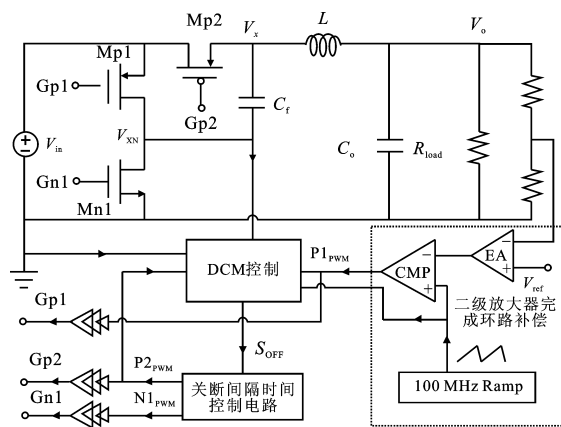


图4 全集成 KY 变换器整体框图

在新的控制方法中, Mp2 和 Mn1 依然在 Mp1 关断后同时导通, 但 Mp2 比 Mn1 提前 t_{SMP} 时间关断, Mp2 关断后, 电感电流流过 C_f 和 Mn1, 导通的 Mn1 可以等效为一个电阻, 此时 Mn1 漏端电压 V_{XN} 与电感电流存在线性关系, 该时刻的 V_{XN} 电压即可

反映开关管是关断过早 ($V_{XN} < 0$)、关断太迟 ($V_{XN} > 0$) 或者准确关断 ($V_{XN} = 0$), 采样该时刻的 V_{XN} , 并与地电压进行比较后产生误差信号, 通过负反馈控制电路逼近过零点, 最终达到准确关断的目的。下面对图4中的关键模块进行电路设计。

4.1 DCM 控制电路设计

图5所示为基于 NMOS 管漏端电压采样的 DCM 控制模块原理路, 包括电平转换器、采样开关、采样开关控制信号产生电路、误差放大器、比较器以及一个与门。电平转换电路负责将 V_{XN} 和 V_{GND} 转换成适合后续电路工作的电压信号, 采样开关由两个传输门组成, 在每次 Mp2 关断时刻进行采样, 采样后的信号经过误差放大器作用后输入比较器, 与锯齿波比较后产生 SET 信号, SET 与 $P1_{PWM}$ 信号经过与门作用后产生 DCM 关断信号 S_{OFF} 。

在每个 Mp2 的关断沿, 即 $P2_{PWM}$ 的上升沿, 产生脉宽 200 ps 的互补脉冲 TGN、TGP, 控制传输门在脉冲间隔时间内导通, 完成采样。

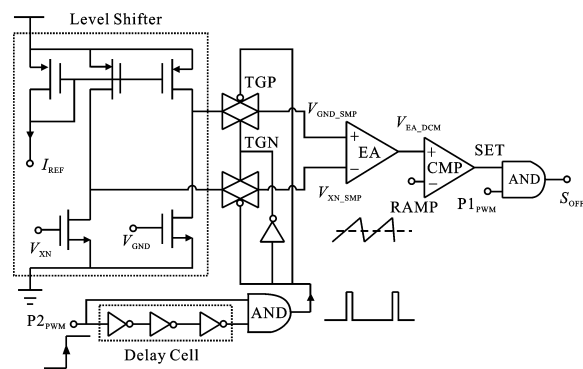


图5 基于采样的 DCM 控制原理图

图6为不同关断时刻的检测、控制信号波形示意图, Mp2 在虚线所示电压对应时刻关断, 产生采样脉冲 V_{SMP} , 采样电路在脉冲间隔内完成采样, 产生误差信号。

若关断太早, 电感电流尚未减小到零, 采样得到的 V_{XN} 小于 V_{GND} , 导致误差信号 V_{EA_DCM} 增大, Mp1 和 Mn1 的控制信号 S_{OFF} 的占空比增大, 使下周期关断时刻推后。

若关断太迟, 电感电流反向流动, 采样得到的 V_{XN} 大于 V_{GND} , 导致误差信号 V_{EA_DCM} 减小, Mp1 和 Mn1 的控制信号 S_{OFF} 的占空比减小, 使下周期关断时刻提早。

若准确关断, 电感电流为零, 采样得到的 V_{XN} 等于 V_{GND} , 误差信号 V_{EA_DCM} 保持, Mp1 和 Mn1 的控制信号 S_{OFF} 的占空比保持, 电路保持准确关断状态。

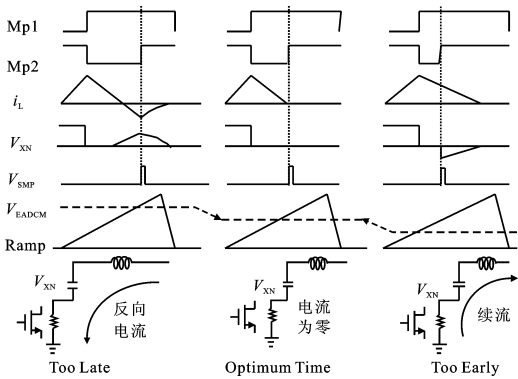


图6 不同关断时刻的采样电压

理想状态下,通过以上负反馈过程,在一定周期的逼近作用后,开关管可达到准确关断的效果,实际工作中,由于采样电路精度的影响,电路的 DCM 关断会存在一个很小的误差。

4.2 补偿电路设计

文献[6]中对工作于 DCM 的 KY 变换器的小信号模型进行了详细分析,这里不再赘述,为分析方便,将其控制到输出的传递函数列出如下[6]。

$$G_{ud} = \frac{\hat{V}_o}{\hat{d}} = H_d \frac{1 + (s/s_{z1})}{1 + a_1 s + a_2 s^2} \tag{3}$$

DCM 模式 KY 变换器为单零点双极点系统,其中零点位置在本文设计的 25~180 mA 负载范围都大于 1 GHz,远在带宽之外,不需要考虑,只需对极点进行补偿.本设计采用一个二级密勒放大器完成补偿功能,调节电路中 R_m 与 C_m 的值确定放大器的零点位置,用该零点对 KY 变换器的主极点进行补偿,使变换器系统在全负载范围内满足稳定条件.图 7 为设计的运算放大器电路及仿真波特图。

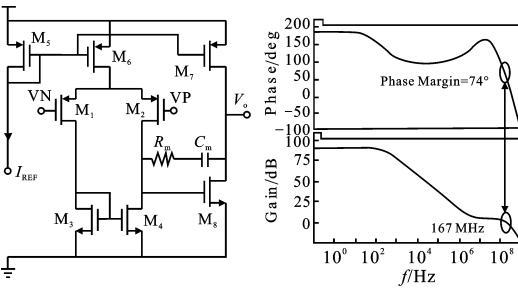


图7 误差放大器电路及波特图仿真结果

4.3 关断间隔时间控制电路设计

图 8 为 Mp2 与 Mn1 关断间隔时间控制电路。

P_{IN} 为 Mp1 的控制信号, P_{2N} 与 N_{IN} 为 Mp2 和 Mn1 的控制信号,电路正常工作时,开关管 Mp2 与 Mn1 同时导通, Mp2 关断 t_{SMP} 时间后 Mn1

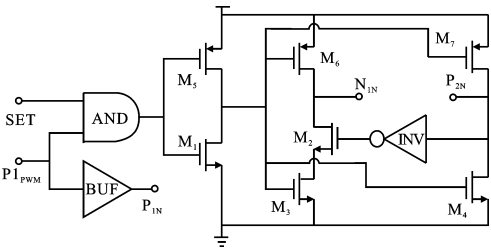


图8 关断间隔时间控制电路

关断。

4.4 设计结果

本文设计的全集成 KY 变换器 $V_{IN}=1.6\sim2.0$ V, $V_{OUT}=2.5$ V, $L=5$ nH, $C_O=5$ nF, $C_I=5$ nF, 开关频率为 100 MHz, 负载电流 25~180 mA. 图 9 为负载电流 175 mA 时开关管 Mn1 的控制信号与电感电流波形,由于采样误差的存在,开关管关断时刻与电感电流过零时刻存在 420 ps 的延迟,但与传统控制法中 1~2 ns 的延迟相比,反向电流得到很大优化。

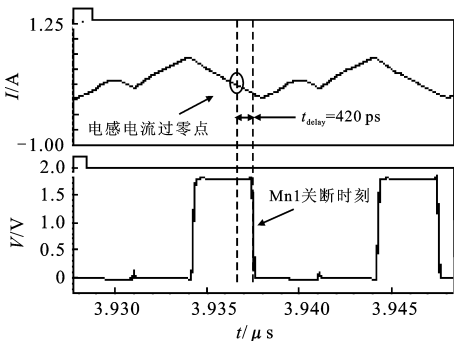


图9 负载电流 175 mA 时反向电流波形

图 10 为负载电流在 100 mA-175 mA-100 mA 跳变时输出电压波形,输出电压在 360 ns 时间内稳定。

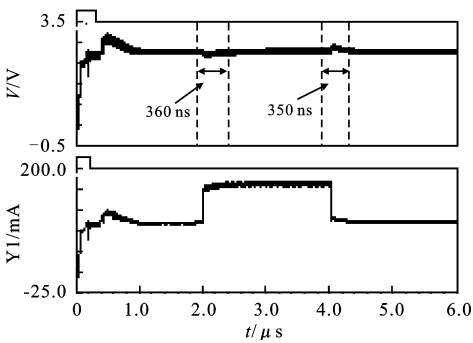


图10 负载 100 mA-175 mA 跳变时输出电压波形

图 11 所示为 KY 变换器输入电压在 1.8 V-2.0 V-1.8 V 跳变时输出电压波形,仿真结果表明,

输出电压在 400 ns 时间内稳定。

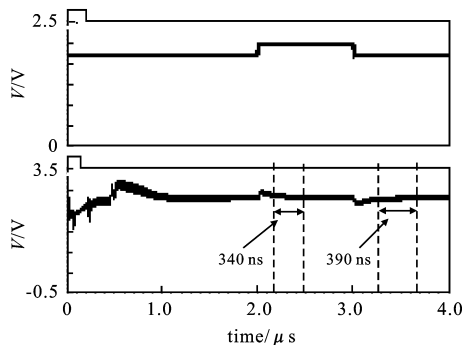


图 11 输入电压 1.8 V-2.0 V-1.8 V 跳变时输出电压波形

图 12 为采用常规控制法和 NMOS 管漏端电压采样控制法的 KY 变换器在全负载范围内转换效率变化情况对比。

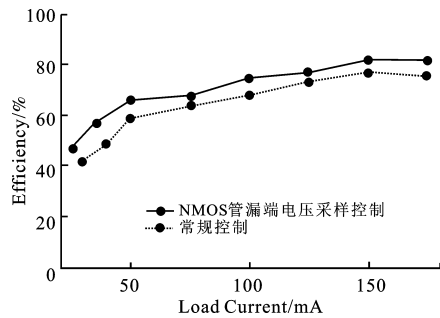


图 12 优化前后效率对比

从图 12 中可以观察到,在轻载模式下效率优化效果比重载时明显,这是由于轻载时反向电流相关损耗占电路输入能量比重较大,因此电路效率提升较为明显.负载电流 30 mA 时,变换器整体效率可提升约 8.6%;当负载电流为 150 mA 时,电路效率达到峰值 81.3%,与采用常规控制方法的 KY 变换器相比,效率提升约 4.5%.将本次设计的全集成 KY 变换器性能总结如表 1 所示.

表 1 全集成 KY 变换器性能总结

指标	性能
线性调整率	1.49%/V
负载调整率	1.71%/A (@100 mA-175 mA)
输出电压纹波	小于 6.2% (@V _O =2.5 V, C _O =5 nF)
峰值效率	81.3% (@V _{IN} =1.8 V, I _{Load} =150 mA)

5 结束语

针对高频下全集成 KY 变换器中反向电流严重影响电路转换效率的问题,提出 NMOS 管漏端电压采样的控制方法,仿真表明所设计的全集成 KY 变换器正常工作,开关管关断延时减小,反向电流得到优化,全集成 KY 变换器转换效率得到提高.负载电流为 150 mA 时,电路达到峰值效率 81.3%,相比采用常规控制方法的 KY 变换器,效率提高了 4.5%.

参考文献:

[1] Ahn Y, Nam H , Roh J. A 50-MHz fully integrated low-swing buck converter Using packaging inductors [J]. IEEE Transactions on Power Electronics, 2012, 27(10):4347-4356.

[2] Shin H B, Park J G, Chung S K, et al. Generalized steady-state analysis of multiphase interleaved boost converter with coupled inductors[J]. IEEE Proceedings - Electric Power Applications, 2005, 152(3):584-594.

[3] Zhu M, Luo F L. Implementing of developed voltage lift technique on SEPIC, cuk and double-output DC-DC converters[C]//IEEE 2nd Conference on Industrial Electronics and Applications, 2007. IEEE, 2007: 674-681.

[4] Hwu K I, Yau Y T. KY Converter and Its Derivatives [J]. IEEE Transactions on Power Electronics, 2009, 24(1):128-137.

[5] Huang C, Mok P K T. An 84.7% E 100-MHz package bondwire-fully integrated buck converter with precise DCM operation and enhanced light-load efficiency [J]. IEEE Journal of Solid-State Circuits, 2013, 48(11):2595-2607.

[6] Zeng W L, Lam C S, Zheng W M, et al. DCM operation analysis of KY converter[J]. Electronics Letters, 2015, 51(24):2037-2039.

作者简介:

苗孟涛 男,(1991-),硕士研究生.研究方向为模拟集成电路设计.

范世全 男,(1980-),讲师.研究方向为模拟集成电路设计.

张 应 男,(1990-),硕士研究生.研究方向为模拟集成电路设计.

薛仲明 男,(1989-),博士研究生.研究方向为模拟集成电路设计.

耿 莉 女,(1969-),教授.研究方向为模拟集成电路设计.