

基于 FPGA 的多协议隔离总线信号模拟器设计

哈 悦, 谢雪松, 张小玲, 陈 君, 李嘉楠

(北京工业大学 电子信息与控制工程学院微电子可靠性研究室, 北京 100124)

摘 要: 针对目前多种现场总线技术在机载、弹载电子设备中的广泛应用, 设计了一款基于 FPGA 的多协议隔离总线信号模拟器, 包括 RS232, RS422, RS485, CAN 和 ARINC-429 五种总线, 以实现对应现场总线技术的电子设备进行模拟测试. 通过将采集到的被测模块输出总线参数与用户配置的发送数据进行对比, 检测机载或弹载电子设备是否正常工作. 该信号模拟器可以根据用户的配置, 同时产生多路相互电气隔离的、多协议的、不同波特率的数字总线信号, 以满足不同场景的测试需求.

关键词: 数字激励源; CAN 总线; ARINC-429 总线

中图分类号: V243; TP919

文献标识码: A

文章编号: 1000-7180(2016)11-0050-04

Design of Multi-Protocol Isolated Bus Signal Simulator Based on FPGA

HA Yue, XIE Xue-song, ZHANG Xiao-ling, CHEN Jun, LI Jia-nan

(Reliability Physics Lab, College of Electronics Information and Control Engineering,
Beijing University of Technology, Beijing 100124, China)

Abstract: Aiming at the multiple fieldbus technology is widely used in the electronic equipment contained in airborne, onboard, the design of a FPGA-based multi-protocol isolated bus signal simulator, including RS232, RS422, RS485, CAN bus and ARINC-429 five types to achieve signal simulation for electronic device applications of fieldbus technology. By compared the collected measured module output bus parameters with send data, detection of airborne or missile borne electronic equipment is working properly. The signal simulator can be based on user's configuration, and then generate multiple electrically isolated from each other, multi-protocol, different baud rate digital bus signal, with a high degree of stability.

Key words: digital source; CAN bus; ARINC-429 bus

1 引言

随着我国军工业及航空技术的不断发展, 越来越多的现场总线技术被应用到新研制的不同型号的飞机、导弹上. 这些机上电子设备之间, 以及弹载设备之间多采用不同协议的现场总线技术.

常见的串行数字总线协议有 RS232, RS422, RA485, 因其具有简单和成本低等优点多应用于民用. CAN(Controller Area Network, 控制器局域网络)总线技术得到了汽车、船舶、环境控制、航空航天等行业的青睐^[1-2]. CAN 总线采用双线式总线代替传统复杂总

线, ISO 中定义的 CAN 总线最高速度为 1 Mb/s, 因其具备高可靠性、实时性、抗干扰、自诊断和错误修复等特点^[2], 得到广泛应用. 机载数据总线 ARINC-429 具有接口方便、数据传输可靠等特点, 多应用于军事领域, 目前已成为商务运输航空领域应用最广泛的航空电子总线^[3]. 它将飞机的各系统或系统与设备通过双绞线互联起来, 是各系统间或系统与设备间数字传输的主要途径^[4]. 此外, ARINC-429 总线在导弹、卫星、雷达等军事领域也有广泛的应用.

为了使得这些电子设备能够正常使用, 在测试实验或调试过程中需要采集大量的不同协议的总线信

号.因此,设计一种可以代替机上总线信号的模拟器是很有必要的.信号模拟器主要是为被测的机载设备提供信号进行模拟,保证在不安排飞行的情况下,可以在地面使用PC与使用相关总线的机载或弹载设备通信,通过比对输入端和输出端信号的误差,进行故障排除、相关参数的校验等工作,以避免大量人力物力资源的浪费^[5].为满足不同测试场合的需要,设计一款集成RS232/422/485、CAN、ARINC-429五种总线的信号模拟器,用于模拟现有机上设备及弹载设备上采用的五种格式进行相互通信的总线数据.目前尚没有满足多种协议总线需求的信号模拟器,给测试人员在实验室中对机载设备或弹载设备的调试,以及外场排故带来了极大的不便.被测设备多应用于对准确度要求较高的领域.然而,随着通信技术的不断发展和完善,通信技术被广泛应用于军事和民用两个领域,导致空间的电磁环境也日益复杂,在复杂的空间电磁环境内,正常的信息传输受到一定的威胁^[6].为了适应复杂的测试现场环境,避免各种电器噪声、共模干扰、接地环路等对系统的干扰,这就需要研制一款使用方便、性能可靠、结合多种抗干扰技术的高速多协议隔离总线信号模拟器.

2 系统总体方案设计

从系统设计要求、功能可行性及使用方便考虑,FPGA可以独立实现下位机功能,且速度快,具有静态可重复编程和动态系统重构的特性,可以根据用户的不同需求,对系统功能进行增补和修改,大大增强了系统的灵活性和通用性,因此下位机部分采用的FPGA作为控制电路的核心.连接上位机与下位机的通信模块通过具有较高稳定性的隔离RS485电路实现.

多协议隔离总线信号模拟器的系统整体结构示意图如图1所示,系统设计由下位机和上位机组成.主要包括RS232/422/485总线信号电路,CAN总线发送/接收电路,ARINC-429总线发送/接收电路,电源模块.PC机作为系统控制终端的上位机,实现人机接口功能,最终产生波特率可设置,相互电气隔离的18路总线数字信号,其中包括2路RS232、6路RS422、6路RS485、2路CAN和2路ARINC429.

RS485接口的主要功能是与上位机进行通信,把上位机发送的数据传送至下位机的FPGA核心控制电路,或者把下位机发出的数据传输至上位机.

下位机中的RS232/422/485总线信号电路主要功能是把控制器发出的TTL电平或CMOS电平信号转变成符合总线电平标准的串行数据信号发送

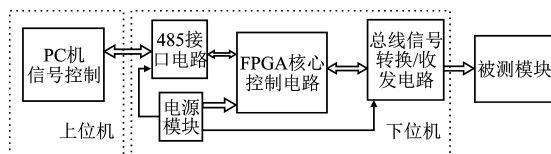


图1 系统整体结构示意图

出去,或者将从总线上接收到的RS232或RS422/485总线标准电平转换成TTL或CMOS电平.CAN总线发送/接收电路和ARINC-429总线发送/接收电路主要实现对CAN和ARINC-429总线数据信号的收、发功能.

PC机用于发送指令信息,配置信号的输出形式和特性,实现对发送/接收数据的处理及系统的显示功能.

3 硬件电路设计

下位机硬件电路的主控核心采用EP2C20-F484C8这款FPGA芯片,通过嵌入Nios II软核CPU,使得这款FPGA芯片具备SOPC设计特性.

由于研制的多协议总线信号模拟器集成了多种、多路信号,为了适应复杂的测试现场环境,构建高可靠性的总线信号模拟器,避免各种电器噪声、共模干扰、接地环路等对系统的干扰,防止测量质量降低,甚至系统元件被毁坏,在硬件电路设计中,采用多种抗干扰技术,包括隔离地、信号隔离、电源隔离,使产生的各路信号间相互电气隔离,降低干扰,增加信号的稳定度.

3.1 RS232总线信号电路设计

由于RS232电平标准不同于一般TTL电平,所以在把总线上传输的串行数据信号接收到主控模块解析之前,需要进行电平转换,RS232总线的结构如图2所示.考虑到多路信号间的相互干扰,电平转换借助RS232专用的收发器芯片ADM3251E,该款芯片不仅具有RS232收发器,还可以提供整体隔离的解决方案,在芯片内部集成了DC-DC隔离电源和信号隔离.采用DC-DC隔离电源技术无需在电路中使用单独的隔离DC-DC转换器,降低了电路设计难度,简化电路结构.信号隔离则采用了磁隔离技术,与传统的光电隔离技术相比,磁隔离技术消除了与光耦合器相关的不确定的电流传送比率、非线性传送特性以及随时间漂移和温度漂移的问题,降低了功耗,并且无需外部驱动器或分立器件^[7],增加了信号的稳定度,适合在不同的电气环境中工作.

3.2 RS422/485总线信号电路设计

RS422/485接口电路可以分为隔离型与非隔

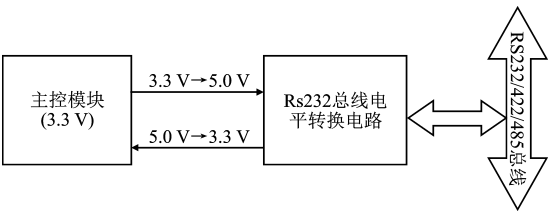


图 2 RS232 总线结构图

离型,由于研制的信号源集成多路信号,且在实际应用现场存在各种干扰,所以各系统和总线之间的隔离非常关键.为保证总线通信的可靠性,采用隔离型 RS422/485 接口电路. RS422/485 总线信号的电平标准一致,区别在于 RS422 是全双工通信,而 RS485 采用半双工工作方式,处理过程与 RS232 相似,需要将 TTL 电平进行转换.这两种总线的电路均采用具有 DC-DC 隔离电源技术和磁隔离技术的 ADM2587 芯片.采用这种 DC-DC 隔离电源技术结合磁隔离技术的隔离方法避免了接地环路问题并且提供了有效的保护以防止浪涌破坏.

3.3 CAN 总线发送/接收电路设计

CAN 总线采用平衡的两线差分接口.在工业控制领域,由于现场环境十分复杂,总线的各个节点之间存在很高的共模电压.虽然 CAN 总线具有一定的抗共模干扰的能力,但当共模电压高于接收器的极限电压时,接收器就无法正常工作了,严重时甚至会烧毁芯片和仪器设备.为了做到系统间的完全隔离,所有信号线和电源都必须进行隔离,采用隔离式 DC/DC 转换器提供电源隔离.

CAN 收发器芯片实质是实现电平转换,是 CAN 控制器和物理总线的接口,是影响网络系统安全性、可靠性和电磁兼容性的主要因素^[8].因此采用隔离式 CAN 收发器 ISO1050,这款芯片采用电容式电气隔离,可以有效地防止数据总线或者其他电路上的噪音电流进入本地接地并干扰和损坏敏感电路. CAN 总线收发器将从控制器接收到的数据转换为差动信号,并逐位发送到总线上.在输出端 CANH、CANL 与地之间并联两个 10 nF 的电容,用于滤除总线上的高频干扰和一定的防电磁辐射的能力.

根据 CAN 总线的协议,要产生一路完整的 CAN 总线信号,仅通过电平转换是不够的,所以在下位机的 CAN 总线发送/接收电路中需要一个 CAN 控制器和一个 CAN 收发器共同工作才可以实现,结构图如图 3 所示.其中 CAN 控制器选用专用 CAN 总线芯片 SJA1000,用于处理上位机传来的数据.根据协议控制数据帧的发送接收,保证

CAN 网络的物理层和数据链路层的数据准确性,将其转变成满足 CAN 总线通信协议的报文格式传递给 CAN 收发器.

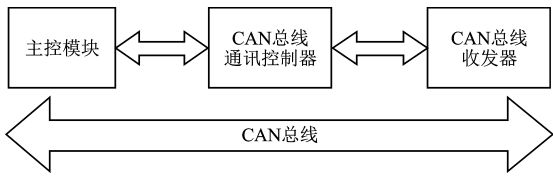


图 3 CAN 总线结构图

3.4 ARINC-429 总线发送/接收电路设计

由于 ARINC-429 总线采用双极性归零码,上位 PC 机无法直接处理,所以在 ARINC-429 总线发送/接收电路中需要进一步对 ARINC-429 总线信号进行处理后再发送到上位机,ARINC-429 总线的结构图如图 4 所示.

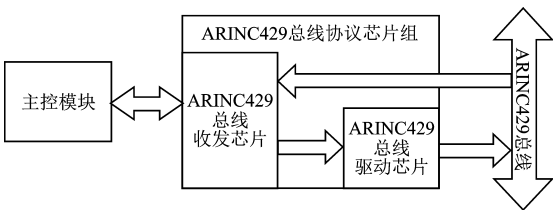


图 4 ARINC-429 总线结构图

为了增加信号稳定度,考虑在处理器和收发器之间通过四通道数字隔离器 ADuM1410 相连,实现磁耦信号隔离,具有比光耦合器等替代器件更出色的性能特征,并能够跨越隔离栅实现电压转换功能.为了完成这种隔离,使用带隔离的 DC/DC 转换器给隔离器和收发器供电,实现电源隔离.

本设计中 ARINC-429 协议部分采用具有较高数据传输稳定性、可靠性的专用 429 协议芯片.其中 ARINC-429 收发器为专用的 ARINC-429 总线芯片 HS-3282,拥有高性能的 CMOS 型 ARINC-429 接口,可直接连接到 ARINC-429 总线,不需电平转换. HS-3282 和 FPGA 接口较简单,发送时常与满足 ARINC429 规范的、双极数据输入的 ARINC-429 数据发送驱动芯片 HS-3182 配合.其中 HS - 3282 为前级输出,HS-3182 为正式差分输出.

4 系统软件设计

本项目所设计的多协议隔离数字信号模拟器系统软件设计主要分为下位机硬件底层驱动程序和上位机用户界面程序两部分,其结构图如图 5 所示.

下位机软件由利用 FPGA 实现的主控模块提供软件运行环境,使用面向过程的 C 语言实现,主要实现上

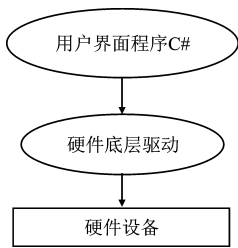


图 5 软件系统结构图

位机和硬件的连接功能及对硬件的直接寄存器访问,建立用户界面程序与下位机相互通信的通信协议及通道,实现发送数据中的波特率、数据长度、数据内容、时间间隔是可变的,完成数据的发送和接收;上位机软件程序使用面向对象的 C# 语言实现,完成用户对信号模拟器要发送数据的设置,包括波特率、数据长度、数据内容及开关状态等,流程图如图 6 所示。

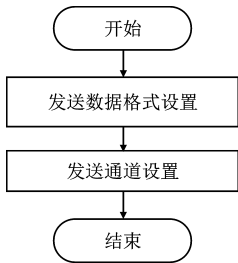


图 6 用户界面程序流程图

为了更好地实现系统设计,在下位机软件中移植了 $\mu\text{C}/\text{OS-II}$ (Micro Control Operation System Two). $\mu\text{C}/\text{OS-II}$ 是一个源码公开、可移植、可固化、可剪裁、抢占式、支持多任务的实时操作系统^[9],实时性好,小巧且一直方便,适合工业控制领域使用^[10]。由于 $\mu\text{C}/\text{OS-II}$ 是基于优先级调度的抢占式的实时内核,并提供最基本的系统服务,如信号量、消息队列、中断管理、内存管理等,被广泛应用于微处理器、微控制器和数字信号处理方面。

使用嵌入式操作系统 $\mu\text{C}/\text{OS-II}$ 主要在下位机软件中实现多任务的支持和任务间通讯机制等,用于实现多通道数字信号源可以同步进行打开、关闭、同时开启等操作,最多可以同时产生 18 路不同的数字信号,满足测试过程中进行多路多种协议总线信号参数采集的需求。

传统的 MCU,DSP 和 ARM 等硬处理器,功能和片内外设都是已经固化的,用户不能根据需求对其进行改动。而由生产 FPGA 芯片的公司提供的软 IP 核 Nios II 处理器,则可以通过 Quartus II 软件对 FPGA 进行设置,根据需要进行裁剪,使搭建的

系统更加灵活,简洁。

根据设计需求,利用 Quartus 搭建信号模拟器,为了简单测试,直接选取 Nios II 软核处理器为核心,外围扩展数字控制芯片的控制电路,搭建 SOPC 数字总线测试系统。信号模拟器需要提供多路 RS232、RS422、RS485、CAN 和 ARINC429 总线信号,而产生这些数字信号源的 TTL 电平来自于 Nios II 中的 Uart 模块,TTL 电平经过各自电路的电平转化芯片,转换成实际的 RS232、RS422、RS485、CAN 和 ARINC429 总线信号,最终接入到被测模块,其中 CAN 总线信号的波形如图 7 所示。

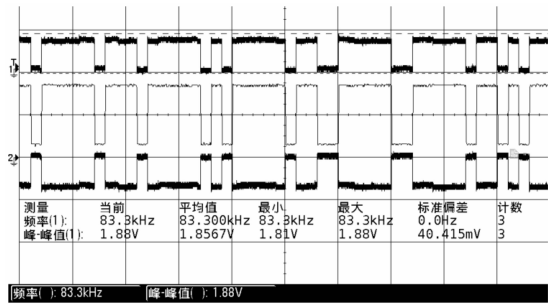


图 7 CAN 总线信号波形图

5 结束语

该多协议隔离总线信号模拟器包含了航空航天、军工领域常用的总线类型,可以由计算机通过隔离 RS485 电路控制使用,设置灵活,可以产生最多为 18 种的不同的总线信号。采用多种抗干扰技术,实现各路信号间的电气隔离,实现了完全的地线隔离系统,为被测模块提供高可靠性的总线信号源。该总线信号模拟器已经实际应用于某弹载遥测系统的数字通道测试工程。

参考文献:

[1] Chen H, Tian J. Research on the controller area network[C]//Networking and Digital Society 2009 IC-NDS09 International Conference on. Washington,DC, USA:IEEE, 2009: 251-254.

[2] 曾令国, 郑淑清. 基于 SJA1000 的 CAN 通信转换板的设计[J]. 仪器仪表学报, 2005,26(8):522-524.

[3] 何焱, 李睿. 基于 FPGA 的 ARINC429 总线嵌入式接口板的设计与实现[J]. 计算机测量与控制, 2014,22(6):1956-1959.

[4] 郭跃云. 基于 DSP 的 ARINC429 总线收发系统设计[J]. 仪表技术与传感器, 2010,46(5):56-57.

$$\text{FoM} = \frac{\text{Power}}{2^{\text{ENOB}} \times f_s} \quad (8)$$

与其他流水线 ADC 相比,动态参数和综合性能良好,满足高性能的要求。

6 结束语

本文设计的基于 SMIC 40 nm CMOS 工艺 12 位 60 MHz 高性能流水线模数转换器,采用由 10 级 1.5 位每级级电路和最后一级为 2 位 flash ADC 组成的结构,通过在 ADC 的前端加一个 S/H 电路,有效抑制了模拟输入信号的动态误差. 在电路中关键信号路径上采用栅压自举开关,提高了输入开关的线性度,减小失真. 采用带增益自举的折叠式共源共栅输入级和 AB 类输出级的运放,从而获得高增益和大的输出摆幅,同时根据 ADC 各级电路中对采样电容及运放增益和带宽的不同要求,逐级优化,减小芯片面积,降低功耗. 仿真结果表明,流水线 ADC 的 SNDR 为 68.7 dB, SFDR 为 74.6 dB, ENOB 为 11.12 bit, 整体功耗 56 mA. 该流水线模数转换器满足高性能的设计要求。

参考文献:

- [1] Verma A, Razavi B. A 10 bit 500—MS/s 55—mW CMOS ADC[J]. IEEE J Solid—State Circuits, 2009, 44(11):30393050.
- [2] Chang D Y, LEE S H. Design techniques for a low-power low-cost CMOS A/D converter [J]. IEEE J Solid-State Circuits, 1998, 33(8):1244-1248.
- [3] Panigada A, Galton I. A 130mW 100MS/s pipelined ADC with 69 dB SNDR enabled by digital harmonic distortion correction[J]. IEEE J Solid-State Circuits,

2009,44(12):3314-3328.

- [4] 吴旭. 12 位 125MSPS 流水线型模数转换器设计[M]. 长沙:湖南大学, 2012.
- [5] Moon U, Temes G, Bidari E, et al. Switched-capacitor circuit techniques in submicron low-voltage CMOS[J]. IEEE Int Conf On VLSI and CAD, 1999, 6(1): 349-358.
- [6] Kim Y, Kusayanagi N, Abidi A A. A 10-b, 100-MS/s CMOS A/D Converter[J]. IEEE J Solid-State Circuits, 1997, 32(6):302-311.
- [7] 尹睿. 高精度、低功耗流水线型模数转换器的研究与设计[D]. 上海:复旦大学, 2010.
- [8] Lee K H, Kim K S, Lee S H. A 12 b 50 MS/s 21.6mW 0.18 μ m CMOS ADC maximally sharing capacitors and opamps[J]. IEEE Trans on Circuits and Systems I: Regular Papers, 2011, 58(9): 2127-2136.
- [9] 景鑫, 庄奕琪, 汤华莲, 等. 采用改进自举开关的 12 bit 40MS/s 流水线 ADC[J]. 华中科技大学学报(自然科学版), 2013, 41(8):30-33.
- [10] Rohan Sehgal, Frank van der Goes, Klaas Bult. A 12-b 53mW 195 MS/s Pipeline ADC with 82 dB SFDR Using Split-ADC Calibration[J]. IEEE J Solid-State Circuit, 2015, 50(1): 1592-1603.

作者简介:

谢 灿 男, (1991-), 硕士研究生. 研究方向为模拟/射频 CMOS 集成电路设计. E-mail: xiecan@ime.ac.cn

魏子辉 男, (1989-), 博士研究生. 研究方向为模拟集成电路设计、模数转换器设计.

黄水龙 男, (1975-), 博士, 副研究员. 研究方向为高性能模拟/射频 CMOS 集成电路.

(上接第 53 页)

- [5] 马睿, 张会新, 翟成瑞. 一种新型遥测模拟测试系统的设计与实现[J]. 电子器件, 2015, 37(1):160-165.
- [6] 姚利锋. 数字通信信号的参数估计与干扰技术研究[J]. 电子技术与软件工程, 2014, 15(3): 38-62.
- [7] 佚名. 浅谈 ADM2587E 在 RS485/422 接口隔离中的应用[J]. 单片机与嵌入式系统应用, 2012, 12(5):86-87.
- [8] 王宏莎. CAN 总线收发器电路的设计与研究[D]. 成都:电子科技大学, 2013.
- [9] JeanJ Labrosse, 著. 嵌入式实时操作系统 uC/OS-I [M]. 邵贝贝, 译. 第二版. 北京:北京航空航天大学出版社, 2003.

- [10] 季志均, 马文丽, 陈虎, 等. 四种嵌入式实时操作系统关键技术分析[J]. 计算机应用研究, 2005, 22(9):4-8.

作者简介:

哈 悦 女, (1990-), 硕士研究生. 研究方向为嵌入式系统研发、微电子可靠性测量.

E-mail: hyue_ing@163.com.

谢雪松 男, (1970-), 博士, 副教授. 研究方向为嵌入式系统研发、微电子可靠性测量.

张小玲 女, (1972-), 博士, 副教授. 研究方向为半导体器件物理、器件设计及可靠性研究.