

一种采用斩波调制技术的高精度带隙基准源

刘家楠, 黄 鲁

(中国科学技术大学 电子科学与技术系, 安徽 合肥 230027)

摘 要: 采用 TSMC 40 nm CMOS 工艺, 设计了一种高精度的 CMOS 带隙基准源. 首先分析带隙基准的误差, 以及误差的消除手段, 然后使用斩波技术和凹口滤波器(notch filter)消除失调电压, 以及减少斩波带来的纹波影响. 最后通过蒙特卡洛仿真表明该基准源在使用斩波技术后 3σ 精度提高了 7.7 倍, 达到 0.54%. 该基准源在 $-20\sim 125^\circ\text{C}$ 的温度范围内温度系数为 $14\times 10^{-6}/^\circ\text{C}$.

关键词: 斩波调制; 失调电压; 带隙基准

中图分类号: TN492

文献标识码: A

文章编号: 1000-7180(2016)12-0161-04

A High Precision CMOS Bandgap Voltage Reference Source Based on Chopper Technology

LIU Jia-nan, HUANG Lu

(Department of Electronic Science and Technology, University of Science and Technology of China, Hefei 230027, China)

Abstract: A high precision CMOS bandgap voltage reference source fabricated in TSMC 40 nm CMOS is presented in this paper. Error source of bandgap and the way to eliminate it are analyzed. By using chopper technology and notch filter, not only offset voltage is removed but also ripple wave caused by chopper technology is lessened. Based on simulation, compared to bandgap without chopper technology, 3σ inaccuracy of the bandgap with chopper technology increased by 7.7 times with a maximum 3σ inaccuracy of 0.54% and a temperature coefficient of $14\times 10^{-6}/^\circ\text{C}$.

Key words: chopper modulation; offset voltage; bandgap voltage reference

1 引言

高精度的带隙基准广泛应用于各种模拟、数模混合集成电路及片上系统中. 精准的参考源对于大多数集成电路都是一个很重要的组成部分, 作为整个系统的参考, 它的性能影响着整个的系统指标. 但是随着器件尺寸和电源电压的减小, 工艺偏差对带隙基准的参考电压和温度系数带来的影响越来越大. 在 CMOS 标准工艺下, 这种误差会导致最终的输出偏差几十个毫伏^[1]. 为了补偿工艺误差, 微调技术(trimming)被应在带隙基准中^[1-2]. 尽管微调技术可以补偿电阻和三极管失配导致的 PTAT(proportional-to-absolute-temperature)电压误差, 但却无

法消除 CMOS 运算放大器的失调电压产生的 non-PTAT 电压误差. 并且微调技术的电阻矩阵会增加芯片的面积, 它本身的成本也很高.

为了获得高精度的参考源, 运放的 non-PTAT 失调电压必须被消除. 消除失调电压的方法主要有包括自动归零技术(auto-zeroing technique)和斩波技术(chopping technique)^[3]. 自动归零会导致输出的参考电压不是连续的, 它的双采样信号也会使低频噪声增加. 斩波技术可以消除低频噪声和失调电压, 但调制失调电压会使输出端产生纹波, 需要片外的大电容进行消除.

本文采用斩波调制技术消除晶体管不匹配引起的失调电压. 同时使用凹口滤波器有效的去除输出

端的纹波避免片外电容的使用,使得此带隙基准更易集成.

2 传统的带隙基准源原理与误差分析

典型的 CMOS 带隙基准结构如图 1 所示. 它的原理是将具有负温度系数的电压 V_{BE} 与具有正温度系数的 V_T 进行加权,选择合适的加权比例 α ,得到零温度系数的参考电压.

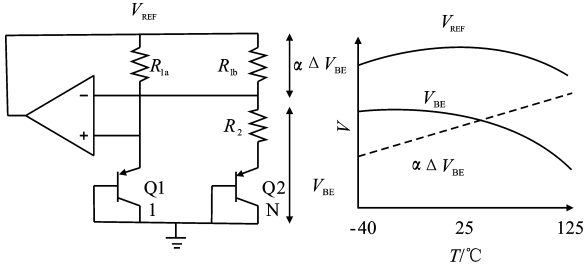


图 1 典型 CMOS 带隙基准

带隙基准的参考电压 V_{REF} 为

$$\begin{aligned} V_{REF} &= V_{CTAT} + V_{PTAT} \\ &= V_{BE1} + \alpha \cdot \Delta V_{BE} \\ &= V_{BE1} + \frac{R_1}{R_2} V_T \ln N \end{aligned} \quad (1)$$

式中, V_{CTAT} 为负温度系数的电压 (complementary-to-absolute-temperature), V_{PTAT} 为正温度系数的电压 (proportional-to-absolute-temperature). V_{BE1} 是三极管 BJT 的基射电压, ΔV_{BE} 是 Q1 和 Q2 基射电压之差. bandgap 的误差源主要来自 mos 管不匹配. mos 管的不匹配引起的随机误差是会在运放的输入端等效为一个失调电压,一般在几个毫伏左右. 在考虑 mos 管适配引起的失调电压后, bandgap 的参考电压可以表示为

$$V_{REF} = V_{BE1} + \frac{R_1}{R_2} V_T \ln N + \frac{R_1 - R_2}{R_2} V_{OS} \quad (2)$$

由式(2)可以看出,虽然失调电压一般都只有几个毫伏,但由于 $\frac{R_1 - R_2}{R_2}$ 一般都在 10 倍左右,会导致带隙基准产生几十个毫伏的误差. 这个误差与温度没有关系,很难用微调技术消除. 本文将使用斩波技术,将失调电压调制到高频,经过滤波器将调制到高频的失调电压消除掉.

由于斩波技术只能消除运放输入管的失配,但是运放的电流镜也存在不匹配. 如图 2 所示.

M1-M2 和 M6-M7 的失配可以使用斩波消除,下面对电流镜 M4-M5 的失配情况进行分析.

因为电流源都是在饱和区,则:

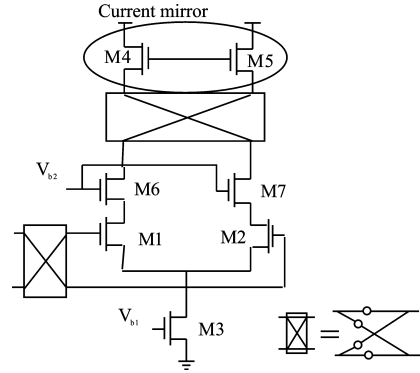


图 2 带斩波的运算放大器

$$\sqrt{I_{D6}} = \sqrt{I_{D4}} = \beta(V_{GS4} - V_{TH4}) \quad (3)$$

$$\sqrt{I_{D7}} = \sqrt{I_{D5}} = \beta(V_{GS5} - V_{TH5}) \quad (4)$$

式中, $\beta = \frac{1}{2} \mu C_{ox} \frac{W}{L}$. 因为 $V_{GS4} = V_{GS5}$, 所以在半个时钟周期内:

$$I_{D5} = I_{D4} + \beta(V_{GS4} - V_{TH4})^2 + 2\sqrt{\beta I_{D6}}(V_{GS5} - V_{TH5}) \quad (5)$$

在另半个周期内, M4 与 M5 互换:

$$I_{D5} = I_{D4} + \beta(V_{GS4} - V_{TH4})^2 + 2\sqrt{\beta I_{D6}}(V_{TH5} - V_{TH4}) \quad (6)$$

由式(6)可得:

$$\begin{aligned} \Delta I_{D4,5} &= \beta(V_{TH4} - V_{TH5})^2 \\ &= \frac{g_{m4,5}^2}{\Delta I_{4,5}} (V_{TH4} - V_{TH5})^2 \end{aligned} \quad (7)$$

将式(7)折算成失调电压为

$$V_{OS|Residue} = \frac{\Delta I_{D4,5}}{g_{m1,2}} = \frac{g_{m4,5}^2 \Delta V_{TH4}^2}{\Delta g_{m1,2} I_{4,5}} \quad (8)$$

本设计中: $g_{m1,2} = 55 \mu S$, $I_{4,5} = 2.5 \mu A$, $g_{m4,5} = 21 \mu S$, ΔV_{TH4} 取典型值 10 mV; 带入式(8) 可得 $V_{OS|Residue} = 80 \mu V$, 这部分失配贡献较低一般通过版图上布局和扩大尺寸来消除.

3 Chopping 构架的基准电压源

本文主要采用斩波技术来消除运放中的失调电压,其基本原理如图 3 所示.

图 3 中, V_{in} 为输入信号, V_{out} 为输出信号, 运算放大器增益是 $A(f)$, $m_1(t)$ 和 $m_2(T)$ 是对输入信号进行调制解调的方波, V_{OS} 和 V_N 分别为失调电压和噪声. 原理是将输入信号用一个占空比为 50% 的方波信号 $m_1(t)$ 调制到高频, $m_1(t)$ 的傅里叶表达式为

$$m_1(t) = 2 \sum_{n=1}^{\infty} \frac{\sin \frac{n\pi}{2}}{\frac{n\pi}{2}} \cos \omega_{chop} n t \quad (9)$$

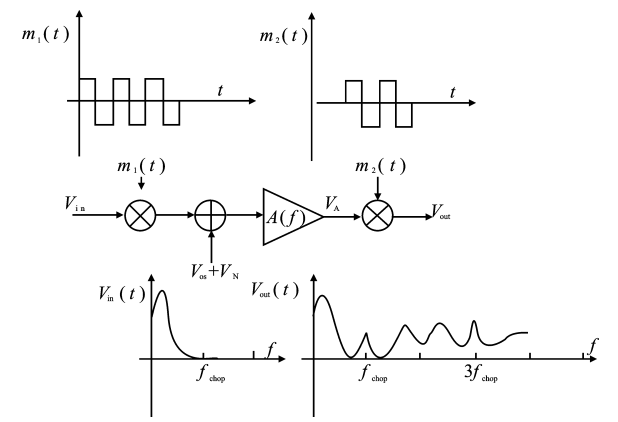


图3 斩波调制的原理

式中, n 为奇数 ω_{chop} 是斩波的角频率. 输入信号 V_{in} 被调制到斩波频率的奇次谐波频率上. 然后与失调电压和噪声叠加, 作为运算放大器的输入信号进行放大. 运算放大器的输出信号再经过方波信号 $m_2(t)$ 的解调, 最终信号被解调到斩波信号的偶次谐波频率处, 而运放的失调电压和噪声只被调制一次, 在 $m_2(t)$ 的奇次谐波分量上. 使用适合的低通滤波器, 可以滤除高频处的失调电压和噪声信号而保留原始信号 V_{in} . V_{in} 经调制解调后的傅里叶表达式为

$$V_d(t) = AV_{\text{in}}(t) \sum_{n=1}^{\infty} \frac{\Delta \sin \frac{n\pi}{2}}{n\pi} \cos(\omega_{\text{chop}} n t) * \sum_{l=1}^{\infty} \frac{\Delta \sin \frac{l\pi}{2}}{l\pi} \cos(\omega_{\text{chop}} l t) \quad (10)$$

式中, n, l 为奇数. 再经过截止频率为 $f_{\text{chop}}/2$ 的低通滤波器后, $V_d(t)$ 只剩下其直流分量 $V'_d = 8/\pi^2 \cdot A \cdot V_{\text{in}}$.

由失调电压 V_{OS} 和低频噪声 V_{N} 在输出端产生的噪声频谱为

$$S_{\text{Nout}} = \sum_{n=-\infty}^{\infty} \left| \frac{4}{(2n+1)\pi} \sin \frac{(2n+1)\pi}{2} \right|^2 * |A|^2 * S_{\text{Nin}}(f - \frac{2n+1}{T}) \quad (11)$$

式中, $S_{\text{Nin}}(f)$ 为运算放大器等效输入频谱, 其表达式为

$$S_{\text{Nin}}(f) = S_{\text{NO}}(1 + \frac{f_k}{f}) \quad (12)$$

式中, S_{NO} 为白噪声的 PSD(功率谱密度), f_k 为中心频率. S_{Nout} 只在奇次谐波分量上, 经过低频滤波器后将被滤除.

本文实现的带隙基准如图 4 所示, 该带隙基准源由核心电路和 buffer 两部分构成. 核心电路与传

统带隙基准架构类似, buffer 是把参考电压转换可以选电压. 其中的两个运算放大器 amp1 和 amp2 都是由斩波放大器构成以消除差分输入对的噪声和不匹配导致的失调电压. 由解调运放失调电压所产生的残余失调电压可以通过在环路里插入开关电容凹口滤波器进行消除. 考虑到运算放大器 amp2 输出端在由 f_{CH} 的一个周期内正向失调电流是等于 f_{CH} 一个周期内负向的失调电流, 所以当选择采样频率 f_s 为斩波频率一半时这个失调电流会在 f_s 一个周期内被电容 C_s 同步积分抵消, 如图 5 所示. 两个积分电容的不匹配会导致输出有直流电压的偏移, 但由于运算放大器 amp2 的环路增益非常大, 这个偏移量对于最终参考电压的影响非常小.

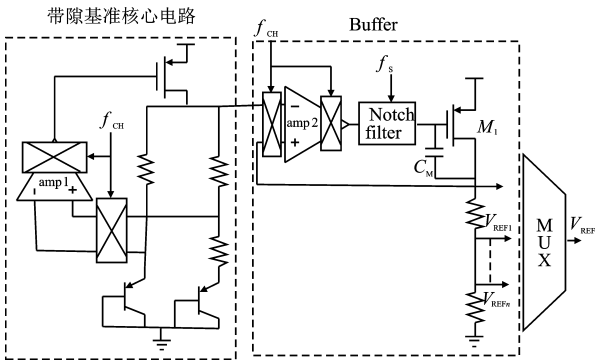


图4 带斩波技术的带隙基准

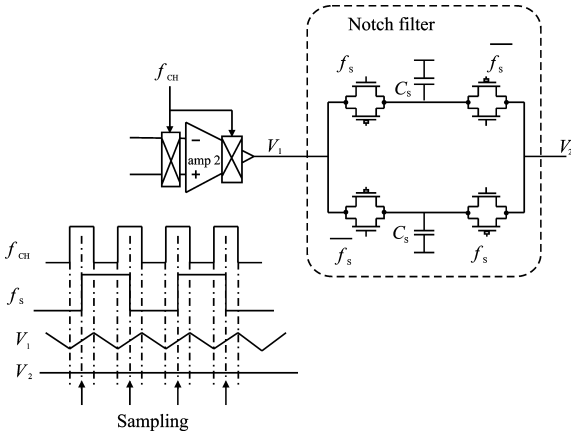


图5 notch filter 的结构

4 仿真结果和比较

基于 TSMC40 CMOS 工艺, 使用 Cadence Spectre 工具对电路进行仿真, 电源电压为 2.5/1.1 V. 基准电压在 $-20 \sim 25^{\circ}\text{C}$ 下温度系数为 $14 \times 10^{-6}/^{\circ}\text{C}$. 如图 6 所示.

为验证斩波技术对器件尺寸不匹配导致的失调电压的抑制作用, 对基准电压源进行 Monte Carlo 仿

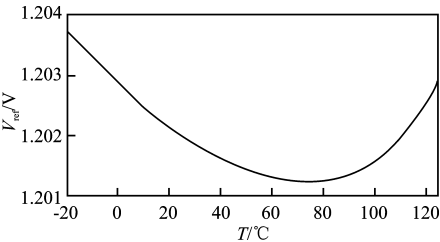
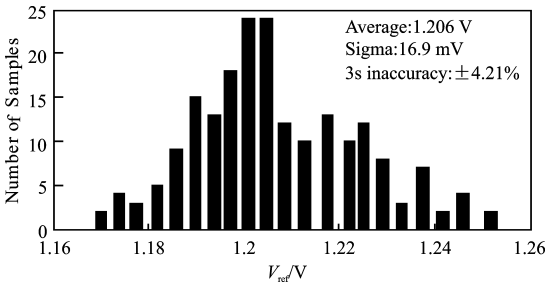
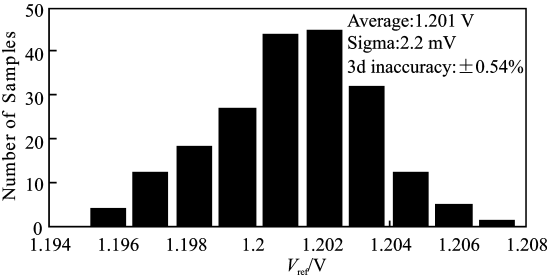


图6 带隙基准的温度特性

真, Monte Carlo 仿真是一种基于器件参数变化分析,使用抽样概率来估算实际工艺偏差的仿真方法. 它仿真的工艺偏差一般比工艺角的范围大,因此 Monte Carlo 仿真得到的工艺变化概率可以作为电路的良品率. 图 7 中,模拟次数为 200 次,未使用斩波技术时基准电压平均值(Average)为1.206 V,标准差(sigma)为 16.9 mV,3 σ 误差(3 σ inaccuracy)为 $\pm 4.21\%$;在使用斩波技术后基准电压平均值为 1.201 V,标准差为 2.2 mV,3 σ 误差为 $\pm 0.54\%$. 比较情况见表 1.



(a)未使用斩波技术



(b)使用斩波技术

图7 未使用斩波技术与使用斩波技术
表1 本设计和其他设计比较

	文献[4]	文献[5]	文献[6]	本文
工艺	65 nm	0.16 μm	0.5 μm	40 nm
工作电压/V	2.5	1.8	3	2.5
输出电压/V	1.2	1.08	1.3	1.2
误差(% , 3 σ)	无斩波	$\pm 12.6\%$	$\pm 1.6\%$	无
	有斩波	$\pm 1.0\%$	$\pm 0.75\%$	$\pm 1.77\%$
温度系数/ ($\times 10^{-6}/^\circ\text{C}$)	23.6	5—12	43	14
功耗/ μW	43.5	99	无	81.5

5 结束语

本文基于 TSMC 40nm 工艺设计了一种高精度低温漂的带隙基准电路. 斩波技术的使用使得参考电压的精度提高近 8 倍,在滤除输出电压纹波时未使用大电容的低通滤波器使得电路更易集成化. 本电路可以应用在高精度数模/模数转换电路或高精度的传感器电路中.

参考文献:

[1] Perry R T, Lewis S H, Brokaw A P, et al. A 1.4V supply CMOS fractional bandgap reference[J]. IEEE Journal Solid-State Circuits, 2007, 42 (10): 2180-2186,.

[2] Brito J P M, Klimach H, Bampi S. A design methodology for matching improvement in bandgap references [C]// Quality Electronic Design, 2007. ISQED 07. 8th International Symposium on. San Jose, CA,2007: 586-594.

[3] Enz C C, Temes G C,. Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization[J]. In Proceedings of the IEEE, 1996,84(11):1584-1614.

[4] Ling Du, Ning Ning, Wu Kejun, et al. A process variation insensitive bandgap reference with self-calibration technique[C]//ASIC (ASICON), 2013 IEEE 10th International Conference on. Shenzhen: IEEE, 2013: 1-4.

[5] Guang Ge, Cheng Zhang, Gian Hoogzaad, et al. A single-trim CMOSbandgap reference with a 3 σ inaccuracy of 0.15% from -40°C to 125°C[J]. IEEE Journal Solid-State Circuits, 2011,46(11):2693-2701.

[6] Vasilica A G, Pristavu G, Pasoi C, et al. Offset cancellation in bandgap references with CMOS operational amplifiers [C]//Semiconductor Conference (CAS), 2011 International. Sinaia: IEEE, 2011: 421-424.

作者简介:

刘家楠 男,(1989-),硕士研究生. 研究方向为模拟集成电路设计. E-mail:ljn0606@mail. uste. edu. cn.

黄 鲁 男,(1961-),副教授,硕士生导师. 研究方向为混合信号 IC 芯片设计.