

基于改进开关型 OTA 的低压低功耗 $\Sigma\Delta$ 调制器

陈 峥 涛^{1,2}, 张 钊 锋¹, 梅 年 松¹, 林 莉³

(1 中国科学院 上海高等研究院, 上海 201203; 2 中国科学院大学, 北京 100049;

3 中国科学院 红外成像材料与器件重点实验室, 上海 200083)

摘 要: 设计了一种应用于音频的 5 阶离散时间单环单比特量化 $\Sigma\Delta$ 调制器. 提出一种改进的开关型 AB 类运算跨导放大器(OTA)电路, 实现了低电压下积分器的低功耗和高转换速率. OTA 仅在半时钟周期工作, 有效降低调制器功耗. 电路采用 TSMC 0.18 μm 1P4M 标准 CMOS 工艺实现, 后仿真结果表明, 无杂散动态范围(SFDR)和信号噪声失真比(SNDR)分别达 97.6 dB 和 87.3 dB, 调制器版图面积 0.4 mm^2 . 在 1 V 电源电压下, 消耗电流 260 μA , 品质因数(FoM)达到 286 fJ/c-step, 实现了低压低功耗高精度的设计目标.

关键词: $\Sigma\Delta$ 调制器; 数据转换器; 运算跨导放大器(OTA); 低功耗; 高精度

中图分类号: TN453

文献标识码: A

文章编号: 1000-7180(2017)09-0053-05

A Low-Voltage Low-Power Improved Switched-OTA-Based $\Sigma\Delta$ Modulator

CHEN Zheng-tao^{1,2}, ZHANG Zhao-feng¹, MEI Nian-song¹, LIN Li³

(1 Shanghai Advanced Research Institute, Chinese Academy of Sciences, Shanghai 201203, China;

2 University of Chinese Academy of Sciences, Beijing 100049, China; 3 Key Laboratory of Infrared Imaging Materials and Detectors, Chinese Academy of Sciences, Shanghai 200083, China)

Abstract: A 5th-order discrete-time(DT) single-loop single-bit-quantized $\Sigma\Delta$ modulator for audio application was designed. An improved Class-AB switched-OTA was proposed, which made the integrator achieve low power dissipation and high slew rate in low voltage. OTA worked at half of the clock cycle and effectively saved power of the modulator. Post simulation showed that the modulator achieved 97.6-dB SFDR and 87.3-dB SNDR. The total area was 0.4 mm^2 . At 1-V power supply, the modulator consumed 260 μA current and the FoM was 286 fJ/c-step, which achieved the low-voltage low-power high-accuracy design target.

Key words: $\Sigma\Delta$ modulator; data converter; OTA; low power; high accuracy

1 引言

$\Sigma\Delta$ 调制器利用过采样技术和噪声整形技术的优点, 可以实现高精度的 ADC 设计, 在音频编码器、传感器等领域应用广泛. 随着技术的发展, 便携式设备的应用需要芯片工作在越来越低的电压下, 这给芯片的设计带来挑战. 低电压可以显著降低数字电路的动态功耗, 但对模拟电路尤其是模数转换器来说, 低电压意味着输入信号的幅度下降, 限制电

路所能达到的信噪比和动态范围^[1-2], 因此为了得到相同的精度的 ADC, 低电压电路需要消耗更多的功耗. 如何在低电压低功耗的限制下使 $\Sigma\Delta$ 调制器达到尽量高的信噪比是设计的难点, 也是本文研究的重点.

$\Sigma\Delta$ 调制器的主要功耗来自于积分器中的 OTA. Chae 等人提出反相器代替 OTA 的方法^[3], 可以在低电压工作下有效降低系统的功耗. 但是, 反相器作 OTA 会产生大的失调电压从而限制了 $\Sigma\Delta$

调制器的精度. 采用开关放大器技术^[4]或者运放共享技术, 可使 OTA 仅在一半时钟周期内工作, 理论上使调制器的功耗下降接近一半. 但 OTA 必须具有足够快的启动速度, 这会使 OTA 的功耗增大.

本文设计了一种基于改进的开关型 OTA 结构的 $\Sigma\Delta$ 调制器, 提出的 OTA 结构可以在 1 V 电压下工作, 具有快速启动和低功耗的特点.

2 $\Sigma\Delta$ 调制器结构

提出的 $\Sigma\Delta$ 调制器如图 1 所示, 采用 5 阶单环单比特量化器结构, 带宽设定为 25 kHz, 过采样率 (OSR) 设定为 64. 前馈结构将输入信号直接送入量化器, 输出数字信号经 DAC 变换反馈到输入端, 与反馈结构相比, 调制器内部节点中没有输入信号, 因此对积分器的输入输出信号范围要求较低. 单比特量化相比于多比特量化结构, 实现相同的信噪比需要更高的阶数或更大的过采样率, 但是避免了多比特 DAC 引入的非理想因素, 简化了电路设计, 适用于音频信号等低速信号的处理.

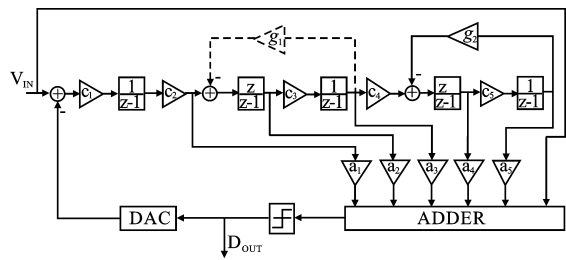


图 1 $\Sigma\Delta$ 调制器结构

局部反馈增益系数 g_1 和 g_2 对噪声传递函数 (NTF) 的零点优化, 将 NTF 的零点移动到接近于信号带宽的位置, 使系统信噪比提升^[5]. 对系数进行优化发现, 系数 g_1 的值太小, 难以通过电容比例实现, 因此将其略去, 仅保留 g_2 对零点的优化.

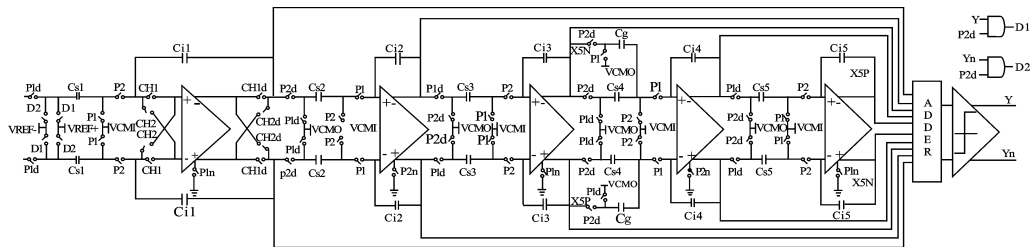


图 3 调制器的电路实现

3.1 开关型 OTA 设计

OTA 的结构如图 5 所示, 采用全差分电流镜共源共栅 (cascode) 结构. 为了减小 $1/f$ 噪声, 采用 PMOS 管作为输入管.

设计调制器的电源电压为 1 V, 为了降低系统线性度的要求, 调整系数限制每一级积分器的输出电压波动在 ± 0.4 V 以内, 调整以后各级的系数为

$$a_1 = 2.8, a_2 = 3.7, a_3 = 2.9, a_4 = 2.0, a_5 = 0.9, c_1 = 1/5, c_2 = 1/3, c_3 = 2/7, c_4 = 3/14, c_5 = 1/7, g_2 = 1/70.$$

考虑 OTA 的增益、压摆率、开关噪声、时钟抖动等非理想因素的影响, 采用 Simulink 建模仿真得到调制器系统的输出频谱如图 2 所示. 系统信号噪声失真比 (SNDR) 达到 103.6 dB, 符合设计要求, 且留有一定设计裕量.

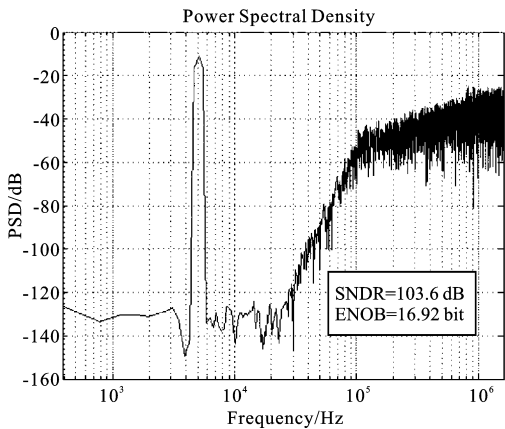


图 2 Simulink 仿真得到的调制器的输出频谱

3 电路设计

$\Sigma\Delta$ 调制器的整体电路实现如图 3 所示. 时钟相位如图 4 所示. P1d 和 P2d 分别为 P1 和 P2 的延时相位, CH1d 和 CH2d 分别为斩波相位 CH1 和 CH2 的延迟相位. 积分器的延时相位可以降低开关电容非线性影响^[6]. 单比特 DAC 可以通过控制反馈的参考电压 V_{REF-} 和 V_{REF+} 实现, 结构简单且不会产生多比特 DAC 带来的非理想效应.

MOS 管 M3、M4、M10、M11 采用交叉耦合接法, 实现 AB 类放大器结构, 输出电流不再受限于直流工作点电流, 可以有效提升大信号输出电压的转换速率. 为了保证 OTA 的线性度和转换速率, 需要

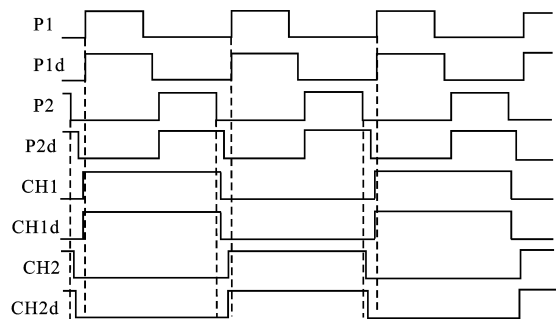


图 4 调制器的工作时序

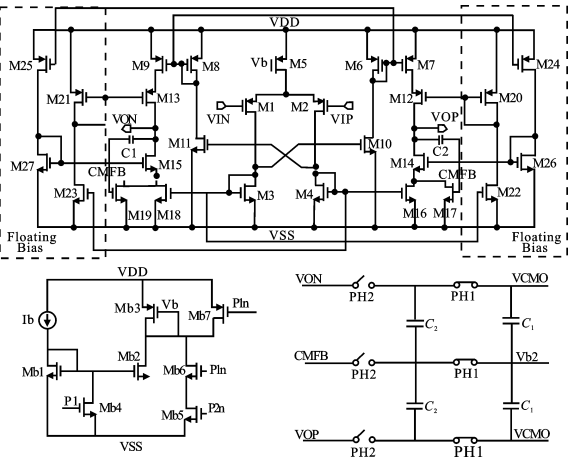


图 5 开关型 OTA 结构

所有的晶体管工作在饱和区. 以右半边电路为例, 当输入 V_{in} 远大于 V_{ip} 时, M_5 管尾电流源的电流全部流入 M_3 管, 经过 M_{10} 管和 M_6 管的镜像作用到 M_7 管中, 此时 M_{16} 并没有电流流过, 因此 M_7 管电流全部流向输出端 VOP , 使电路快速建立. M_{12} 管的栅极电压 V_{G12} 满足

$$V_{G12} < V_{DD} - |V_{DSAT7,max}| - |V_{GS12,max}| \quad (1)$$

$V_{DSAT7,max}$ 和 $V_{GS12,max}$ 分别为电流最大时 M_7 管的源漏饱和电压和 M_{12} 管的栅源电压. 输出端 VOP 满足

$$V_{OP} < V_{G12} + V_{TH12} \quad (2)$$

V_{TH12} 是 M_{12} 管的阈值电压.

$$V_{DSAT12,max} \approx |V_{GS12,max}| - V_{TH12} \quad (3)$$

$V_{DSAT12,max}$ 为电流最大时 M_{12} 管的源漏饱和电压. 联立以上各式得到

$$V_{OP} < V_{DD} - |V_{DSAT7,max}| - |V_{DSAT12,max}| \quad (4)$$

同理可得, 输出端 VOP 满足

$$V_{OP} > V_{DSAT14,max} + V_{DSAT12,max} \quad (5)$$

工作在饱和区的晶体管, 饱和管压降 (V_{DSAT}) 与流过 MOS 管的源漏电流关系满足

$$V_{DSAT} \approx V_{GS} - V_{TH} = \sqrt{\frac{2I_{DS}}{K'(W/L)}} \quad (6)$$

式中, K' 为比例系数, W/L 为 MOS 管的宽长比, I_{DS} 为源漏电流. 因此, OTA 为了满足高转换速率的要求, 流过共源共栅结构的大电流会限制 OTA 的输出摆幅.

本文采用如图 5 所示的浮动偏置设计. M_{22} 和 M_{20} 管为 M_{12} 管提供偏置. 在小信号工作时, 所有 MOS 管的工作电压均在直流工作点附近. 此时 M_{12} 的管的栅极静态工作电压 $V_{G12,Q}$ 满足

$$V_{G12,Q} < V_{DD} - |V_{DSAT7,Q}| - |V_{GS12,Q}| \quad (7)$$

式中, $V_{DSAT7,Q}$ 为 M_7 管在直流工作点处的源漏饱和电压, $V_{GS12,Q}$ 为 M_{12} 管在直流工作点处的栅源电压. 为了满足大信号时的工作要求, M_{22} 管的电流由 M_3 管电流镜提供. 当 M_{12} 管流过大电流时, M_{22} 管同样流过大电流, 使 M_{12} 管的栅压 V_{G12} 降低, 满足所有管子工作在饱和区的要求. 因此, 放大器可以在大电流情况下降低输出摆幅以达到转换速率要求, 而在小信号情况下保持较大的输出摆幅, 自适应地对偏置电压和输出摆幅进行调节.

OTA 的开启和关闭通过控制尾电流源偏置 V_b 实现. 如图 5 所示, 在积分器采样相位时, 通过开关 M_{b4} 和 M_{b7} 的共同作用将 V_b 上拉到 V_{DD} , 因此没有电流流过 OTA. 但是, 当需要将 OTA 重新开启时, 需要消耗大量的时间将 V_b 偏置到正常的位置. 为了解决这个问题, 增加了串联的辅助启动开关 M_{b5} 和 M_{b6} , 在 P_1 和 P_2 时钟相位间隔内, 将开关打开, 使 V_b 的电荷快速泄漏到地, 加快放大器的启动. 辅助启动开关的仿真结果如图 6 所示. 上半部的虚线和实现分别代表 P_1 和 P_2 时钟相位. 下半部的虚线为无辅助启动开关时, 偏置电压 V_b 的变化曲线; 实线代表加入辅助启动开关后, 偏置电压 V_b 的变化曲线. 可以看出, 加入辅助启动开关后, 在两个时钟相位的间隔, V_b 被快速放电, 在下一个时钟相位到来时快速达到稳定, 辅助启动开关使 V_b 的建立速度明显加快.

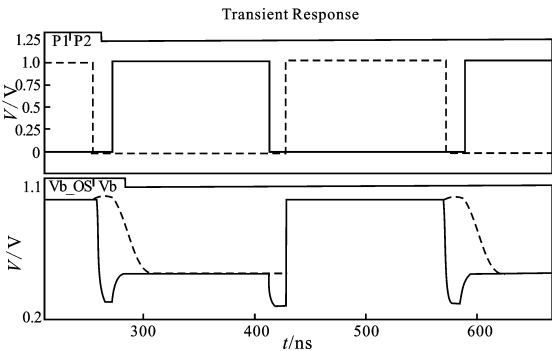


图 6 辅助启动开关的仿真

表 1 调制器性能比较

文献	电源电压/V	信号带宽/kHz	峰值 SNDR/dB	功耗/ μ W	FoM/(fJ $\cdot$ (C-step) $^{-1}$)	工艺/nm
文献[3]	0.7	20	81	36	98.1	180
文献[9]	0.9	20	73.1	60	406.3	130
文献[10]	0.7	25	95	870	378.5	180
文献[11]	1	20	84	660	1 274	180
本文	1	25	87.3	260	286	180

$$FoM = \frac{P}{2^{\frac{SNDR-1.78}{6.02}} \times 2 \times BW} \tag{8}$$

式中, P 为系统功耗, BW 为调制器带宽. 和其他参考文献相比,本文设计的调制器功耗和性能良好,满足低功耗、高性能的音频编码器应用要求.

5 结束语

本文提出了一种低电压低功耗结构的 $\Sigma\Delta$ 调制器设计. 利用改进的开关型 OTA 设计,有效降低了系统的功耗. 电路采用 TSMC 0.18 μ m 1P4M 标准 CMOS 工艺设计,后仿真结果表明,1 V 电源电压下,调制器达到峰值 SNDR 和 SFDR 分别为 87.3 dB 和 97.6 dB,总功耗为 260 μ W,达到低压低功耗高精度的设计目标.

致谢 感谢红外成像材料与器件重点实验室开放基金对本课题资助.

参考文献:

[1] Kim M G, Ahn G C, Hanumolu P K, et al. A 0.9 V 92 dB double-sampled switched-RC delta-sigma audio ADC[J]. IEEE Journal of Solid-State Circuits, 2008, 43(5): 1195-1206.

[2] Yang Z, Yao L, Lian Y. A 0.5-V 35-W 85-dB DR double-sampled modulator for audio applications[J]. IEEE Journal of Solid-State Circuits, 2012, 47(3): 722-735.

[3] Chae Y, Han G. Low voltage, low power, inverter-based switched-capacitor delta-sigma modulator[J]. IEEE Journal of Solid-State Circuits, 2009, 44(2): 458-472.

[4] Peluso V, Vancorenland P, Marques A M, et al. A 900-mV low-power $\Delta\Sigma$ A/D converter with 77-dB dynamic range[J]. IEEE Journal of Solid-State Circuits, 1998, 33(12): 1887-1897.

[5] Schreier R, Temes G C. Understanding delta-sigma data converters[M]. Piscataway, NJ: IEEE press, 2005.

[6] 拉扎维, 贵灿, 瑞智, 等. 模拟 CMOS 集成电路设计: Design of analog CMOS integrated circuits[M]. 西安: 西安交通大学出版社, 2003.

[7] Jinchun Z, Menglian Z, Xiaobo W, et al. A 0.9-V switched-opamp-based delta-sigma ADC with dual cycle shift DWA[J]. Journal of Semiconductors, 2013, 34(6): 065004.

[8] Dessouky M, Kaiser A. Very low-voltage digital-audio $\Delta\Sigma$ modulator with 88-dB dynamic range using local switch bootstrapping[J]. IEEE Journal of Solid-State Circuits, 2001, 36(3): 349-355.

[9] Roh J, Byun S, Choi Y, et al. A 0.9-V 60- μ W 1-bit fourth-order delta-sigma modulator with 83-dB dynamic range[J]. IEEE Journal of Solid-State Circuits, 2008, 43(2): 361-370.

[10] Park H, Nam K Y, Su D K, et al. A 0.7-V 870- μ W digital-audio CMOS sigma-delta modulator[J]. IEEE Journal of Solid-State Circuits, 2009, 44(4): 1078-1088.

[11] Kuo C H, Shi D Y, Chang K S. A low-voltage fourth-order cascade delta-sigma modulator in 0.18-CMOS [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2010, 57(9): 2450-2461.

作者简介:

陈峥涛 男,(1992-),硕士研究生. 研究方向为高性能放大器和模数转换器设计.

张钊锋(通讯作者) 男,(1972-),博士生导师. 研究方向为物联网核心芯片、柔性快速开发平台、车联网关键技术. E-mail:zhangzf@sari.ac.cn.

梅年松 男,(1978-),博士,副研究员. 研究方向为物联网核心芯片、CMOS 植入式生物传感器.

林莉 女,(1983-),硕士,助理研究员. 研究方向为红外焦平面读出电路.