

一种低电压低功耗射频接收前端电路的设计

杨 璐,王云阵,林福江

(中国科学技术大学 电子科学与技术系, 安徽 合肥 230027)

摘 要:介绍了一种工作在 900 MHz ISM 频段的低电压低功耗射频接收前端,包括一个自偏置反相器结构的低噪声放大器和一个开关跨导型混频器.低噪声放大器利用电流复用技术以有限的电流实现较高的增益.混频器采用开关跨导技术、电流复用技术以及动态阈值电压技术以实现低电压低功耗.该射频接收前端在 180 nm CMOS 工艺下流片并测试,测试结果显示,该射频接收前端在 840~960 MHz 频段内 $S_{11} < -10$ dB,实现了 22.5 dB 转换增益及 8.5 dB 单边带噪声系数,输入三阶交调点为 -10.1 dBm,在 0.8 V 电源电压下消耗 2 mW 功耗.

关键词:射频接收前端;低电压;低功耗;动态阈值电压;开关跨导型混频器

中图分类号: TN919.81

文献标识码: A

文章编号: 1000-7180(2017)12-0055-04

A Low Voltage Low Power RF Receiver Front-End

YANG Lu, WANG Yun-zhen, LIN Fu-jiang

(Department of Electronic Science and Technology, University of Science
and Technology of China, Hefei 230027, China)

Abstract: A low voltage low power RF receiver front-end at 900 MHz ISM band is described. It includes a self-biased inverter low noise amplifier (LNA) and a switched transconductance (switched- g_m) mixer. The current-reuse technique is employed to achieve a high gain with restricted current consumption in the design of LNA. The mixer adopts switched- g_m , current-reuse and dynamic threshold voltage techniques for low voltage low power applications. The RF receiver front-end was fabricated and measured in 180nm CMOS process. The measurement results show the RF receiver front-end achieves a conversion gain of 22.5 dB with $S_{11} < -10$ dB in the 840~960 MHz band, a single side band noise figure of 8.5 dB, and an input referenced third intercept point of -10.1 dBm with only 2 mW power consumption from 0.8 V supply.

Key words: RF receiver front-end; low voltage; low power; dynamic threshold voltage; switched- g_m mixer

1 引言

物联网被称作信息产业发展的第三次浪潮,其在可穿戴设备、智能家居、手持终端等方面的应用已融入我们的生活,未来必将产生更大的影响.这对芯片设计提出了低电压低功耗的应用需求以延长设备电池的使用时间.

射频接收前端包括低噪声放大器(LNA)与混频器(Mixer).目前低功耗射频接收前端设计的常见方式是将 LNA 与 Mixer 堆叠^[1],通过电流复用的方法节省功耗,但这种结构存在电压裕度不足影

响线性度的问题.另一种常见方式是将 MOS 管偏置在亚阈值区以获得较高的 g_m/I_d ^[2],从而实现低功耗,但工作在亚阈值区的 MOS 管噪声性能较差.此外,采用无源接收前端^[3]也可以实现低功耗高线性度的性能,其缺点是这种射频接收前端提供负的转换增益,对后级电路的噪声抑制能力不足.

此外,降低电源电压是有效降低功耗的另一种方法,同时也是工艺不断进步的需要.但在保持阈值电压不变的情况下仅仅降低电源电压会影响电路的速度,因此电源电压的降低应该与阈值电压的降低同步.

针对上面的问题,本文设计了一种低电压低功耗射频接收前端,包括自偏置反相器结构的低噪声放大器、在不牺牲性能的前提下实现低电压低功耗。

2 电路模块设计

2.1 低电压低噪声放大器的设计

本设计中的低噪声放大器(LNA)采用自偏置反相器结构,具体电路结构如图1所示。放大管NMOS与PMOS堆叠复用偏置电流,共同提供有效跨导并互为有源负载,以较小的直流电流实现较高的增益。PMOS通过反馈电阻 R_F 实现自偏置,引入电容 C 实现与NMOS的偏置独立,有利于降低电源电压。同时对NMOS与PMOS提供衬底偏置电压 V_N 、 V_P ,利用衬偏效应降低MOS管的阈值电压,从而实现低电压工作。

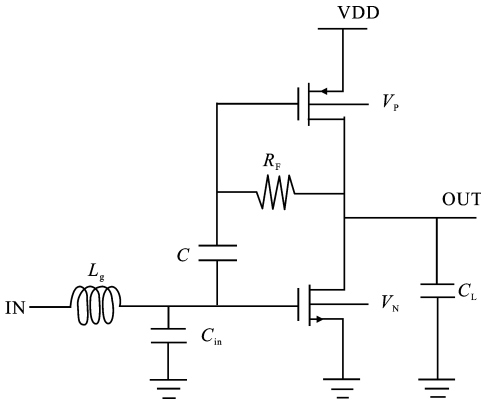


图1 低噪声放大器原理图

自偏置反相器结构的LNA具有宽带增益特性,其输入端采用电感 L_g 、电容 C_{in} 匹配网络,在900 MHz工作频段内与输入阻抗的虚部谐振抵消从而实现输入匹配。本设计LNA的电压增益可以表示为

$$A_v = -\frac{g_{m,T}R_F - j\omega C_{gd,T}R_F + 1}{R_F + (j\omega C_{gd,T}R_F - 1)Z_{out}}Z_{out} \quad (1)$$

式中,

$$Z_{out} = \frac{1}{g_{ds,T} + j\omega(C_{gs,T} + C_{L})} \quad (2)$$

$$g_{m,T} = g_{m,P} + g_{m,N} \quad (3)$$

$$g_{ds,T} = g_{ds,P} + g_{ds,N} \quad (4)$$

$$C_{gs,T} = C_{gs,P} + C_{gs,N} \quad (5)$$

$$C_{gd,T} = C_{gd,P} + C_{gd,N} \quad (6)$$

这里 $g_{m,P}$ 、 $g_{m,N}$ 分别为PMOS与NMOS的跨导, $g_{ds,P}$ 、 $g_{ds,N}$ 分别表征PMOS与NMOS的沟道长度调制效应, $C_{gs,P}$ 、 $C_{gs,N}$ 、 $C_{gd,P}$ 、 $C_{gd,N}$ 分别为PMOS与NMOS的栅源间电容及栅漏间电容, C_L 为LNA的负载电容,主要为后级混频器的输入电容。

该设计LNA的噪声源主要为NMOS、PMOS及反馈电阻 R_F 。 R_F 的阻值越高,其噪声贡献越小,这里 R_F 取值约为40 k Ω ,因此其噪声贡献基本可以忽略。NMOS与PMOS的噪声优化需要与功耗进行折中。

2.2 开关跨导型混频器的设计

传统的有源混频器,如吉尔伯特单元,包括跨导级、开关级以及负载级,通常将这三级堆叠连接。这种连接方式中各级均需要消耗一定的电压裕度,不利于低电压工作。因此,Vidojkovic等提出一种折叠型混频器^[4],将原本堆叠连接的跨导级与开关级折叠成两级处理,但这种结构需要增加额外的偏置电流源,引入额外的噪声,在低功耗设计中没有吸引力。另一种低电压结构开关跨导型混频器^[5]也被提出,由开关级控制跨导管的导通截止,从而实现频率搬移。为进一步降低电压,在此基础上采用动态阈值电压技术对其进行改进^[6],从而减小了功耗。

图2为本文设计的单平衡开关跨导型混频器电路结构图。两路差分本振信号LO+、LO-分别通过反相器使结点1与2的电位以本振频率在VDD与GND之间切换,控制跨导管N1、N2、P1、P2的导通与否。当LO+为低电平,LO-为高电平,则跨导管N1、P1导通,共同贡献跨导将射频输入电压信号转换成电流信号。反之则跨导管N2、P2导通。电流信号经过负载电阻 R_L 转换成中频差分输出电压IF+、IF-,并通过负载 $R_L C_L$ 网络实现初步的滤波。电容 C_1 、 C_2 将NMOS与PMOS的偏置 V_{BN} 、 V_{BP} 隔离,便于灵活调整其偏置状态。

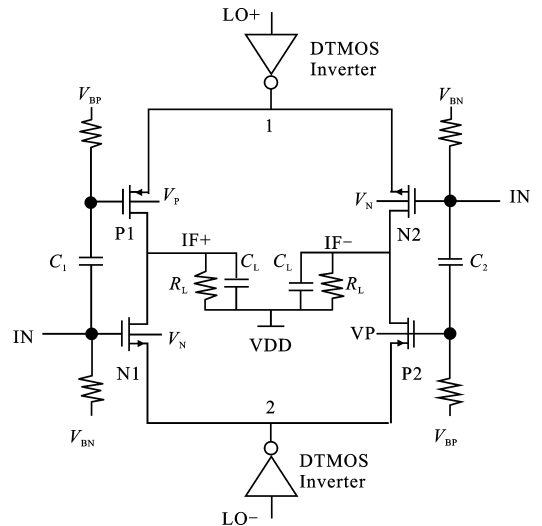


图2 开关跨导型混频器原理图

该开关跨导型混频器的VDD与GND之间只

有两个跨导管堆叠,与传统有源混频器相比,减少了堆叠器件数目,因此能够在低电压下工作.此外,跨导管的衬底通过 V_P 、 V_N 进行偏置,利用衬偏效应降低阈值电压,从而进一步降低电源电压.从功耗的角度看,该混频器功耗主要为跨导级静态功耗与反相器开关的动态功耗两部分.跨导级功耗与所需跨导以及偏置状态相关,反相器功耗可以表示为

$$P = 2f_{LO} \times C_L \times VDD^2 \quad (7)$$

式中, f_{LO} 为本振信号频率, C_L 为反相器负载电容,由式(7)可知,反相器功耗与 VDD^2 及负载电容 C_L 成正相关.因此低功耗设计中,在降低 VDD 的同时,需要慎重选择跨导管尺寸,就所需的跨导及其寄生电容对反相器功耗的影响进行权衡.下一部分对反相器功耗问题进行具体阐述.

该开关跨导型混频器的转换增益为

$$CG = G_m(t) \times R_L \quad (8)$$

式中, $G_m(t)$ 是等效跨导的时间函数.这里跨导级 NMOS 与 PMOS 堆叠复用直流电流共同提供有效跨导,实现跨导扩展,以有限的电流消耗实现更高的转换增益.由于开关级反相器存在一定的时间常数 τ ,这使得结点 1、2 的电压切换存在上升、下降时间.从获得高转换增益的目的出发,这需要开关级反相器的时间常数尽量小,开关切换足够快,从而得到更高的有效跨导.下一节具体讲述如何提高反相器的切换速度.

2.3 利用动态阈值电压技术的反相器设计

应用于本文设计的开关跨导型混频器中的开关反相器同样需要低电压工作,这需要 MOS 管在导通阶段有较小的阈值电压.这里采用为适应低电压工作而提出的动态阈值电压(DTMOS)^[7]技术,其原理是利用衬偏效应,动态调整 MOS 管的阈值电压. MOS 管的阈值电压 V_{TH} 可以表示为

$$V_{TH} = V_{TH0} + \gamma(\sqrt{|2\Phi_F + V_{SB}|} - \sqrt{|2\Phi_F|}) \quad (9)$$

式中, V_{TH0} 是 $V_{SB} = 0$ 时对应的 V_{TH} , γ 是衬偏效应系数, Φ_F 是表面势, V_{SB} 是源体电势差.如图 3(a) 所示,DTMOS 的栅端连接到体端,当 $V_{GS} = V_{BS}$ 为一个合适的值,根据式(9), V_{TH} 会小于标准 CMOS 阈值电压,因而可以低电压工作.同时这种降低 V_{TH} 的方法不以增大漏电流为代价,当 $V_{GS} = V_{BS} = 0$, MOS 管截止时,DTMOS 与标准 CMOS 有相同的 V_{TH} ,故有相同的漏电流.

在 DTMOS 中,耗尽电荷量减少,沟道中的有效场变弱,载流子迁移率更高.因此与传统 MOS 管

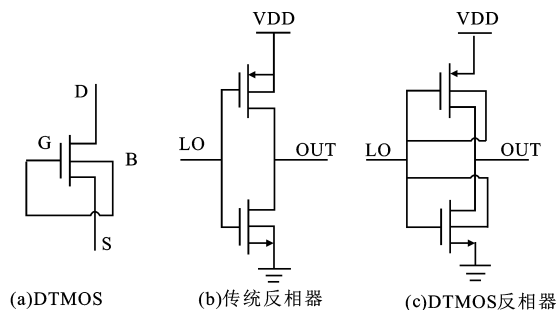


图 3 DTMOS、传统反相器、DTMOS 反相器

相比,尽管 DTMOS 的栅端寄生电容增大,但其电流驱动能力更强,有更快的开关切换速度.

基于上述 DTMOS 的优点,本文提出利用动态阈值电压技术的反相器设计,如图 3(c) 所示.该反相器中 NMOS 与 PMOS 均采用 DTMOS 的连接方式,作为混频器的开关级.两种反相器在相同尺寸及负载情况下的输出对比如图 4 所示,与传统反相器图 3(b) 相比,很明显,利用 DTMOS 的反相器切换速度更快,输出幅度更高,这有利于提高跨导级的有效跨导,增大转换增益,且利用 DTMOS 的反相器能以更小的 MOS 管尺寸提供需要的跨导开关信号,有效降低了功耗.

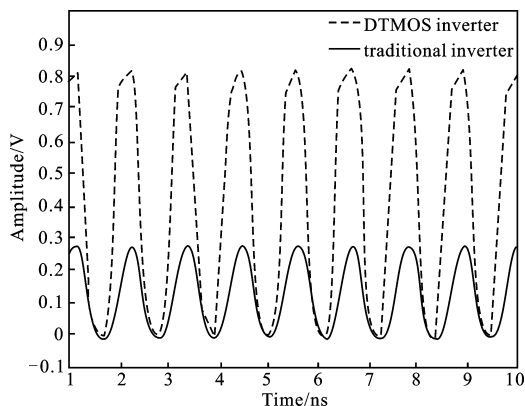


图 4 DTMOS 反相器与传统反相器输出能力比较

3 版图设计与测试结果

本文提出的低电压低功耗射频接收前端电路在 180 nm CMOS 工艺上设计实现,芯片核心面积为 $600 \mu\text{m} \times 350 \mu\text{m}$.

测试结果显示,本设计的射频接收前端在 840 ~ 960 MHz 频段实现了输入匹配,如图 5 所示, $S_{11} < -10 \text{ dBm}$. 将测试使用的输入输出同轴线及接口折算 2 dB 损耗,则测得频带内电压转换增益为 22 ~ 22.5 dB,在 1 MHz 中频处单边带噪声系数为 8.5 ~ 9.6 dB.

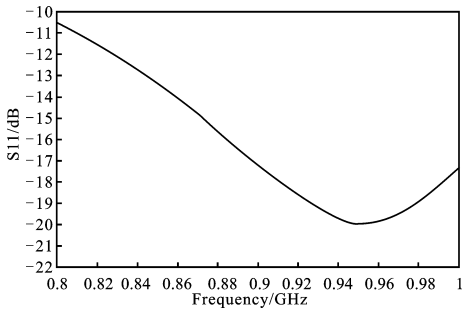


图 5 S11 测试结果

采用双音测试法测试射频接收前端的输入三阶交调点(IIP3),用 900.9 MHz 和 901.1 MHz 处的等幅度双音信号作为激励源,本振信号频率为 900 MHz,图 6 给出了射频接收前端的基频与三阶交调输出功率曲线,从图中可以看出该射频接收前端的 IIP3 为-10.1 dBm.电路在 0.8 V 的电源电压下工作,消耗 2 mW 功耗.表 1 给出了本设计与近年来其他文献的参数对比,可见本设计达到了低电压低功耗的设计目标,并实现了较好的噪声性能.

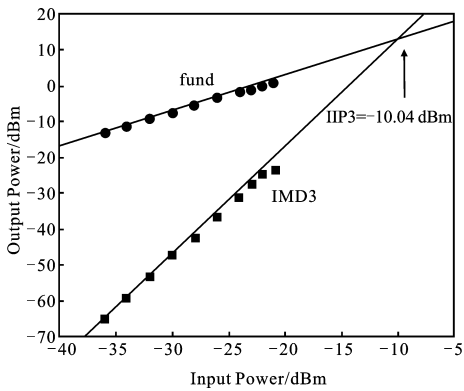


图 6 IIP3 测试结果

表 1 低功耗射频接收前端电路性能比较

参数	文献[8]	文献[9]	本文
工艺/nm	90	180	180
频率/GHz	2.4	5	0.84~0.96
增益/dB	33	27	22.5
噪声系数/dB	16@1MHz	19@10MHz	8.5@1MHz
IIP3/dBm	-10.5	-5	-10.1
电源电压/V	0.6	1	0.8
功耗/mW	4	1	2

4 结束语

本文介绍了一个在 180 nm CMOS 工艺下设计实现的 900 MHz ISM 频段的射频接收前端电路,分析了低电压低功耗射频接收前端电路的结构选

择,并具体阐述了设计所采用的开关跨导技术与动态阈值电压技术.测试结果表明该射频接收前端电路在保持较好的转换增益、噪声系数及线性度性能的前提下,能够在 0.8 V 电源电压下工作,功耗消耗 2 mW,实现了低电压低功耗的设计目标.由于该电路结构对寄生电容比较敏感,若在更先进的工艺下设计实现,其低电压低功耗的优势会更加突出.

致谢:

感谢中国科学技术大学信息科学实验中心和微纳研究与制造中心对本项目的软硬件技术支持.

参考文献:

[1] Sun J, Huang L, Liu H, et al. A 0.18 μm mixer merged with LNA exploiting noise cancellation [C] //Radio-Frequency Integration Technology (RFIT), 2011 IEEE International Symposium on. IEEE, 2011: 25-28.

[2] Meng Z, Zhiquan L, Zengqi W, et al. Design of ultralow power receiver front-ends for 2.4 GHz wireless sensor network applications[J]. Journal of Semiconductors, 2014, 35(1): 104-111.

[3] Masuch J, Delgado-Restituto M. A 1.1-mW-RX -81.4-dBm Sensitivity CMOS Transceiver for Bluetooth Low Energy [J]. IEEE Transactions on Microwave Theory and Techniques, 2013, 61(4): 1660-1673.

[4] Vidojkovic V, Van Der Tang J, Leeuwenburgh A, et al. A low-voltage folded-switching mixer in 0.18- μm CMOS [J]. IEEE Journal of Solid-State Circuits, 2005, 40(6): 1259-1264.

[5] Klumperink E A M, Louwsma S M, Wienk G J M, et al. A CMOS switched transconductor mixer[J]. IEEE Journal of Solid-State Circuits, 2004, 39 (8): 1231-1240.

[6] Shirazi A H M, Mirabbasi S. An ultra-low-voltage ultra-low-power CMOS active mixer[J]. Analog Integrated Circuits and Signal Processing, 2013, 77(3): 513-528.

[7] Assaderaghi F, Sinitsky D, Parke S, et al. A dynamic threshold voltage MOSFET (DTMOS) for ultra-low voltage operation [C]//Electron Devices Meeting, 1994. Technical Digest, International. IEEE, 1994: 809-812.

[8] Balankutty A, Yu S A, Feng Y, et al. A 0.6-V zero-IF/low-IF receiver with integrated fractional-N synthesizer for 2.4-GHz ISM-band applications[J]. IEEE Journal of Solid-State Circuits, 2010, 45(3): 538-553.

使用量. 由综合报告得知电路的最大逻辑延时为 16.2 ns, 将系统时钟设置为 50 MHz, 因此图像处理的速度可达到 24 f/s. 逻辑资源的使用量如表 2 所示. 可见, 采用流水线行缓存的方法可以极大的减少逻辑资源的使用数量.

表 2 电路逻辑资源使用量

Slice 资源	可用数量	使用数量	使用率/%
Logic elements	55 856	3 746	7
Dedicated logic elements	55 856	3 350	6
Memory bits	2 396 160	172 356	7

5.2 测试与实验

为了验证该传感器以及相应电路的功能, 本文构建了纹理库, 并在此基础上进行了实验. 实验对象包括指纹、皮革、皮肤、五种纺织品、泡沫和三种不通颗粒度的砂纸, 部分如图 7 所示. 实验变量分为纹理的放置方向与图像的拍摄亮度. 通过随意摆放纹理的朝向并调节照明装置的亮度进行多次试验, 识别的成功率达到 95%. 由图片可知, 某些软的材料按压在同样软的硅胶上, 纹理不够明显, 因此会影响分类的准确性, 这也是我们后续工作需要改进的地方, 但是对于纹理信息差异较大的材料, 该传感器可以准确地分辨出来.

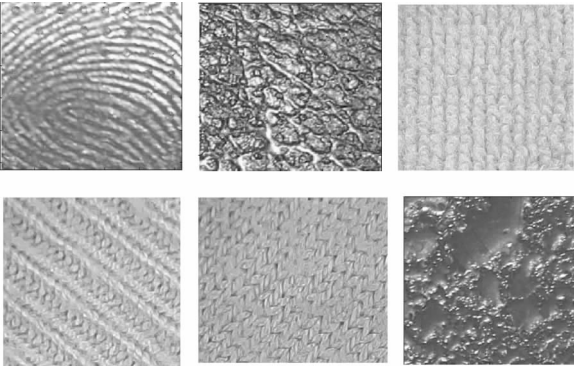


图 7 实验对象

(从上到下, 从左到右依次为指纹、皮革、三种针织物、泡沫)

6 结束语

本文介绍了一种基于视觉的能够进行纹理识别

的触觉传感器, 该传感器由弹性体、照明电路以及摄像头三部分组成. 同时设计了基于 LBP 的纹理识别算法, 该算法具有旋转不变性, 并且能有效规避亮度变化带来的影响. 在此基础上又设计了一套能够进行纹理识别的电路, 极大地提高了运算速度, 并且在 FPGA 上进行验证. 最后建立了包含指纹、皮革、针织品、纸张和木材的纹理库, 验证了传感器工作的正确性.

参考文献:

[1] Jiang Hanjun, Zhu Xiyang. Vision-based tactile sensor using depth from defocus for artificial finger in hand prosthesis[J]. Electronics Letters , 2016 , 52 (20) : 1665-1667.

[2] Fishel J A, Loeb G E. Sensing tactile microvibrations with the Biotac[C]// The Fourth IEEE RAS/EMBS International Conference on Biomedical Robotics and Bio mechatronics. IEEE, 2012.

[3] Johnson M K , Cole F. Microgeometry capture using elastometric sensor, graphics [J]. ACM transactions on, 2011,30(4) :46.

[4] Timo Ojala, Matti Pietikainen. Multiresolution gray-scale and rotation invariant texture classification with local binary pattern[J]. Pattern Analusis and Machine Intelligence, ACM transactions on , 2000 , 24 (7) : 404-420.

[5] Rui Li, Edward H Adelson. Sensng and recognizing surface textures using a gelsight sensor[C]// Computer Vision and Pattern Recognition, IEEE Conference . IEEE,2013: 1241-1247.

作者简介:

闫 岩 女, (1992-), 硕士. 研究方向为机械手触觉传感器设计. E-mail: yany14@mails. tsinghua. edu. cn.

谢文邀 男, (1994-), 硕士. 研究方向为数字电路设计.

张远航 女, (1994-), 硕士. 研究方向为数字电路设计.

张 春 男, (1972-), 博士, 副研究员. 研究方向为 RFID 技术与新型触觉传感器.

作者简介:

杨 璐 女, (1991-), 硕士研究生. 研究方向为射频集成电路设计. E-mail: yll0127@mail. ustc. edu. cn.

王云阵 男, (1989-), 博士. 研究方向为模拟集成电路设计.

林福江 男, (1958-), 博士, 教授. 研究方向为射频器件建模及射频集成电路设计.

(上接第 58 页)

[9] Abdelghany M A, Pokharel R K, Kanaya H, et al. Low-voltage low-power combined LNA-single gate mixer for 5GHz wireless systems[C]//Radio Frequency Integrated Circuits Symposium (RFIC). IEEE, 2011: 1-4.