

一种快速最优自适应频率校准电路

徐卫林, 朱潮勇, 于 越, 周 茜, 李海鸥

(广西精密导航技术与应用重点实验室, 桂林电子科技大学, 广西 桂林 541004)

摘 要: 提出一种快速最优自适应频率校准电路, 应用于卫星导航接收机的宽带频率合成器中。该自适应频率校准电路通过共用频率合成器中多模分频器的分频码, 快速定位到多频带压控振荡器的理想目标频带, 并进行反馈校准, 搜索出目标频点的上下两条实际目标频带, 并分别与之比较偏差, 选择距离最近的目标频带。该自适应频率校准电路采用数模混合电路设计, 模拟部分以减小搜索步长, 数字部分以提高校准算法的准确性和减少搜索步数。基于 $0.18\ \mu\text{m}$ CMOS 工艺的混合信号仿真验证表明, 相对于传统的频率校准电路, 提出的快速最优自适应频率校准电路可以实现更短的锁定时间, 并选取最优频带, 从而有利于频率合成器的环路稳定和相位噪声优化。

关键词: 自适应; 频率校准; 快速; 数模混合; 最优算法

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2018)04-0108-06

A Fast and Optimal Adaptive Frequency Calibration Circuit

XU Wei-lin, ZHU Chao-yong, YU Yue, ZHOU Qian, LI Hai-ou

(Guangxi Key Laboratory of Precision Navigation Technology and Application, Guilin University of Electronic Technology, Guilin 541004, China)

Abstract: A fast and optimal adaptive frequency calibration circuit is proposed for wideband frequency synthesizer of satellite navigation receiver applications. The adaptive frequency calibration circuit can quickly find ideal target frequency band of the multi-band VCO by the division ratio of the multimode divider of the frequency synthesizer. The feedback calibration is performed to search the actual upper and lower target frequency band of the target frequency, and compared with the deviation, selected the nearest target frequency band. The adaptive frequency calibration circuit is designed using mixed signal circuit to reduce the step size of search by analog circuit and to improve the accuracy of the calibration algorithm and reduce the number of search steps by digital circuit. Simulation results based on $0.18\ \mu\text{m}$ CMOS process show that compared with the traditional frequency calibration circuit, the proposed method can achieve shorter locking time and select the optimal frequency band, which is beneficial to the loop stability and phase noise optimization of frequency synthesizer.

Key words: adaptive; frequency calibration; fast; mixed signal; optimal algorithm

1 引言

多模式卫星导航定位接收机中采用宽带频率合成器作为射频前端的本振, 为混频器提供相应的频点。作为射频前端芯片的核心模块, 频率合成器与卫星导航定位接收机的性能有着密切的相关性, 它的

锁定时间影响了通信速度, 相位噪声影响了通信质量。为加快频率合成器的锁定时间和改善相位噪声, 本文提出了一种数模混合的快速最优自适应频率校准电路(Adaptive Frequency Calibration, AFC)。

频率合成器的锁定时间包括频带锁定时间和频率锁定时间。频率合成器中的 AFC 决定了频带的选

收稿日期: 2017-07-03; 修回日期: 2017-08-09

基金项目: 国家自然科学基金项目(61264001); 广西精密导航技术与应用重点实验室基金(DH201504); 桂林电子科技大学研究生创新项目(2016YJ CX86)

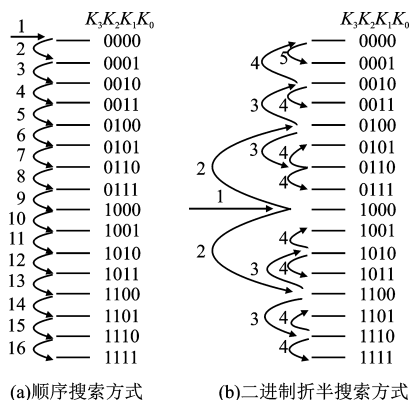


图3 传统 AFC 频带搜索算法

频带,根据比较结果决定向上或向下搜索频带,并相应地跳转到 0100 或 1100,即每次搜索后以二进制折半方式调整控制码,直至搜索到目标频带停止搜索.如图 3 所示,分别以 0000~1111 为目标频带,标记了需要的搜索步数.其中使用顺序搜索方式的平均搜索步数为 $(1+2+\cdots+14+15+16)/16=8.5$;二进制折半搜索方式的平均搜索步数为 $(4+5+3+4+2+4+3+4+1+4+3+4+2+4+3+4)/16=3.375$.可知二进制折半搜索方式的平均搜索步数较少,但其算法较顺序搜索方式更复杂,提高了电路设计的难度^[3].

3 快速最优 AFC 方案设计

设频带锁定时间即 AFC 搜索时间为 T_{AFC} . 频带锁定时间由 AFC 每步的搜索步长 T_{step} 和搜索步数 N_{step} 共同决定的,即 $T_{\text{AFC}}=T_{\text{step}} \cdot N_{\text{step}}$.减小频带锁定时间可以从减小 AFC 搜索步长和减少 AFC 搜索步数两方面出发^[4].

3.1 减少 AFC 搜索步数 N_{step}

传统 AFC 搜索算法中,顺序搜索算法从最高或最低频带开始搜索,二进制折半搜索算法是从中间频带开始搜索,这样预设固定的初始频带具有盲目性,因此搜索步数较多.为了减小搜索范围,提高搜索效率,可以针对不同目标频率预选合适的初始频带^[5].

频率合成器中,由式(1)和式(2)可知 N_{div} 与 K 的关系如式(3)所示,由此在设计时根据 N_{div} 计算所有的 K 值,建立 N_{div} 与 K 的映射表.可直接根据 N_{div} 分配相应的 K 值预选 VCO 的频带,而无需 AFC 搜索过程.

$$K = \left(\frac{2}{(2\pi f_{\text{ref}} \cdot N_{\text{div}})^2 \cdot L} - C_{\text{var}} - C_{\text{b}} \right) / C_{\text{f}} \quad (3)$$

直接预选频带而无 AFC 搜索过程的方式在仿真电路中可行.而在实际电路中,由于存在工艺与温度造成的影响、电源电压变化造成的频率推移(Frequency Pushing)和负载造成的频率牵引(Frequency Pulling)等,VCO 的 16 条频带的实际值与设计值存在偏差,实际频带相对设计值会向上或向下漂移,导致以 N_{div} 选定的频带并不是实际目标频带.因此,有必要通过 AFC 进一步校准.一般情况下,频带漂移幅度接近一到两个频带间隔,二进制折半搜索算法以 2^N 个频带间隔跳转,有时跳转幅度大于频带漂移幅度,其搜索效率反而下降,因此以进一步校准的方式选择顺序搜索算法.频带漂移的幅度决定了在预选频带后顺序搜索的步数,因此预选频带后只需搜索一至两次,少于传统的非预选频带搜索方式的步数.所以预选频带与顺序搜索相结合的方式更高效.

3.2 减小 AFC 搜索步长 T_{step}

减小搜索步长 T_{step} 也是改善总的校准时间 T_{AFC} 的关键. AFC 每一步的搜索过程分为计数环节和比较环节,计数环节的时间决定了搜索过程的主要时长.如图 1 所示,本文提出采用 Prescaler 的输出频率进行计数的方式,相比采用 Divider 的输出频率进行计数的传统方式^[6],其搜索步长更短,搜索更精确.一方面由于整数频率合成器的分辨率为 F_{ref} ,采用 Divider 的输出频率进行计数时,计数环节必须满足 N_{div} 个 T_{ref} ,而采用 Prescaler 的输出频率时,计数环节只需满足 2 个 T_{ref} ,进而减小了步长.另一方面由于第一个或最后一个计数周期的边缘未对齐,采用 Divider 的输出频率进行计数时误差约为 T_{ref} ,而采用 Prescaler 的输出频率进行计数时误差约为 $2 \cdot T_{\text{ref}}/N_{\text{div}}$,进而提高了计数精度.

3.3 最优目标频带选择方式

AFC 是通过比较环节来确定频带是否达到目标频带,传统的比较方式是预设精度,将计数环节的计数结果与预设的目标值做差,若差值落在精度范围内,结束频带搜索过程,锁定频带.

在宽带频率合成器的设计中,VCO 的相邻频带前后都交叠一部分;此外,工艺偏差导致频带上下漂移.因此,在相邻的两条频带上均可能找到目标频点,即选择上下任何一条目标频带环路均可以锁定.传统算法只选择第一条可用的目标频带,若目标频点处于此目标频带的较高频率处,即需要较高的环路滤波器的控制电压,这在频率锁定过程中,控制电压的过冲较高,造成锁定时间较长;另一方面,若目

标频点与目标频带的中心频点偏差较大,这在频率锁定后,环路滤波器较高或较低的控制电压会造成前级电荷泵充放电较大失配,造成环路滤波器上更大的纹波,恶化输出频率的相位噪声^[7].即传统的比较方式只能选择出可用的目标频带,无法选择出优化系统性能的最优频带.本文提出的最优频带选择方式,即搜索到目标频点的上下两条目标频带,并比较两条目标频带与目标频点的偏差,选择与之偏差最小的目标频带为最优频带.

3.4 快速最优 AFC 实现方案

提出的快速最优 AFC 结构如图 4 所示.其中计数器 A 对 Prescaler 进行周期计数,计数器 B 对参考信号进行周期计数,锁存频带模块记录前后两次计数环节中的周期数,比较器用于判断目标频率的对应值 N_{comp} 是否处于前后两次记录的周期数之间,状态机根据比较器的反馈信号判断搜索是否停止以及控制顺序搜索模块调整控制码,锁存控制码模块记录前后两次频带控制码,最优频带比较模块对比较器输出的差值进行比较从而选择两次锁存的控制码中的最优控制码.

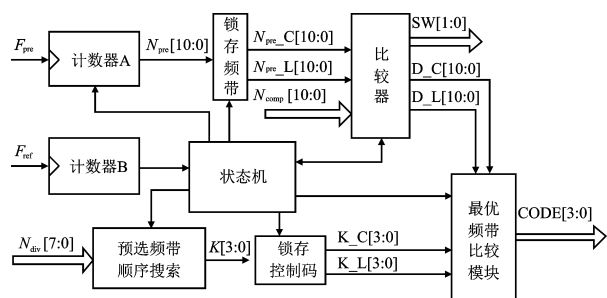


图4 快速最优 AFC 结构图

搜索过程中的计数环节如图 5 所示,计数器 B 对参考频率 F_{ref} 进行计数,为提高精度,以 16 个参考周期 T_{ref} 为一次计数环节,通过计数器 A 对预分频器输出频率 F_{pre} 进行计数,记录该计数环节中 F_{pre} 的周期数 N_{pre} .该方式在保证精度的条件下依然可以实现减小计数环节的时间.本文设计的频率合成器应用于导航系统,其输出频率为 1.2 ~ 1.7 GHz,在 0.18 μm CMOS 工艺下,图 4 中的 11 位的高速计数器 A 需要以模拟电路实现,如图 6 所示,前三级为 CML(Current Mode Logic)结构的 DFF,后八级为 TSPC(True-Single-Phase Clock)结构的 DFF,CML 结构的 DFF 可以对 1 GHz 以上信号有效计数,后八级的信号采用功耗较低的 TSPC 结构的 DFF.将 AFC 设计为数模混合结构,可以在功耗和面积上达到有效平衡.

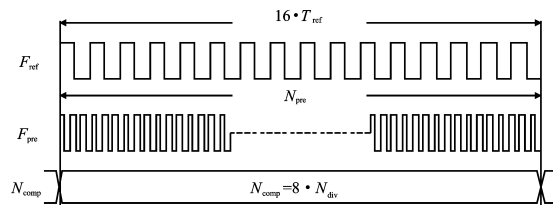


图5 计数环节时序图

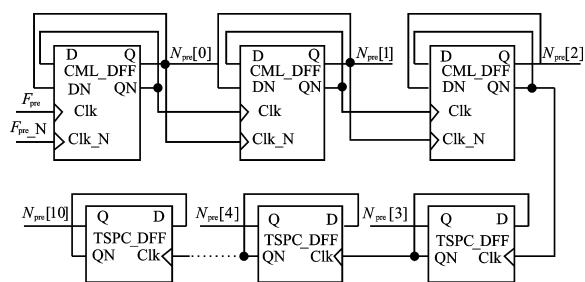


图6 计数器 A 结构

提出的快速最优 AFC 的流程图如图 7 所示,根据分频比在查找表中预选对应的控制码,根据控制码调整 VCO 的输出频带,计数器 A 对 Prescaler 二分频后的频率进行周期计数为 N_{pre} ,并锁存为 N_{pre_C} ,进入比较器比较 N_{comp} 和 N_{pre_C} ,判断当前频率是否大于目标频点,进入向下搜索环节或向上搜索环节,根据顺序搜索模块上调或下调控制码,进行第二次搜索,将先后两次搜索的周期数 N_{pre_L} 、 N_{pre_C} 和控制码 K_L 、 K_C 锁存,判断 N_{comp} 的值是否在 N_{pre_L} 与 N_{pre_C} 之间,若是,则认为寻找到了上下两条目标频带,否则,按照顺序调整新的控制码,直至搜索到目标频点的上下两条频带停止搜索.搜索到上下频带后,利用 N_{comp} 与 N_{pre_L} 、 N_{pre_C} 做差分别得到差值 D_L 、 D_C ,最优频带选择模块比较 D_L 与 D_C 大小,选择两者中最小差值对应的目标频带 K_L 或 K_C 为最优频带.

传统搜索方式与本文提出的搜索方式的搜索时间如表 1 所示, N_{step} 代表平均搜索步数,其中 M 代表 VCO 控制位数, F_i 代表对第 i 条频带的漂移幅度相对频带间隔的倍数进行向上取整(如漂移幅度分别为 0.4/0.8/1.2/1.6 倍频带间隔时, F_i 分别取 1/1/2/2),相对传统的搜索方式,本文采用预选频带、顺序搜索和最优比较算法相结合的方式,并采用高速计数器采样预分频器的频率的方案实现 AFC, AFC 的对所有频带的平均搜索时间为 $T_{AFC} = T_{step} \cdot N_{step} = ((\sum_{i=1}^M F_i)/2^M + 1) \cdot 16 \cdot T_{ref}$,实现了 AFC 的快速搜索与最优频带选择.

表 1 不同 AFC 搜索时间

搜索方式	N_{step}	T_{step}
顺序	$(2^M + 1)/2$	$N_{\text{div}} \cdot T_{\text{ref}}$
二进制折半	$M + 1 + \sum_{i=0}^{M-1} (i + 1) \cdot 2^i$	$N_{\text{div}} \cdot T_{\text{ref}}$
预选 + 顺序 + 最优	$(\sum_{i=1}^M F_i)/2^M + 1$	$16 \cdot T_{\text{ref}}$

1010 三个频带,最终由于精度误差较大和未设计最优频带选择算法,AFC 选择了相对最优频带 1011 距离目标频点较远的 1010 频带,其频带锁定时间为 $24.4\ \mu\text{s}$,控制电压锁定在 $0.22\ \text{V}$. 实验二对提出的快速最优 AFC 进行仿真,AFC 根据分频比直接预选 VCO 的理想频带虚线(1100),对输出频率进行比较,目标频点大于漂移后的 1100 频带的中心频率,进入顺序搜索过程,将控制码调整为 1011,对输出频率进行比较,目标频点依然大于漂移后的 1011 频带的中心频率,然后将控制码调整为 1010,此时目标频点小于漂移后的 1010 频带的中心频率,可以判断目标频点处于下频带 1011 和上频带 1010 之间,即 1011 和 1010 均为目标频带,于是比较本次和前一次锁存的目标频点与目标频带的偏差值 D_C 和 D_L (分别为 0.8 和 0.2 个频带间隔),选择距离目标频点最近的 1010 为最优频带. 仿真结果如图 10 所示,频率合成器的频带锁定过程耗时 $4.4\ \mu\text{s}$,控制电压 V_T 锁定在 $0.987\ \text{V}$,图中 A/B/C 分别为二进制码 1010/1011/1100 的十六进制码. 两者实验充分表明,相对传统方式,本文提出的 AFC 可以实现更短的锁定时间和最优频带选取.

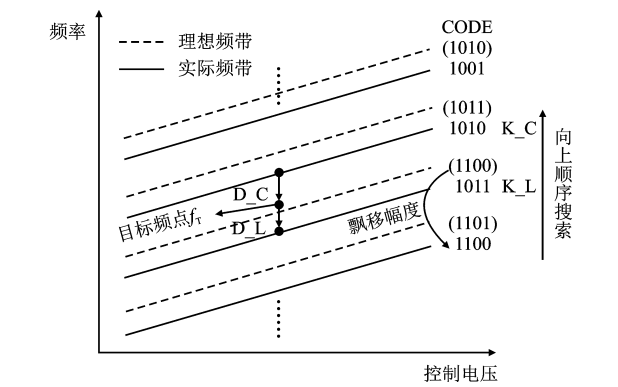


图 8 AFC 搜索过程

4 电路设计验证

利用 Cadence 的 AMS 仿真平台,采用 SMIC $0.18\ \mu\text{m}$ CMOS 工艺对 AFC 进行数模混合电路设计,并采用 Verilog-A 描述 PFD、CP、VCO、Prescaler、Divider 模块,以理想的电容电阻设计 LPF,对频率合成器仿真验证^[8-9]. 如图 8 所示,为验证 AFC 功能,先将 VCO 的理想频带均向下调整 1.2 倍频带间隔的漂移幅度来逼近工艺等因素对实际电路造成的偏差,图中只显示了 16 条频带中的 4 条频带,其中理想频带以虚线表示,非理想频带以实线表示,设定目标频点 f_T . 实验一对采用 Divider 后频率计数方式结合二进制折半搜索算法设计的 AFC 进行仿真,仿真结果如图 9 所示,依次搜索 1000/1100/

5 结束语

本文从宽带频率合成器的结构出发,介绍了一种快速最优自适应频率校准电路. 首先利用预选频带方式快速定位到目标频点附近的频带上,减少

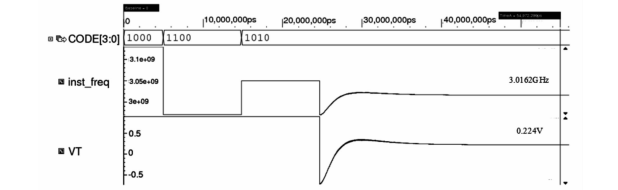


图 9 传统二进制折半搜索方式 AFC 仿真图

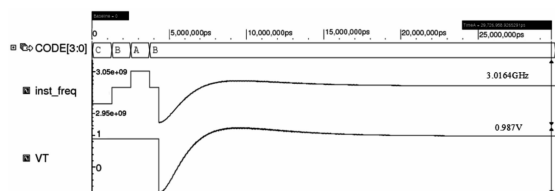


图10 提出的 AFC 仿真图

AFC 搜索步数;其次利用顺序搜索算法寻找处于目标频点的上下两目标频带,并在此基础上增加最优选择模块选择出最优频带,以利于频率合成器环路稳定和相位噪声的改善.首次采用了数模混合电路方式设计 AFC,利用模拟电路设计高速计数器以减小 AFC 搜索步长,数字模块实现搜索算法.该自适应频率校准电路性能满足卫星导航系统中宽带频率合成器的需求.

参考文献:

- [1] Qi, Xu, Chi, et al. A dual-channel compass/GPS/GLONASS/Galileo reconfigurable GNSS receiver in 65 nm CMOS with on-chip I/Q calibration[J]. IEEE Transactions on Circuits & Systems I Regular Papers, 2012, 59(8):1720-1732.
- [2] Wu T, Hanumolu P K, Mayaram K, et al. Method for a constant loop bandwidth in LC-VCO PLL frequency synthesizers[J]. IEEE Journal of Solid-State Circuits, 2009, 44(2):427-435.

- [3] Shi C, Wang C, Ye L, et al. 99dBc/Hz@10kHz 1MHz-step dual-loop integer-N PLL with anti-mislocking frequency calibration for global navigation satellite system receiver [C]//2011 IEEE International Symposium of Circuits and Systems (ISCAS), Rio de Janeiro, 2011: 1876-1879.
- [4] 安纹庆,李廷澈.频率合成器、自动频率校正电路及频率校正方法:CN, CN 101227189 A[P]. 2008.
- [5] 楼立恒. CMOS 宽带分数分频频率综合器的研究与设计[D]. 杭州:浙江大学, 2013.
- [6] Qin Peng, Li Jinbo, Kang Jian, et al. Low noise frequency synthesizer with self-calibrated voltage controlled oscillator and accurate AFC algorithm[J]. 半导体学报, 2014, 35(9):131-135.
- [7] Razavi B. Design of analog CMOS integrated circuits [M]. 北京:机械工业出版社, 2013.
- [8] 肖杜,李永峰,朱小飞,等.基于数模混合仿真的 PLL 系统设计[J]. 微电子学与计算机, 2006, 23(8): 73-75.
- [9] Mao X, Yang H, Wang H. Behavioral modeling and simulation of jitter and phase noise in fractional-N PLL frequency synthesizer[M]. IEEE, 2004.

作者简介:

徐卫林 男,(1976-),博士,副教授,硕士生导师.研究方向为集成电路. E-mail: xwl@guet.edu.cn.

朱潮勇 男,(1991-),硕士研究生.研究方向为数模混合集成电路.

(上接第 107 页)

- [4] Muresan C I, Dulf E H, Both R. Vector-based tuning and experimental validation of fractional-order PI/PD controllers[J]. Nonlinear Dynamics, 2016, 84(1): 179-188.
- [5] Luo Y, Chen Y Q. Fractional order controller for a class of fractional order systems [J]. Automatica, 2009, 45(10):2446-2450.
- [6] 刘敬伟,胡瀚彪,王晓玲,等. Jelinski-Moranda 模型的一种新的 NLS 估计法[J]. 系统仿真学报, 2008, 20(18):4791-4794.
- [7] Goos J, Lataire J, Louarroudi E, et al. Frequency domain weighted nonlinear least squares estimation of parameter-varying differential equations [J]. Automatica, 2017, 75:191-199.
- [8] 王建宏,王道波,王志胜. 多个未知时延的 MISO 系统的递推辨识[J]. 控制与决策, 2010, 25(1):93-98.
- [9] Li C, Chen M Z Q. Simultaneous identification and

stabilization of nonlinearly parameterized discrete-time systems by nonlinear least squares algorithm [J]. IEEE Transactions on Automatic Control, 2015, 61(7):1810-1823.

- [10] Dey C, Mudi R K, Simhachalam D. A simple nonlinear PD controller for integrating processes [J]. Isa Transactions, 2014, 53(1):162-172.
- [11] Lequin O, Gevers M, Mossberg M, et al. Iterative feedback tuning of PID parameters: comparison with classical tuning rules [J]. Control Engineering Practice, 2003, 11(9):1023-1033.

作者简介:

史乐珍 男,(1993-),硕士研究生.研究方向为机电系统控制方法. E-mail: 2269627164@qq.com.

王华 男,(1978-),博士,教授、硕士生导师.研究方向为机电设备状态检测与控制.