

引用格式:程泽军,李彬鸿,李博. 一种基于数字信号控制的 CMOS 神经元电路[J]. 微电子学与计算机,2019,36(1):6-10.
[CHENG Z J, LI B H, LI B, et al. A Digital-Controlled Silicon Neuron Circuit[J]. Microelectronics & Computer,2019,36
(1):6-10.]

一种基于数字信号控制的 CMOS 神经元电路

程泽军^{1,2,3},李彬鸿^{1,3},李 博^{1,3},罗家俊^{1,3},韩郑生^{1,2,3}

(1 中国科学院 微电子研究所,北京 100029;2 中国科学院大学,
北京 100049;3 中国科学院 硅器件与技术重点实验室,北京 100029)

摘 要:采用 0.18 μm CMOS 工艺设计了一种由数字信号控制的神经元电路. 相比于传统神经元电路,本电路不需要偏置电压,控制简单,便于大规模集成. 在数字信号的控制下,本电路可以方便地实现 Regular Spiking (RS), Fast Spiking (FS), Chattering (CH), Intrinsic Bursting (IB) 四种神经元脉冲响应模式. 此外本文介绍了一种激励型突触电路,该电路的突触权值可以通过基于脉冲的 Spike Driven Synaptic Plasticity (SDSP) 学习机制进行调节. 在此基础上本文利用 3 个神经元与 2 个突触实现了 Pavlov 实验,证明了所设计的神经元电路支持 SDSP 学习规则,可以用于构建神经形态硬件.

关键词:神经元;数字控制;突触;电路

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2019)01-0006-06

A Digital-Controlled Silicon Neuron Circuit

CHENG Ze-jun^{1,2,3}, LI Bin-hong^{1,3}, LI Bo^{1,3}, LUO Jia-jun^{1,3}, HAN Zheng-sheng^{1,2,3}

(1 Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China;

2 University of Chinese Academy of Sciences, Beijing 100049, China;

3 Key Laboratory of Silicon Device Technology, Chinese Academy of Sciences, Beijing 100029, China)

Abstract: A digital controlled neuron circuit which mimics properties of biological neuron is presented using 0.18 μm CMOS technology. Compared with other neuron circuits, the proposed one does not require a bias voltage, which facilitates circuit control and is beneficial to large-scale integration. Under the control of digital signals, the proposed circuit can easily generate four types of firing patterns: Regular Spiking (RS), Fast Spiking (FS), Chattering (CH), and Intrinsic Bursting (IB). In addition, we design an excitatory synapse circuit whose synaptic weight can be adjusted according to Spike Driven Synaptic Plasticity (SDSP) learning algorithm. Furthermore, we implement Pavlov experiment with three neurons and two synapses. The experimental result demonstrates that this neuron circuit supports SDSP learning algorithm and can be used in neuromorphic hardware.

Key words: neuron; digital control; synapse; circuit

1 引言

神经形态硬件 (Neuromorphic Hardware, NH) 于 1990 年由 Carver Mead 提出,即用 CMOS 电路模拟生物神经网络的结构与动态特性^[1]. NH 的发展对类脑计算、智能机器人控制以及脑机接口

等领域的研究具有重要意义^[2]. 神经元电路是 NH 的基本单元,用于模拟生物神经元的脉冲响应模式. 目前神经元电路主要基于三种神经元模型: Hodgkin-Huxley (HH) 模型^[3]、Integrate-and-Fire (I&F) 模型^[4] 以及 Izhikevich 模型^[5]. 其中 HH 模型具有良好的动态特性可以实现多种脉冲响应模

式,但是该模型复杂需要大量的 MOS 管,不利于大规模集成. I&F 模型结构简单,但是动态特性差不能实现多种脉冲响应模式. 而 Izhikevich 模型同时具有 HH 模型良好的动态特性以及 I&F 模型的计算简洁性,便于硬件实现以及大规模集成.

目前大多数神经元电路需要改变 MOS 管的偏置电压以实现不同的脉冲响应模式^[6]. 然而精确的偏置电压在大规模集成电路中很难实现,同时易受外界环境的影响. 为了解决偏置电压对神经元电路的限制,本文基于 Izhikevich 模型提出一种由数字信号控制的神经元电路. 该电路结构不需要特定的偏置信号,通过数字信号控制可以方便地实现四种神经元脉冲响应模式^[6]: RS、FS、CH、IB. 此外本文采用基于脉冲的 SDSP 学习机制^[7]将神经元电路与突触电路相结合实现了 Pavlov 实验^[8],证明了该神经元电路与 SDSP 学习机制相兼容,可以用于构建具有学习能力的神经形态硬件.

2 Izhikevich 神经元模型

生物神经元具有不同的脉冲响应模式,其中 RS、CH、FS、IB 为四种主要的响应模式^[6]. 在 RS 模式下神经元输出脉冲的间隔逐渐增大并趋于稳定,这也称为频率调节. 目前科研人员认为 RS 模式与信号的时间编码有关,而 CH 模式在视觉信号处理过程中具有重要作用. 因此利用神经元模型实现多种脉冲响应模式有利于研究生物神经网络的计算机理.

Izhikevich 模型可以实现上述神经元脉冲响应

模式,同时具有 HH 模型良好的动态特性以及 I&F 模型的高计算效率,便于硬件实现. Izhikevich 模型包括 v 、 u 两个变量,如式(1)~(2)所示:

$$\begin{cases} \frac{dv}{dt} = 0.04v^2 + 5v + 140 - u + I_{ex} \\ \frac{du}{dt} = a(bv - u) \end{cases} \quad (1)$$

$$\text{if } v > 30 \text{ mV, then } v \leftarrow c \text{ and } u \leftarrow u + d \quad (2)$$

式中, v 模拟神经元薄膜电压; u 表示薄膜电压的负反馈变量; I_{ex} 为输入神经元的激励电流; a, b, c, d 为模型的参数,其中 c 表示脉冲产生后 v 的复位值, d 表示每个脉冲产生对 u 的改变量. 神经元薄膜电压 v 在外部激励电流 I_{ex} 的作用下逐渐增大. 当 v 达到阈值电压 30 mV 时,神经元对 v 复位同时改变 u 值,此时神经元完成一个脉冲响应. 由式(1)可知 u 对 v 的负反馈作用随着脉冲的产生而不断增大,最终两个变量达到动态平衡. 通过合理调节四个参数可以模拟多种神经元脉冲响应模式.

3 电路结构设计

本文提出的电路结构近似实现了 Izhikevich 模型,即利用两个变量 V_{mem} 、 V_{Cu} 实现神经元的脉冲响应模式. 如图 1 所示,该电路由脉冲产生单元、控制单元两部分组成,其中 V_{mem} 、 V_{Cu} 分别对应式(1)中的 v 、 u 变量. 在 RC、FC、ADAP、BURST 四个数字信号的控制下,该电路可以形成 RS、CH、FS、IB 四种脉冲响应模式.

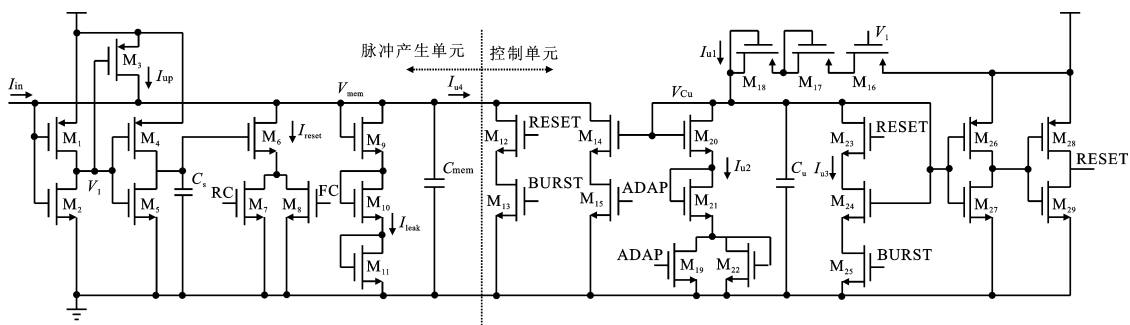


图 1 神经元电路结构

3.1 脉冲产生单元

脉冲产生单元模拟生物神经元累积输入电流产生脉冲的过程. 该电路产生脉冲的阈值电压为反相器 $M_1 \sim M_2$ 的翻转阈值 V_{th1} . 在神经元脉冲产生之前 V_{mem} 可以由式(3)表示,即 I_{in} 、 I_{leak} 与 I_{u4} 共同作用于 C_{mem} 改变神经元薄膜电势 V_{mem} . 其中 I_{in} 为外部激励电流, I_{leak} 模拟神经元本身的泄放电流, I_{u4} 则由变量

V_{Cu} 控制. 支路 $M_9 \sim M_{11}$ 的存在是有必要的. 当 I_{in} 小于 I_{leak} 或 V_{mem} 在 I_{in} 结束后仍未达到 V_{th1} 时, I_{leak} 通过 $M_9 \sim M_{11}$ 将 V_{mem} 拉到 0 V 进而避免了反相器 $M_1 \sim M_2$ 长期处于同时导通的状态,降低了电路功耗.

$$C_{mem} \frac{dV_{mem}}{dt} = I_{in} - I_{leak} - I_{u4} \quad (3)$$

当 V_{mem} 大于阈值电压 V_{th1} 时, I_{up} 通过正反馈通

路 $M_1 \sim M_3$ 将 V_{mem} 迅速拉高到尖峰 V_{spike} (1.05 V). 同时 $M_4 \sim M_5$ 对电容 C_s 进行充电, 并通过负反馈通路 $M_6 \sim M_8$ 产生复位电流 I_{reset} 将 V_{mem} 拉低至低电平 V_{low} , 至此完成一个脉冲响应. 此处 V_{low} 对应 Izhikevich 模型中的参数 c . 通过数字信号 FC, RC 选择负反馈通路 $M_6 \sim M_7$ 或 M_6, M_8 改变 I_{reset} 大小, 进而将 V_{mem} 复位到不同的 V_{low} 值: V_{low_1} (0 V) 或 V_{low_2} (510 mV). 本电路选取 V_{C_s} 作为神经元电路的输出脉冲信号传送到下一级神经元.

3.2 控制单元

V_{C_u} 在控制单元中对应 Izhikevich 模型中的变量 u , 通过负反馈通路 $M_{12} \sim M_{13}$, $M_{14} \sim M_{15}$ 控制电流 I_{u1} 的大小. 在脉冲产生之前 C_u 通过 $M_{19} \sim M_{25}$ 进行放电, 如式(4)所示. 其中通过 ADAP 控制信号可以改变 I_{u2} 的大小, 进而调整 V_{C_u} 的放电速度. $M_{20} \sim M_{22}$ 为常导通支路与脉冲产生单元中 $M_9 \sim M_{11}$ 的作用相同, 即避免 V_{C_u} 长期处于反相器 $M_{26} \sim M_{27}$ 的翻转阈值电压, 降低电路功耗.

$$C_u \frac{dV_{C_u}}{dt} = -I_{u2} - I_{u3} \quad (4)$$

I_{u1} 对应 Izhikevich 模型中的变量 d . 当 V_{mem} 超过阈值电压 V_{th1} 产生脉冲时 M_{16} 导通, 电流 I_{u1} 通过 $M_{16} \sim M_{18}$ 对电容 C_u 进行充电. 因此 V_{C_u} 的大小与神经元电路的活跃程度成正比, 随着输出脉冲频率的提高 V_{C_u} 电压逐渐增大, 直到 C_u 的充电速度 I_{u1} 与放电速度 I_{u2} 达到动态平衡. $M_{23} \sim M_{25}$ 支路的导通由数字信号 BURST 控制. 当 V_{C_u} 超过 $M_{26} \sim M_{27}$ 的翻转阈值电压 V_{th2} 时两级反向器 $M_{26} \sim M_{29}$ 将 RESET 信号拉高, 同时 $M_{23} \sim M_{25}$ 以及 $M_{12} \sim M_{13}$ 导通分别对 V_{mem} 和 V_{C_u} 进行复位以便产生 Chattering 响应模式. 控制单元通过 V_{C_u} 与 4 个数字控制信号的相互配合改变神经元电路的脉冲响应模式.

4 电路仿真

本电路中四个数字信号与脉冲响应模式的对应关系如表 1 所示.

表 1 控制信号与脉冲响应模式

模式	RC	FC	ADAP	BURST
RS	1	0	1	0
FS	0	1	0	0
CH	0	1	0	1
IB	0	1	1	0

当 RC、ADAP 为 1 时 (1.8 V) 电路为 RS 响应模式. C_{mem} 在脉冲信号 V_{C_s} 的高电平期间通过 $M_6 \sim$

M_7 放电到 V_{low_1} , 同时 V_{C_u} 在电流 I_{u1} 的作用下逐渐增大. V_{C_u} 一方面通过 $M_{19} \sim M_{20}$ 自行放电, 另一方面通过 $M_{14} \sim M_{15}$ 对 C_{mem} 进行放电进而减小脉冲的输出频率. 当 V_{C_u} 的充电速度与放电速度到达动态平衡时, 脉冲输出频率保持恒定如图 2 所示.

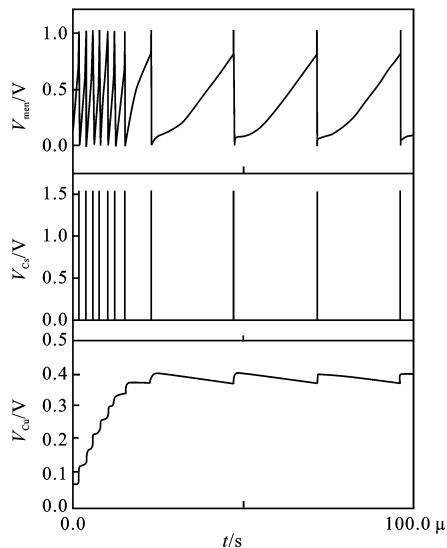


图 2 RS 响应模式

当 FC 为 1 时 V_{C_u} 对脉冲产生单元无负反馈作用, C_{mem} 在脉冲产生后通过 M_6, M_8 将 V_{mem} 拉低至 V_{low_2} . 因此 C_{mem} 可以快速地再次产生脉冲信号, 进而形成频率较高的 FS 响应模式如图 3 所示.

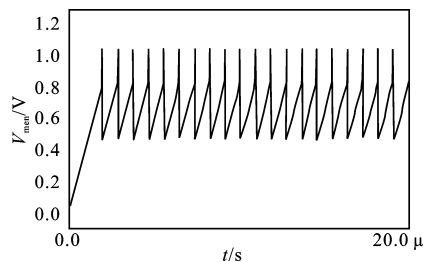


图 3 FS 响应模式

当 FC 与 BURST 为 1 时 C_{mem} 的放电通道为 M_6, M_8 以及 $M_{12} \sim M_{13}$, C_u 的放电通道为 $M_{20} \sim M_{25}$. 此时脉冲产生单元与 FS 响应模式的工作原理相同. 随着脉冲数量的增加当 V_{C_u} 达到阈值电压 V_{th2} 后 RESET 信号变为高电平, $M_{12} \sim M_{13}$ 支路导通并将 V_{mem} 快速拉到 0 V, 同时 C_u 通过负反馈通路 $M_{23} \sim M_{25}$ 将 V_{C_u} 拉到 V_{reset} (614 mV), RESET 信号变为 0 V. 因此 CH 模式的产生是由两个周期信号 V_{mem} , V_{C_u} 相互作用的结果, 如图 4 所示.

当 FC 与 ADAP 为 1 时产生 IB 模式如图 5 所示, 在几个快速脉冲之后脉冲的间隔变大并保持恒

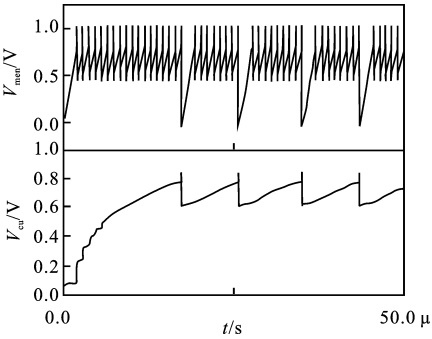


图 4 CH 响应模式

定. C_{mem} 产生 3 个快脉冲之后 V_{Cu} 迅速升高并通过 $M_{14} \sim M_{15}$ 对 C_{mem} 进行放电,最终 V_{Cu} 的充放电速度达到动态平衡.

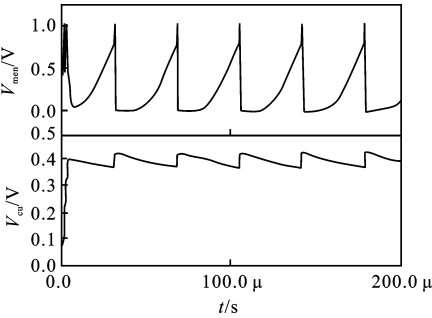


图 5 IB 响应模式

表 2 为给出了本电路与其它神经元电路的参数对比. 从对比结果可以看出,本电路结构无偏置电压,同时在较低功耗的基础上可以通过数字信号方便地实现 4 种脉冲响应模式,简化了对神经元电路的控制,便于大规模集成.

表 2 电路参数对比

参数	本文	文献[9]	文献[10]	文献[6]
数字控制	是	否	否	否
偏置信号数量	0	3	1	4
响应模式	4	4	1	4
工艺/nm	180	65	250	350
功耗/ μ W	9~80	78	163	8~40

5 Pavlov 条件反射实验

Pavlov 实验可以通过神经网络的学习功能进行理解^[8]. 为了验证本神经元电路支持 SDSP 学习机制,本文进行了 Pavlov 实验.

Pavlov 实验建立了狗对铃声的条件反射. 实验之前食物与铃声分别为非条件刺激和中性刺激,即狗看见(或嗅到)食物产生非条件反射—分泌唾液,而听见铃声则不会分泌唾液. 实验过程中在喂狗的同时产生铃声,则实验结束后狗听见铃声产生条件

反射—分泌唾液,因此铃声从中性刺激变为条件刺激. 本实验包括神经元电路、突触电路、以及 SDSP 电路模块.

5.1 突触电路

生物神经元之间的突触有激励型与抑制型两种. 在本实验中神经元通过激励型突触相连接,其电路结构如图 6 所示. V_{Cs} 为前级神经元输出的脉冲信号, V_w 突触权值存储于电容 C_w 上. 本文中 V_w 为二值逻辑(0 V 或 1.8 V),由外部电路根据学习规则在 0 V 与 1.8 V 之间进行调节. 当 V_{Cs} 高电平信号到达时,突触电路在的 V_w 偏置下产生激励电流 I_{EPSC} 对后级神经元电容 C_{mem} 进行充电,当 V_{Cs} 为低电平或 V_w 为 0 V 时激励电流为 0 A.

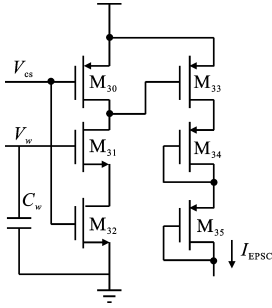


图 6 激励型突触电路

5.2 SDSP 学习机制

本文采用基于脉冲的 SDSP 学习机制调节 V_w . 由于 SDSP 不仅包括前级神经元脉冲的时序因素,同时还考虑了后级神经元的薄膜电势 V_{mem} 以及其近期的脉冲响应频率对突触权值的影响. 因此 SDSP 比 STDP 学习机制 (Spike Timing Dependent Plasticity) 更能体现生物突触调节的动态特性^[7]. 同时在本文中 SDSP 基于二值突触权值更易用硬件电路实现.

如图 7 中的 SDSP 单元所示,其中 V_{Ca} 为 Ca 单元中的变量正比于后级神经元近期的脉冲响应频率. 前级神经元脉冲信号 V_{Cs} 为高电平时,SDSP 通过式(5)对 V_w 进行调节. 其中 ΔV_w 决定了 V_w 的改变量,而 θ_{mem} 与后级神经元 V_{mem} 的相对大小以及 V_{Ca} 的范围共同决定了 V_w 调节的方向. 本文中 $\theta_1, \theta_2, \theta_3$ 分别取 300 mV, 900 mV 和 1.8 V.

$$\begin{cases} V_w = V_w + \Delta V_w & \text{if } V_{mem} > \theta_{mem} \\ & \text{and } \theta_1 < V_{Ca} < \theta_3 \\ V_w = V_w - \Delta V_w & \text{if } V_{mem} < \theta_{mem} \\ & \text{and } \theta_1 < V_{Ca} < \theta_2 \end{cases} \quad (5)$$

前级神经元脉冲信号 V_{Cs} 为低电平时,SDSP 单

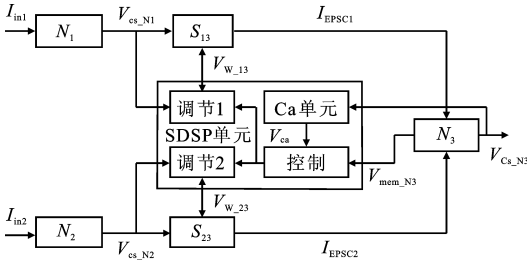


图 7 Pavlov 实验电路原理图

元根据 V_w 与 θ_w 的相对大小,以速度 V_{drift} ($V_{drift} < \Delta V_w$) 缓慢地将 V_w 拉向 1.8 V 或 0 V. 因此 V_w 最终可以稳定在 1.8 V 或 0 V 实现二值逻辑,具体原理如式(6)所示.

$$\begin{cases} \frac{dV_w}{dt} = +V_{drift} & \text{if } V_w > \theta_w \\ & \text{and } V_w < 1.8 \text{ V} \\ \frac{dV_w}{dt} = -V_{drift} & \text{if } V_w < \theta_w \\ & \text{and } V_w > 0 \text{ V} \end{cases} \quad (6)$$

5.3 实验结果

神经元在本实验中的连接关系如图 7 所示. 其中前级神经元 N_1, N_2 与后级神经元 N_3 分别通过激励型突触 S_{13}, S_{23} 相连接. I_{in1} 与 I_{in2} 为外部激励电流分别作用与 $N_1, N_2, V_{w,13}, V_{w,23}$ 分别为 S_{13}, S_{23} 的突触权值. 为显示方便本实验将 N_1, N_2, N_3 配置在 FS 模式下,同时设置 $V_{w,13}, V_{w,23}$ 的初始值分别为 1.8 V 与 0 V. 因此初始条件下 I_{in1} 为 N_3 的非条件刺激,而 I_{in2} 为中性刺激. 在实验之前 N_1 可以在 I_{in1} 的作用下通过 S_{13} 激活 N_3 产生脉冲,而 N_2 在 I_{in2} 的作用下不能激活 N_3 .

实验中 I_{in1} 与 I_{in2} 同时产生, N_3 起初由 N_1 激活产生脉冲. 随着 N_3 不断输出脉冲响应, $V_{w,23}$ 在 SDSP 机制的调节下开始从 0 V 逐渐上升并最终稳定在 1.8 V. 最终在 I_{in2} 的单独作用下, N_2 可以通过突触 S_{23} 激活 N_3 , 如图 8 所示.

实验结果表明在外部激励 I_{in1} 与 I_{in2} 的共同作用下, 神经元 N_2 与 N_3 通过 SDSP 学习机制建立了连接关系, 即突触权值由 0 V 变为 1.8 V. 而 I_{in2} 由中性刺激变为 N_3 的条件刺激, 实现了条件反射实验. 同时表明该神经元电路与 SDSP 学习电路相兼容, 可用于构建神经形态硬件.

6 结束语

本文介绍了一种基于 Izhikevich 模型的神经元电路, 该电路由脉冲产生单元与控制单元两部分组

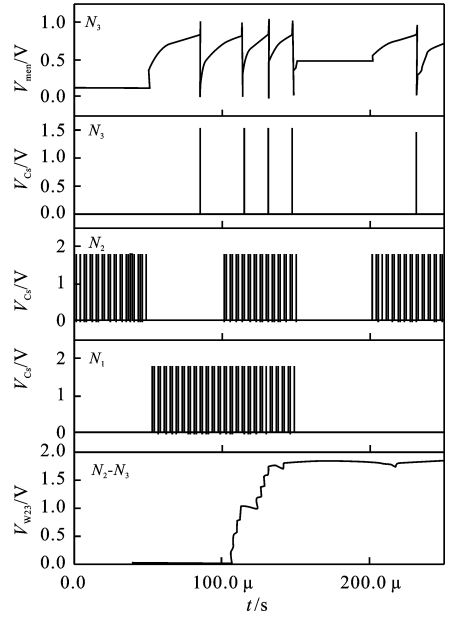


图 8 Pavlov 实验仿真结果

成, 在 4 个数字信号控制下实现了 RS, CH, FS, IB 四种主要脉冲响应模式. 与传统神经元电路相比, 本电路无需偏置电压, 控制简单, 可以实现多种脉冲响应模式, 便于大规模集成. 同时该神经元电路与突触电路相结合, 可以在 SDSP 学习机制下完成 Pavlov 实验. 因此表明该神经元电路与 SDSP 学习机制相兼容, 可以应用于构建神经形态硬件.

参考文献:

- [1] Mead C. Neuromorphic electronic systems [J]. Proceedings of the IEEE, 1990, 78(10): 1629-1636.
- [2] Giacomo Indiveri, Shih Chii Liu. Memory and information processing in neuromorphic systems [J]. Proceedings of the IEEE, 2015, 103(8): 1379-1397.
- [3] Hodgkin A, Huxley A. A quantitative description of membrane current and its application to conduction and excitation in nerve [J]. The Journal of Physiology, 1952, 117(4): 500-544.
- [4] Abbott L. Lapique's introduction of the integrate-and-fire model neuron [J]. Brain Research Bulletin, 1999, 50(5): 303-304.
- [5] Eugene M Izhikevich. Simple model of spiking neurons [J]. IEEE Transactions on Neural Networks, 2003, 14(6): 1569-1572.
- [6] Jayawan H B Wijekoon. Compact silicon neuron circuit with spiking and bursting behavior [J]. Neural Networks, 2008, 21(1): 524-534.

5 结束语

本文在标准鲸鱼算法上采用改进后 Logistic 映射初始化种群,同时采用分段式非线性收敛因子和非线性权重来增强算法勘探和开发能力.在 7 个基准函数上和其他算法进行对比实验,实验结果表明所提出的算法收敛精度高且收敛速度快.

参考文献:

[1] Mirjalili S, Lewis A. The whale optimization algorithm[J]. Advances in Engineering Software, 2016 (95): 51-67.

[2] Mostafa A, Hassanien A E, Houseni M, et al. Liver segmentation in MRI images based on whale optimization algorithm[J]. Multimedia Tools and Applications, 2017, 76(23): 24931-24954.

[3] El Aziz M A, Ewees A A, Hassanien A E. Whale optimization algorithm and moth-flame optimization for multilevel thresholding image segmentation[J]. Expert Systems with Applications, 2017 (83): 242-256.

[4] Prakash D B, Lakshminarayana C. Optimal siting of capacitors in radial distribution network using whale optimization algorithm[J]. Alexandria Engineering Journal, 2017, 56(4): 499-509.

[5] 徐继亚,王艳,纪志成.基于鲸鱼算法优化 WKELM 的滚动轴承故障诊断[J].系统仿真学报,2017,29(9):

2189-2197.

[6] Trivedi I N, Pradeep J, Narottam J, et al. Novel adaptive whale optimization algorithm for global optimization[J]. Indian Journal of Science and Technology, 2016, 9(38):10.17485/ijst/2016/v9i38/101939.

[7] Kaveh A, Ghazaan M I. Enhanced whale optimization algorithm for sizing optimization of skeletal structures [J]. Mechanics Based Design of Structures and Machines, 2017, 45(3): 345-362.

[8] Oliva D, El Aziz M A, Hassanien A E. Parameter estimation of photovoltaic cells using an improved chaotic whale optimization algorithm[J]. Applied Energy, 2017(200): 141-154.

[9] 刘竹松,李生.正余混沌双弦鲸鱼优化算法[J].计算机工程与应用,2018,54(7):159-163.

[10] 牛培峰,吴志良,马云鹏,等.基于鲸鱼优化算法的汽轮机热耗率模型预测[J].化工学报,2017,68(3): 1049-1057.

[11] 陈志刚,梁涤青,邓小鸿,等. Logistic 混沌映射性能分析与改进[J].电子与信息学报,2016,38(6): 1547-1551.

作者简介:

王涛男,(1992-),硕士研究生.研究方向为图像处理、计算机视觉. E-mail:781036789@.qq.com.

Ryad Chellali男,(1964-),法国人,博士,教授.研究方向为机器人、虚拟和增强现实、机器学习等.

(上接第 10 页)

[7] Qiao N. A reconfigurable on-line learning spiking neuromorphic processor comprising 256 neurons and 128K synapses [J]. Front. Neurosci, 2015, 141 (9): 1-17.

[8] 李传东.脉冲神经网络的忆阻器突触联想学习电路分析[J].重庆大学学报,2014,37(7):115-124.

[9] Joubert A. Hardware spiking neurons design: analog or digital [C]//International Joint Conference on Neural Networks (IJCNN). Brisbane, QLD, Australia, 2012:11-15.

[10] Young Jun Lee. Low power real time electronic neuron VLSI design using subthreshold technique [C]//IEEE International Symposium on Circuits and Systems. San Diego, La Jolla, CA, USA, 2004:744-747.

作者简介:

程泽军男,(1993-),硕士研究生.研究方向为集成电路设计.

李彬鸿男,(1983-),博士,副研究员.研究方向为半导体器件和集成电路的电磁兼容性分析.

李博男,(1982-),博士,副研究员.研究方向为集成电路辐照效应和抗辐射加固技术.

罗家俊(通讯作者)男,(1973-),博士,研究员,博士生导师.研究方向为深亚微米集成电路低功耗设计技术、高性能深亚微米数模混合集成电路设计技术、智能功率集成电路设计技术等. E-mail:luojj@ime.ac.cn.

韩郑生男,(1962-),硕士,教授,研究员,博士生导师.研究方向为集成电路技术.