

一种低功耗高电源抑制比亚阈值基准电压源

杨艺丹,赵梦恋,刘 胜,董阳涛,吴晓波
(浙江大学 超大规模集成电路设计研究所,浙江 杭州 310027)

摘 要: 本文针对传统带隙基准功耗高、电源抑制比低的问题,提出了一种适用于能量采集、无线传感网络等的低功耗、高电源抑制比和宽电源电压范围的亚阈值基准电压源. 该基准源通过采用非对称共栅极自级联电流镜结构结合负反馈提高了电压源的电源抑制比和线性调整率. 电路采用 Global Foundry 0.18 μm BCD 工艺设计,仿真结果表明:基准电压源的电源电压范围为 2.7~5.5 V,输出电压为 1.2 V,功耗最低可达 446.2 nW;在 3.3 V 电源电压下、-40~125 $^{\circ}\text{C}$ 的温度范围内,温度系数为 30.3 ppm;室温下线性调整率低至 0.013%/V;在 100 Hz 处电源抑制比为 -75 dB.

关键词: 低功耗;高电源抑制比;亚阈值;共栅极自级联电流镜

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2018)08-0109-04

A Low Power and High Power Supply Rejection Ratio Voltage Reference Based on Subthreshold

YANG Yi-dan, ZHAO Meng-lian, LIU Sheng, DONG Yang-tao, WU Xiao-bo

(Institute of Very Large Scale Integrated Circuits Design, Zhejiang University, Hangzhou 310027 China)

Abstract: To solve the problem of high power consumption and low power supply rejection ratio (PSRR) in traditional bandgap reference, a subthreshold reference voltage source for low power consumption, high PSRR and wide power supply voltage range is presented in this paper, applying for systems such as energy harvesting and wireless sensor networks, etc. The reference enhances the PSRR and linearity regulation of the voltage source through the Asymmetric Self-Cascode current mirror and negative feedback. Designed in the Global Foundry 0.18 μm BCD process, the simulation results show that the reference circuit is able to operate under a supply voltage range of 2.7~5.5 V, the output reference voltage is 1.2 V and the lowest power consumption is 446.2 nW. Under 3.3 V power supply voltage, the temperature coefficient is 30.3 ppm in a temperature range from -40 $^{\circ}\text{C}$ to 125 $^{\circ}\text{C}$. The linear adjustment rate at room temperature is 0.013%/V. The PSRR is -75 dB at 100 Hz frequency.

Key words: low power; high PSRR; subthreshold; asymmetric self-cascode current mirror

1 引言

随着能量采集、无线传感网络及消费类电子产品(如可穿戴设备)等各种无线物联网应用的兴起,低功耗电路显示出了其巨大的市场潜力. 由于这些设备可能只能从微弱的能源(如微型电池或者环境能源)获得必须的能量,其系统功耗需要低至几毫瓦甚至更少^[1]. 而带隙基准电压源是上述系统中最基

本的模块之一,这就对带隙基准提出了低功耗的要求.

在传统的带隙基准源设计中,一般采用一阶或高阶温度补偿来提高带隙的精度,但其带隙核心电路的功耗大,因此有人提出了工作在亚阈值区的带隙基准. 然而在较宽的电源电压下,电源的波动对带隙基准输出的影响变得更为严重. 于是,如何在保证一定精度和 PSRR 的前提下设计出低功耗的带隙

基准电压源成为了当下的研究重点^[2].

本文提出了一种低功耗高 PSRR 宽电压范围的亚阈值带隙基准电压源. 通过大电阻使 MOS 管工作在亚阈值区, 利用传统的一阶温度补偿实现较低的温度系数, 并采用非对称共栅极自级联电流镜和负反馈提高 PSRR 和线性调整率, 用较简单的电路结构实现了较好的性能.

2 电路分析与设计

2.1 电路整体分析与设计

本设计基于传统的电压型带隙基准源的一阶补偿电路进行了改进, 如图 1 所示. 带隙基准主体由 M5~M9, Q1, Q2, R1 和 R2 组成. 其中, 流过 M5/M6 的电流被镜像到 M7/M8, 使流过三极管 Q1 和 Q2 的电流相等. Q1 和 Q2 的发射结面积之比为 $N:1$, 其基极-发射极电压差 ΔV_{BE} 具有正温度系数:

$$\begin{aligned}\Delta V_{BE} &= V_{BE2} - V_{BE1} = V_T \ln \frac{I_C}{I_S} - V_T \ln \frac{I_C}{NI_S} \\ &= \frac{kT}{q} \ln N\end{aligned}\quad (1)$$

式中, k 为玻尔兹曼常量; T 为热力学温度; q 为电子电量; V_T 为热电势 (表示为 kT/q). ΔV_{BE} 通过电阻 R1 得到正温度系数电流 I_{PTAT} :

$$I_{PTAT} = \frac{\Delta V_{BE}}{R_1} = \frac{kT}{qR_1} \ln N \quad (2)$$

所以流经电阻 R2 的电流为 $2I_{PTAT}$.

同时, 双极型晶体管的基极-发射极电压 V_{BE} 具有负温度系数, 与电阻 R2 上正温度系数电压叠加, 可得到一个与温度系数无关的基准电压 V_{REF} . V_{REF} 通过 Q2 和 M12 组成的负反馈环路保持稳定. 当基准电压升高时, Q2 集电极即 M12 栅极电压减小, M12 源极即基准电压减小, 实现了负反馈.

R1 和 R2 阻值较大, 使电路中 MOS 管均工作在亚阈值区. 对于工作在亚阈值区的 MOS 管, 其电流电压特性可以表示为:

$$I = I_0 \frac{W}{L} \exp\left(\frac{V_{GS} - V_{TH}}{\eta V_T}\right) \left[1 - \exp\left(-\frac{V_{DS}}{V_T}\right)\right] \quad (3)$$

式中, I_0 为与工艺相关的特征电流; μ 为载流子迁移率; C_{ox} 为场效应管氧化层电容; η 为亚阈值斜率因子 (一般在 $1 \sim 3$ 之间).

电路中利用 M9 来进一步提高电源的线性调整率. 由于 M9 的阈值电压较小, 导通时 $V_G \approx V_S$, 使得 Q1 和 Q2 集电极电压近似相等. 若无 M9, 由于 Q1 集电极电压与电源电压相差一个 V_{GS} , 当电源电压

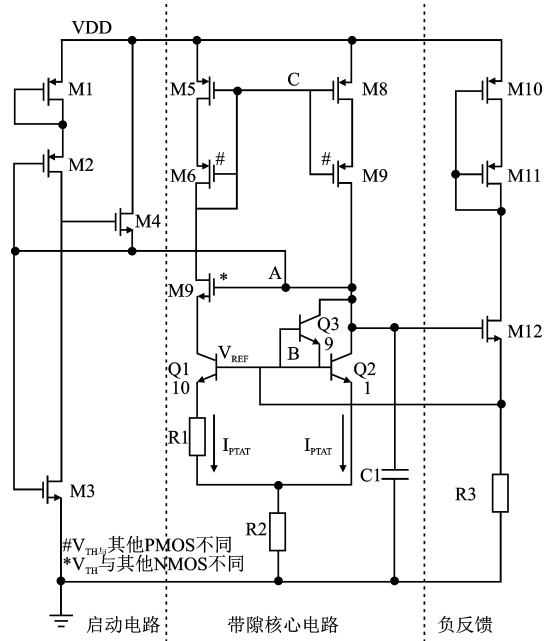


图 1 带隙基准电压源整体电路图

开始上升时, Q1 集电极电压随之上升, 而 Q2 集电极电压变化很小, 这是因为 R3 阻值很大, 导致电源电压变化时, R3 所在支路电流变化很小, Q2 集电极电压被钳位在 $V_{GS} + V_{R3}$. 所以 M9 能够保证电路在一定电源电压范围内, 基准输出电压偏差较小, 从而提高了线性调整率.

除此之外, 电路还增加了三极管 Q3. Q3 与 Q2 数量之和等于 Q1, 因为 NPN 集电极与 P 衬底形成一个反偏二极管, 存在二极管反向漏电流. 当温度逐渐升高时, 二极管反向漏电流逐渐增大, 则真正流过 Q1 和 Q2 的电流之差会越来越大, 使温度系数恶化, 添加 Q3 使两边三极管数量相等可以基本消除这个影响.

2.2 亚阈值非对称共栅极自级联电流镜

当电源电压降低时, 电路的动态范围减少, 而电源的噪声幅度并没有等比例减小, 因此电源的噪声问题显得尤为严重. 在基准电压源中经常利用 Cascode 电流镜结构来提高电路的 PSRR 和匹配度, 因为其小信号电阻大约为单个 MOS 管组成的电流镜电阻的 $g_m r_o$ 倍, 但这会使得支路的电流大大减少, 所以需要相对较高的电源电压来使所有的管子工作在期望的区域, 因而限制了这种结构的应用^[3].

因此应该寻找一个同时具备大的小信号电阻和低电压降的结构, 在此采用非对称共栅极自级联 (Asymmetric Self-Cascode, A-SC) 结构.

A-SC 的概念如图 2 所示. 若两个 MOS 管阈值

电压相等,则在一定偏置条件下 M1 工作在线性区,而 M2 工作在饱和区,这是通常所说的对称共栅极自级联(Symmetric Self-Cascode,SC)结构.而在 A-SC 中,M1 的阈值电压绝对值大于 M2,当满足

$$|V_{th1} - V_{th2}| \geq |V_{DSat2}| \quad (5)$$

时,两个管子均工作在饱和区,使输出电阻增大,同时消耗了一个 MOS 管的 V_{GS} 值^[4].

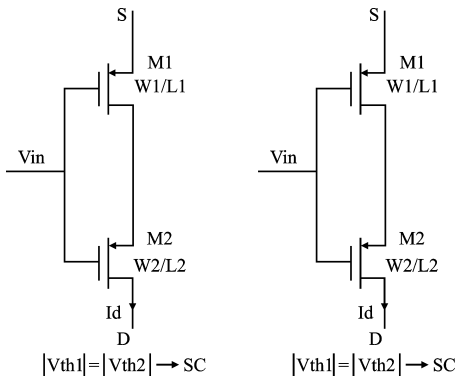


图 2 SC 和 A-SC 结构

该结构工作在亚阈值区时规律与饱和区类似.实验表明,A-SC 与 SC 和单个晶体管(Single Transistor,ST)相比,具有更大的输出阻抗^[5].

低阈值电压管有多种实现方式,比如直接使用工艺中低阈值电压晶体管,也可利用衬底电压前向偏置来实现低阈值 MOS 管.此外,亦可利用短沟道效应对阈值电压的影响来实现低阈值 MOS 管.不同于上述类型,本文设计中采用了 native MOS 方案^[3],native PMOS 管的阈值电压约为-169 mV.

2.3 启动电路

由于简并偏置点的存在,带隙基准电压源需要一个启动电路来使其摆脱简并偏置点.本文设计的启动电路如图 1 所示,由 M1~M4,M10~M12 以及 R3 组成.其中,M2 和 M3 可简单地看作一个反相器.

处于简并工作点时,A 节点电压为 0,B 节点电压(即 V_{REF})为 0,C 节点电压为 VDD,电路中没有电流流过.当电源电压开始上升时,A 结点的零电位经过 M2 和 M3 组成的反相器输出为高电平,使 M4 导通,电源电压通过 M4 给 A 节点充电,A 节点电位上升至一定值时 M12 导通,使 B 节点电压也随之升高,进而使带隙基准核心电路导通.随后,A 节点电压升高导致 M4 关断.

启动电路中有一个二极管连接的 M1,目的是当电源电压较高时,分去一个 V_{GS} 电压,使 M2 和 M3 不会同时导通,减少启动电路的消耗.

3 仿真结果

本文的基准电路采用 Global Foundry 0.18 μm BCD 工艺设计,并采用 Cadence 进行了仿真.基准电压源的电源电压范围为 2.7~5.5 V,电路的工作温度范围为-40~125 $^{\circ}\text{C}$.

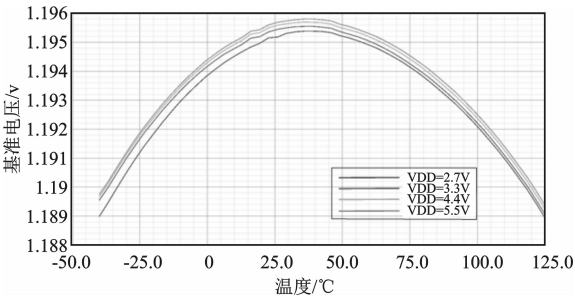


图 3 不同电源电压下基准电压随温度的变化曲线

图 3 是不同电源电压下基准电压随温度变化的曲线.由于带隙基准是一阶补偿,所以曲线只含有一个极点,可以得到在 3.3 V 电源电压下,基准的温度系数为 30.3 ppm.当电源电压变化时,温度系数有一定的变化,最差的情况出现在电源电压为 2.7 V 时,此时温度系数为 32.6 ppm.虽然相比其他高阶温度补偿的带隙基准,本文实现的温度系数并不突出,但电路结构简单且能满足大多数无线设备应用的需求.

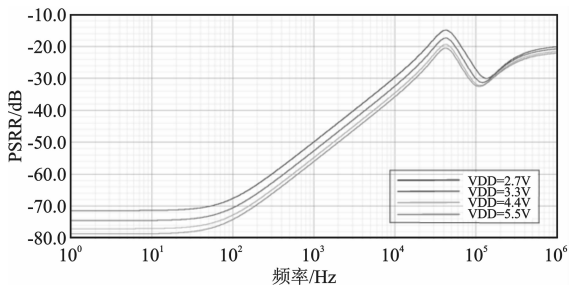


图 4 不同电源电压下电路 PSRR 值

不同电源电压下电路的 PSRR 如图 4 所示.在 5.5 V 电压下,100 Hz 处的 PSRR 值为-75 dB,1 kHz 处降为-55 dB,电源电压降低时 PSRR 只是略微降低.

为验证 A-SC 电流镜的作用,带隙基准分别采用 ST,SC 和 A-SC 结构测得 PSRR,如图 5 所示.可以看到采用 A-SC 电流镜的带隙基准,其 PSRR 比采用其他两种结构的在低频时高出近 30 dB,在高频时差别不大.而带隙基准的噪声频率范围主要集中在 1~1 kHz,所以 A-SC 电流镜结构使带隙的 PSRR 有较大的提升.

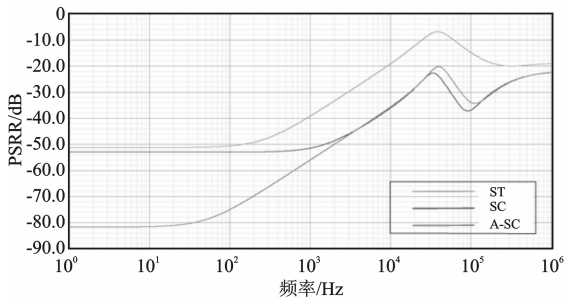


图5 基准分别采用 ST,SC 和 A-SC 时电路 PSRR 值

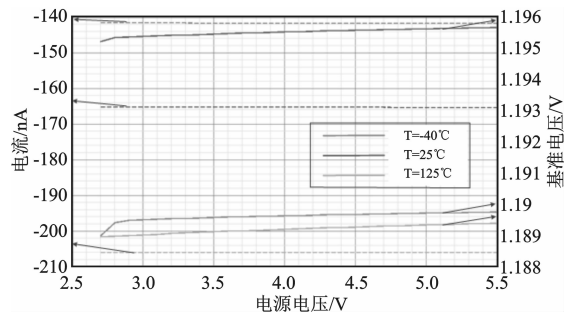


图6 不同温度下基准电压和电流随电源电压变化曲线

不同温度下基准电压和基准电流随电源电压的变化曲线如图 6 所示. 在 2.7~5.5 V 的电源电压范围内,室温下基准的线性调整率为 0.013%/V,即使最差的线性调整率也有 0.022%/V(温度为

-40℃). 所以基准的线性调整率在整个温度范围内都有较好的表现. 从图中还可以得到,当电源电压最低为 2.7 V 时,室温下电路的总电流为 165.25 nA,功耗为 446.2 nW,实现了低功耗的目标.

表 1 列出了本文与其他文献中低功耗亚阈值带隙基准源的性能对比. 从表中可以看出本文的电路实现了低功耗、高 PSRR,并同时实现了较低的温度系数和良好的线性调整率.

4 结束语

本文提出了一种低功耗、高电源抑制比、宽电源电压范围的亚阈值带隙基准源. 特点是采用了非对称共栅极自级联电流镜结构以及负反馈来提高电压源的电源抑制比和线性调整率. 电路在 Global Foundry 0.18 μm BCD 工艺下设计完成,仿真结果表明,在 2.7~5.5 V 的电源电压范围内,输出电压为 1.2 V. 在 2.7 V 电源电压下功耗为 446.2 nW. 在 3.3 V 电源电压下,-40~125℃ 的温度范围内,温度系数为 30.3 ppm/℃,室温时,线性调整率低至 0.013%/V,100 Hz 时,电源抑制比为-75 dB. 可适应在能量采集、无线传感网络及消费类电子产品等有低功耗高 PSRR 要求的系统中的应用.

表 1 性能总结与对比

典型指标	本设计	[6]	[7]	[8]	[9]	[10]	[11]
工艺(μm)	0.18	0.35	0.13	0.18	0.25	0.35	0.18
电源电压范围(V)	2.7~5.5	1.4~3	2.5	1.1~3.3	1.5~4.5	> 0.85	0.8~3.3
基准电压(V)	1.2	0.745	1.473	1.18	1.25	1.22	1.18
温度范围(℃)	-40~125	-20~80	-40~85	-20~80	-50~150	-20~100	-30~125
温度系数(ppm/℃)	30.3	±7	±25.3	±215	±50	±44	±9.3
最低功耗(nW)	446.2@ 2.7V	300@ 1.4V	60750@ 2.5V	108@ 1.3V	400@ 1.5V	1200@ 0.85V	109@ 0.8V
线性度(%/V)	±0.013	±0.002	n/a	±0.45	±0.2	n/a	±0.16
PSRR@100Hz (dB)	-75	-45	-28	n/a	-60	n/a	-58

参考文献:

[1] Vullers R J M, Schaijk R V, Doms I, et al. Micropower energy harvesting [J]. Sol Sta Elec, 2009, 53(7): 684-693.

[2] Far A. A 220nA bandgap reference with 80dB PSRR targeting energy harvesting [C] // IEEE CCECE, Canada. 2016: 1-4.

[3] Cao T, Han Y, Liu X, et al. A 0.9-V high-PSRR bandgap with self-cascode current mirror [C]// IEEE ICCAS. 2012: 267-271.

[4] Zeki A, Kuntman H. High-linearity low-voltage self-cascode class AB CMOS current output stage [C]// Proceed ISCAS, Geneva. 2000: 257-260.

[5] De Souza M, Pavanello M A, FLANDRE D. Advantages of subthreshold operation of asymmetric self-cascode SOI transistors aiming at analog circuit applications [C]// IEEE S3S. 2015: 1-3.

[6] Ueno K, Hirose T, Asai T, et al. A 300 nW, 7 ppm/°C CMOS voltage reference circuit based on subthreshold Mosfets [C] // Proceed ASP-DAC. 2009: 95-96.

提升了本文算法进行模糊视频图像去噪的精度。

5 结束语

针对采用当前算法无法抵御外界因素干扰,存在影像配准选点误差大的问题,提出一种基于改进的模糊视频图像去噪算法. 实验仿真证明,所提算法影像去噪效果好,可以完成任意角度影像与点云的高精度去噪.

参考文献:

[1] 施兢业, 刘俊, 陆龚琪. 电力设备红外图像的小波阈值去噪方法研究[J]. 光学技术, 2017, 43(2): 162-165.

[2] 胡然, 郭成城, 杨剑锋. 基于小波阈值和主成分分析的视频去噪算法[J]. 计算机科学, 2016, 43(4): 290-293.

[3] 辛元超, 张君安, 方舟. 改进的自适应小波阈值去噪新算法[J]. 计算机与数字工程, 2016, 44(6): 1151-1153.

[4] 刘冰, 刘雪梅. 基于改进小波阈值去噪的图像增强算法[J]. 微型机与应用, 2017(14):39-42.

[5] 李朋, 余谅. 一种改进的小波阈值去噪方法[J]. 现代计算机, 2016(7):72-75.

[6] 刘冰, 刘雪梅. 基于连续小波阈值去噪算法的目标检测研究[J]. 现代计算机, 2017(14):64-68.

[7] 范立静, 王聪. 数据驱动紧框架在灰色图像去噪中的应用[J]. 电子设计工程, 2017, 25(15):180-183.

[8] 张杰, 史小平. 结合压缩感知和曲波的天文图像去噪[J]. 光学精密工程, 2017, 25(5):1387-1394.

[9] 张超, 陈青. 基于小波变换的图像去噪[J]. 电子科技, 2017, 30(3):8-10.

[10] 张华. 低分辨图像的去噪优化过程仿真分析[J]. 计算机仿真, 2016, 33(5):397-400.

作者简介:

鲍金男, (1983-), 硕士, 讲师. 研究方向为视频编辑及处理. E-mail:h13467985201@163.com.

(上接第 112 页)

[7] Colombo D, Werle F, Wirth G, et al. A CMOS 25, 3 ppm/C bandgap voltage reference using self-cascode composite transistor [C] // IEEE LASCAS, 2012: 1-4.

[8] Hirose T, Ueno K, Kuroki N, et al. A CMOS bandgap and sub-bandgap voltage reference circuits for nanowatt power LSIs [C] // IEEE A-SSCC, Asian. 2010: 1-4.

[9] Far A. A 400nW CMOS bandgap voltage reference [C]// IEEE ICEESE. 2013: 15-20.

[10] Annema A J. Low-power bandgap references fea-tur-

ing DTMOSTs [J]. IEEE J Sol Sta Circ, 1999, 34(7): 949-955.

[11] 朱智勇, 段吉海, 邓进丽, 等. 一种高性能超低功耗亚阈值基准电压源 [J]. 微电子学, 2016, 46(6): 740-745.

作者简介:

杨艺丹女, (1993-), 硕士研究生. 研究方向为模拟集成电路设计.

赵梦恋(通讯作者) 女, 博士, 副教授. 研究方向为模拟集成电路设计. E-mail:zhaoml@zju.edu.cn.