

引用格式: 酒耐霞, 王立新. 一种宽电源电压快速响应的 LDO 设计[J]. 微电子学与计算机, 2020, 37(3): 20-25. [JIU N X, WANG L X. LDO design for fast response of wide power supply voltage [J]. Microelectronics & Computer, 2020, 37(3): 20-25.]

一种宽电源电压快速响应的 LDO 设计

酒耐霞^{1,2}, 王立新¹

(1 中国科学院 微电子研究所, 北京 100029; 2 中国科学院大学, 北京 100049)

摘 要: 基于 0.35 μm 工艺, 设计了一种工作在 15~30 V 的宽电源电压的高电源抑制比(PSRR)、快速瞬态响应的线性 LDO. 该 LDO 主要包含电源电压预调节模块、基准源模块、误差放大器模块. 电源电压预调节模块, 降低输入电压波动范围, 同时采用了 PSRR 增强电路, 提高 LDO 的线性稳定性和 PSRR; 误差放大器模块, 采用了一种带正反馈增益增强差分放大器电路, 提高了电路的增益, 同时采用双环反馈技术, 提高 LDO 的瞬态响应速度. 仿真结果表明: 输出电压为 5 V, PSRR 低频时为 128 dB, 100 kHz 时为 60 dB, 瞬态响应时间约为 0.1 μs .

关键词: 宽电源电压; 反向嵌套米勒补偿; 快速响应; 电源抑制比

中图分类号: TP46

文献标识码: A

文章编号: 1000-7180(2020)03-0020-06

LDO design for fast response of wide power supply voltage

JIU Nai-xia^{1,2}, WANG Li-xin¹

(1 Institute of Microelectronics of Chinese Academy of Sciences, Beijing 100029, China;

2 University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: Based on the 0.35 μm process, a high power supply rejection ratio (PSRR) and fast transient response linear LDO was designed. The LDO consists of a power supply voltage pre-regulation module, a reference source module and an error amplifier module. The power supply voltage pre-regulation module reduces the input voltage fluctuation range. Meanwhile, PSRR enhancement circuit is adopted to improve the linear stability of LDO and PSRR. The error amplifier module adopts a differential amplifier circuit with positive feedback gain to improve the gain of the circuit, and at the same time adopts double-loop feedback technology to improve the transient response speed of LDO. Simulation results show that the output voltage is 5 V, the PSRR low frequency is 128 dB, 100 kHz is 60 dB, and the transient response time is about 0.1 μs .

Key words: wide power supply voltage; reverse nested miller compensation; fast transient response; power supply rejection ratio

1 引言

对于工作在一个比较大的电压范围内的芯片, 一般会使用低压差线性稳压器技术(LDO)设计一个片内低压电源, 为芯片内部的电路进行供电. 片内低压电源极大的减少了高压器件的使用, 减小芯片的面积, 降低了功耗, 提高电路的稳定性^[1].

本文对传统的基准电压源进行改善, 在响应速

度、稳定性、电源抑制比等性能方面, 得到提升^[2]. 伪电源电压技术, 对输入电压进行预稳定, 并采用了 PSRR 增强电路, 通过负反馈提高电路的线性稳定性和电源抑制比. 运算放大器(EA), 在传统的差分基础上, 加入正反馈结构, 进一步提高电路的增益; EA 为三级运放, 只有中间级为反向级, 采用带有电流跟随器的反向嵌套米勒补偿(RNMCCF)进行频率补偿^[3], 由于第一、二级间的补偿电容与输出级没

有连接,相对于其他基于米勒效应的补偿方法,该结构具有固有的带宽潜力.对于传统的单环 LDO 结构,本文实现了双环负反馈电路,增加输出随负载变化的瞬态响应速度^[4].

2 LDO 电路核心模块的分析

本文所设计的 LDO 核心电路主要为电源电压预调节模块、带隙基准源模块和正反馈增益增强、快速响应差分误差放大器模块. LDO 稳压器的结构如图 1 所示.

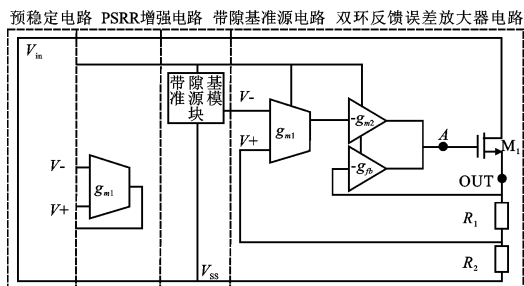


图 1 LDO 稳压器的结构

2.1 电源电压预调节模块分析

电源电压预调节模块,采用差分误差放大器构成反馈环路来实现 PSRR 增强的功能,并与偏置电路共同实现预稳压^[5].本方法适用于高压芯片当中.电路包含两部分:自偏置电路和误差放大器构成的 PSRR 增强电路.电路框图如图 2 所示.

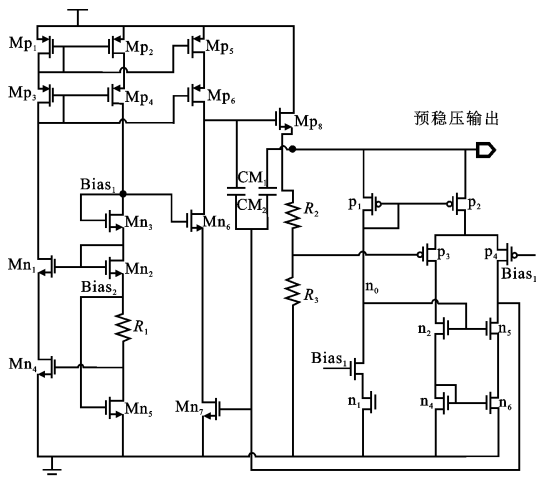


图 2 预稳压电路的结构图

自偏置电路模块,利用电流镜的原理,产生了一个独立于供电电源 VDD 的二次电源模块,避免 VDD 直接供电,在很大程度上提高了电路的 PSRR.偏置电路中,所有 MOS 器件均工作在饱和区,电路利用两个 NMOS 器件的栅源电压之差,形

成了与电源电压无关的偏置电流 I_{R1} 和偏置电压 V_{bias1} 、 V_{bias2} :

$$I_{R1} = \frac{V_{nGS5} - V_{nGS4}}{R1} \quad (1)$$

$$V_{bias1} = V_{GS5} + V_{GSn2} + V_{GSn3} \quad (2)$$

$$V_{bias2} = V_{GSn5} \quad (3)$$

从公式当中可知,偏置电流和偏置电压, MOS 的 V_{GS} 之差,与电源电压 VDD 无关,由此形成了独立于 VDD 的二次电压.其中,偏置电流为预稳压模块供电,偏置电压为 PSRR 增强电路提供工作电压.

差分运放与偏置电路中的 MOS 器件构成了高增益多级运算放大器,较高的增益减小输入失调的影响,提高 PSRR.同时,这种形式的差分输入运算放大器,可以进一步改善电路的电源抑制比^[5].运算放大器与偏置电路构成了负反馈电路,提高了二次电源的稳定性,将宽输入范围的电源电压转换成相对稳定的二次电源.

PSRR 增强电路的第一阶输入级, $n2$ 和 $n5$ 形成 cascode 结构,进一步增大了电路的线性稳定性,提高电路 PSRR,同时减小了噪声.

2.2 误差放大器原理分析

误差放大器是 LDO 的核心电路之一,其决定着整体电路的性能和精度.误差放大器通过交叉耦合正反馈结构,产生了一个负电阻,并获得了一个非常高的增益.误差放大器补偿网络采用反向嵌套米勒补偿结构,与其他补偿结构相比,减小了补偿电容对输出负载的影响,补偿网络中插入电流跟随器,改善了电路的增益带宽积和稳定性^[6]. LDO 的瞬态响应速度,采用双环路负反馈结构,通过增加一个快速响应的前馈通路来提高.

2.2.1 误差放大器及补偿电路分析

图 3 为采用电阻交叉耦合的正反馈增益增强差分运算放大器^[7].交叉耦合的 MOS 器件 M_{1a} 和 M_{2a} 通过正反馈产生了一个负的跨导,增大差分运算放大器的增益.

根据电路的对称性,可以得到 X、Y 结点电压变化关系为:

$$V_X \approx -V_Y \quad (4)$$

电路的增益为:

$$\frac{V_{out1}}{V_{in1}} = \frac{-g_{m1}}{\frac{1}{R_P} + \frac{1}{R_N} - G_m} \quad (5)$$

式中, R_P 为 PMOS 器件 M_7 、 M_9 构成的输出电阻:

$$R_P = g_{m7} r_{o7} r_{o9} + r_{o7} + r_{o9} \approx g_{m7} r_{o7} r_{o9} \quad (6)$$

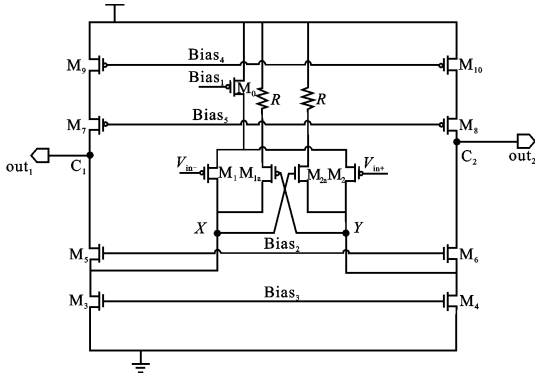


图 3 电阻交叉耦合的正反馈增益增强差分运算放大器

R_N 为 M_3 、 M_5 及放大 MOS 器件 M_1 、正反馈 MOS 器件 M_{1a} 和 R 构成的输出电阻:

$$R_N \approx (r_{o5} // R_p) \left(\frac{1}{r_{o5}} // g_{m5} \right) (r_{o3} // r_{o1}) \quad (7)$$

G_m 为正反馈 MOS 器件 M_{1a} 和 R 产生的负跨导:

$$G_m \approx \frac{g_{m1a} (R // r_{o1a} // \frac{1}{g_{m1a}})}{(R_p // r_{o5}) \left(\frac{1}{r_{o5}} // g_{m5} \right) R} \quad (8)$$

与传统的折叠 cascode 结构的电路相比,由于正反馈电路结构产生了负的跨导,使差分运算放大器的增益得到一定的增大.但是设计时,需要注意若是 G_m 过大,会使电路不稳定.

2.2.2 误差放大器及补偿电路分析

图 4 为误差放大器及补偿网络的结构图,其中第二阶为反向运算放大器, r_{oi} 、 C_{oi} 为第 i 级运放的输出电阻和电容. 补偿网络包含两部分: C_{cl} 、运放 CF 组成的外部补偿结构, C_{c2} 、运放 CF 组成的内 @ 部补偿结构.

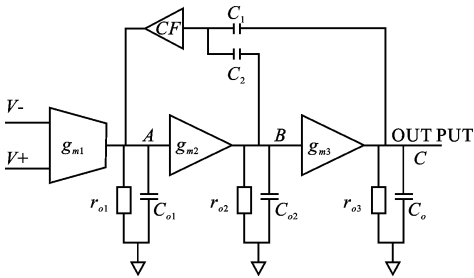


图 4 误差放大器及补偿网络的结构图

简单的双电容补偿结构的三阶运算放大器,产生三个极点,且补偿电容由于前馈作用,引入了一个右平面 RHP(Right half plane)零点和一个左平面 LHP(Left half plane)零点,且 RHP 零点更接近原点,使电路的相位裕度更差,降低电路的稳定性. 在

补偿电容前加一电流跟随器电路,由于电流跟随器的输入阻抗较低,使补偿电容前馈回路的零点位置发生移动^[8]. 记电流跟随器的输入电阻为 r_c ,根据小信号电路等效模型,可得电路的传输函数为:

$$A(s) = \frac{-A_0}{\left(1 + \frac{s}{\omega_{p1}}\right) \left[1 + \frac{C_{c1} C_{c2} r_c s^2}{g_{m3} (C_{c1} + C_o)}\right] \left[1 + \frac{C_{c2} (C_{c1} + C_o)}{g_{m3}} s\right] \left[1 + \frac{C_{c1} C_o r_c}{(C_{c1} + C_o) g_{m2} r_{o1}} s\right]} \quad (9)$$

式中, A_0 为低频时电路的增益:

$$A_0 = g_{m1} r_{o1} g_{m2} r_{o2} g_{m3} r_{o3} \quad (10)$$

电路的极点位置:

$$\omega_{p1} = -\frac{1}{r_{o1} g_{m2} r_{o2} g_{m3} r_{o3} C_{cl}} \quad (11)$$

$$\omega_{p2} = -\frac{g_{m3}}{C_{c2} (C_{c1} + C_o)} \quad (12)$$

$$\omega_{p3} = -\frac{(C_{c1} + C_o) g_{m2} r_{o1}}{C_{c1} C_o r_c} \quad (13)$$

$$\omega_{GBW} = \frac{g_{m1}}{C_{cl}} \quad (14)$$

为保证零点为实数,需要对电流跟随器进行限制:

$$r_c \leq 4 \frac{C_{c1} C_{c2}}{g_{m3} (C_{c1} + C_{c2})^2} \quad (15)$$

电流跟随器的电阻 r_c 满足公式(15)时,可以得到两个均为负的实数零点,即 LHZ 零点:

$$\omega_{z1} = -\frac{1}{r_c (C_{c1} + C_{c2})} \quad (16)$$

$$\omega_{z2} = -\frac{g_{m3} (C_{c2} + C_{c1})}{C_{c2} C_{c1}} \quad (17)$$

根据以上三个约束公式(15) ~ (17) 可知, ω_{z2}

与原点的距离,可以达到 ω_{z1} 的四倍. 此外,若 $\frac{C_{c1}}{C_{c2}} \ll$

$\frac{g_{m2} r_{o1}}{4}$ 时, $\omega_{p2} \ll \omega_{p3}$. 故 ω_{z2} 、 ω_{p3} 对相位裕度的影响

可以忽略. 如果取 $C_{c1} \ll C_{c2}$, 则 $\omega_{z1} > \omega_{p2}$, 零点并不影响电路的 ω_{GBW} , 且能在一定程度上改善电路的相位裕度, 提高电路的稳定性.

2.2.3 误差放大器双环反馈网络分析

双环负反馈网络相对于传统的单环反馈网络来说,在保证单位增益带宽不变的前提下提高直流增益,通过一种快速响应的前馈电路来提高整体电路的稳定性和瞬态响应速度^[9]. 图 5 为反馈网络的原理图.

因为信号通过内环反馈回路的路径短,因此一

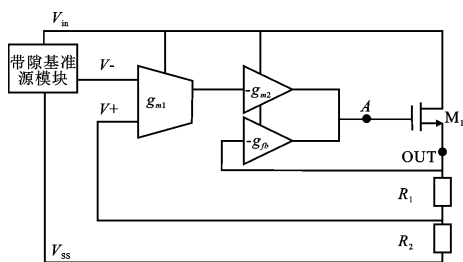


图5 双环反馈网络的原理图

g_{mb} 阶电路响应速度很快,当负载变大、输出电压突然变小, $-g_{mb}$ 阶电路快速响应,使 A 点的电压增大,使输出电压快速稳定;当负载变小、输出电压突然增大, $-g_{mb}$ 阶电路使 A 点的电压降低,使输出电压快速稳定。总之,在负载阶跃变化时,由于 $-g_{mb}$ 阶电路的前馈作用,系统的瞬态性能大大改善。双环 LDO 稳压电路显著提高了 LDO 整体电路的稳定性和瞬态响应。

2.2.4 带隙基准源电路(BGR)模块

图6自偏置共源共栅结构构成的带隙基准源模块^[10],减小了沟道长度调制效应带来的匹配失调,改善了电路的电源抑制比,并增大电路的输出电阻,实现较为理想的电流源,间接地减小了结点 A、B 的电压误差^[11]。PMOS 管 $P_1 \sim P_9$ 构成 PMOS 电流镜,其中,第三支路的 PMOS 管 $M_7 \sim M_9$ 的宽长比分别为第一、第二支路 $P_1 \sim P_6$ 的 k 倍,第一、二支路 PMOS 管宽长比对应相同,可以达到支路电流的关系:

$$I_3 = k I_2 = k I_1 \quad (18)$$

NMOS 管 $N_1 \sim N_4$ 构成电压钳位电路,使 A、B 两点的电压相同,电阻 R_1 上的压降为:

$$V_{R1} = V_{BE2} - V_{BE1} = \Delta V_{BE} \quad (19)$$

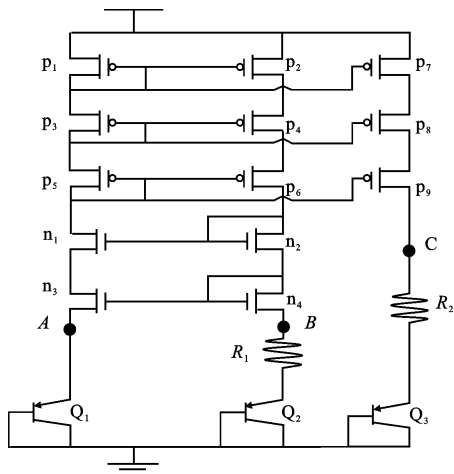


图6 自偏置共源共栅结构

Q_1 的尺寸为 Q_2 的 n 倍,若忽略三级管的基极电流,则有:

$$\Delta V_{BE} = V_T \ln\left(\frac{n I_0}{I_{S1}}\right) - V_T \ln\left(\frac{I_0}{I_{S2}}\right) = V_T \ln n \quad (20)$$

$$I_1 = I_2 = \frac{\Delta V_{BE}}{R_1} = \frac{V_T \ln n}{R_1} \quad (21)$$

带隙基准源输出电压 V_C 为:

$$V_C = I_3 R_2 + V_{BE3} = k \frac{V_T \ln n}{R_1} R_2 + V_{BE3} \quad (22)$$

第一项为正温度系数的电压,第二项为负温度系数的电压。通过调节 $\frac{R_2}{R_1}$ 的比值,可以得到与温度无关的基准电压 V_C 。

3 LDO 电路结构实现及分析

图7为整体电路原理图,电路可以分为四个部分:第一部分为电路的自偏置部分,为带隙基准源模块和误差放大器模块提供稳定的预稳定电压;第二部分为 PSRR 增强电路,差分运放与自偏置部分相结合,增大了电路的增益,且构成负反馈回路,提高电路的 PSRR 和线性稳定性;第三部分为自偏置共源共栅带隙基准源,共源共栅结构减小了沟道效应带来的误差,且增大电路的输出电阻,改善了电路的电源抑制比;第四部分为误差放大器,误差放大器是由三级运放、带有电流跟随器的反向嵌套米勒补偿网络组成的电路;输入端 pMOS 管 p_{16b} 和 p_{17b} 构成交叉耦合的正反馈增益增强结构,用 pMOS 器件 p_{14} 、 p_{15} 代替电阻,利于电路集成,且使电路总面积减小;输出端构成了双环反馈回路,极大地提升了输出随负载发生变化的响应速度和稳定性。

4 实验结果及分析

4.1 误差放大器开环频谱图

误差放大器开环频谱图如图8所示,低频增益约为 119 dB,GBW 为 47 MHz,相位裕度为 57°。

4.2 温度特性

输出电压随温度特性变化曲线如图9所示,可以计算出电路的温度系数为:2.15 ppm/°C。

4.3 线性调整率分析

从线性调整率仿真结果图10可以看出,当输入电压为 12 V 时,输出电压基本稳定在 5 V;当输入电压在 9.96 V 时,输出趋于稳定;当输入电压为 15 ~ 40 V 时,输出电压变化范围约为 4.996 2 ~ 4.996 7 V,波动范围为 0.5 mV。

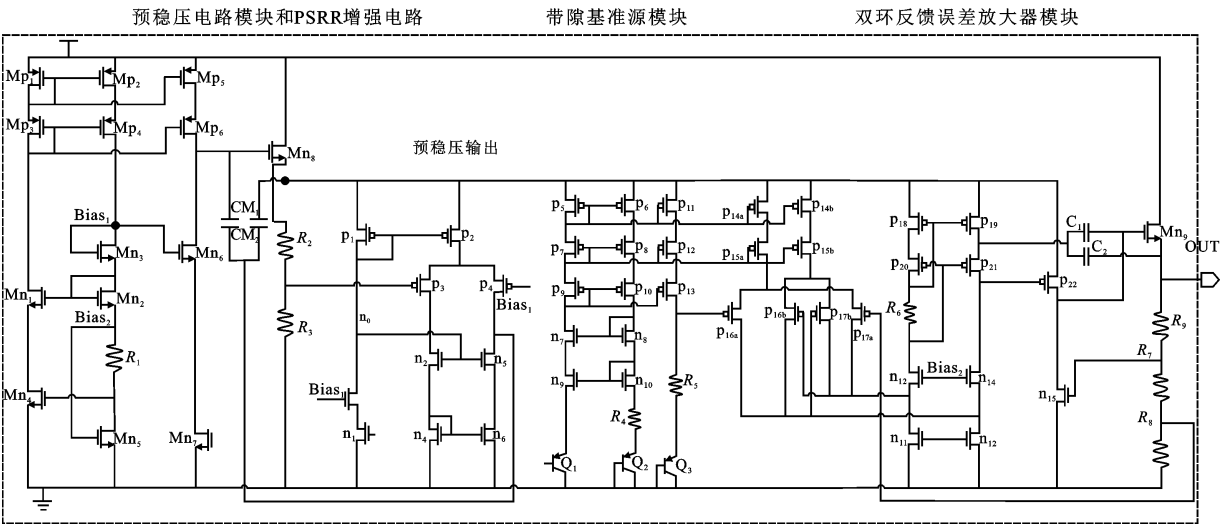


图 7 整体电路原理图

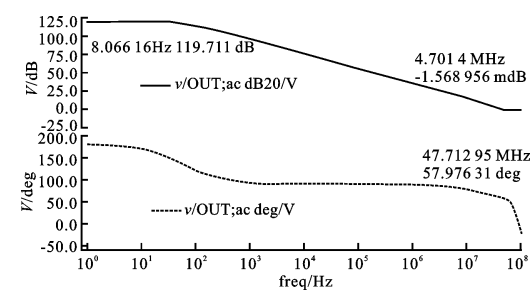


图 8 误差放大器频谱图

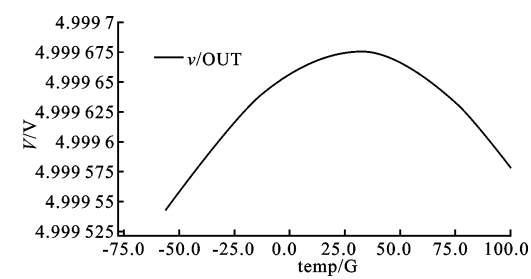


图 9 稳定变化曲线图

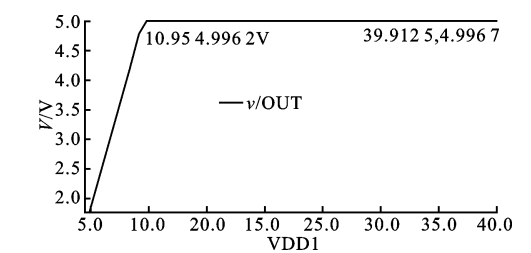


图 10 线性调整率仿真图

4.4 电源抑制比(PSRR)

从仿真结果图 11 中可知,低频时电路的 PSRR 约为 128 dB,100 kHz 时,PSRR 约为 60.21 dB,具有良好的电源抑制比。

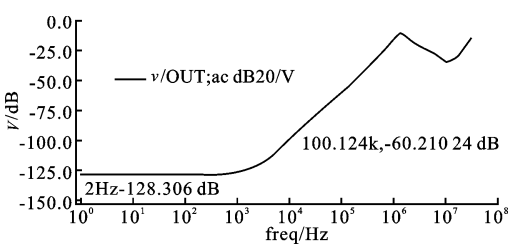


图 11 电源抑制比仿真图

4.5 瞬态响应速度分析

当负载电流发生变化时,变化率为 300 mA/ μ s,输出信号范围变化不大,当输出信号变化范围为 4.990~5.010 V 时,输出稳定时间为 0.055 μ s/0.1 μ s:

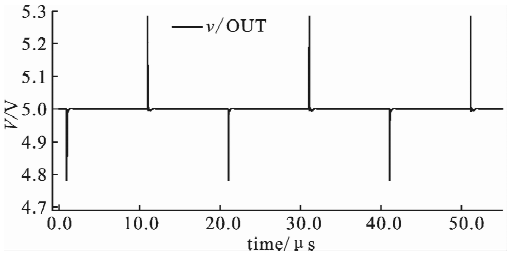


图 12 瞬态响应速度

仿真结果与文献[9]的结果对比如表格 1 为。

表 1 LDO 性能比较

Technology	AMS0.6 μ m CMOS	TSMC0.35 μ m 2P4M	TSMC0.35 μ m 2P4M	This paper 0.35 μ m
Input Voltage/V	1.5~4.5	2~5	1.5~4.5	15~40
Output Voltage/V	1.3	1.8	1.2	5
Line Regulation/(%/V)	0.123	0.165	0.05	0.02
Settling Time/(0.5% error) (light load to heavy load)	<1 μ s	4 μ s	0.3 μ s	0.1 μ s

5 结束语

本文使用了预稳压电路技术,并通过 PSRR 增强电路,提高电路的稳定性和 PSRR. 误差放大器采用带有电电流跟随器的反向嵌套米勒补偿的补偿网络,实现了双环路负反馈电路,在保证单位增益带宽不变的前提下提高直流增益,提高了电路的稳定性和瞬态响应速度. 上述结论从仿真结果中得到了很好的验证.

参考文献:

- [1] 余泞江. Buck 型 DC-DC 开关电源的研究与设计[D]. 重庆:重庆邮电大学,2017.
- [2] 陈忠学,唐杰,章国豪. 一种快速瞬态响应的无片外电容 LDO 稳压器设计[J]. 微电子学与计算机,2016,33(12):85-88.
- [3] ROSARIO MITA,GAETANO PALUMBO, SALVATORE PENNISI. Design guidelines for reversed nested miller compensation in three-stage amplifiers[J]. Analog and Digital Signal Processing, 2003, 50(5): 227-233.
- [4] 蹇海荣,邹雪城,陈卫洁,等. 一种快速瞬态响应双环路 LDO 稳压器的设计[J]. 微电子学,2007,37(1): 132-135.
- [5] 来新泉,郭海朝,牟在鑫. 一种用于高压芯片的带隙基准源设计[J]. 电子器件,2008,31(4):1194-1196.
- [6] MITA R,PALTIMBO G,PENNISI S. Reversed nested miller compensation with current follower[C]//ISCAS 2001. The 2001 IEEE International Symposium on Circuits and Systems (Cat. No. 01CH37196). Sydney, NSW, Australia: IEEE, 2001:6-9.
- [7] PHUOC T TRAN, HERBERT L HESS, KENNETH V NOREN. Operational amplifier design with gain-enhancement differential amplifier[C]//IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society. Montreal, QC, Canada: IEEE, 2012: 6248-6253.
- [8] BHUPENDRA K, AHUJA. An improved frequency compensation technique for CMOS operational[J]. Solid-State Circuits, 1983,18(6):629-633.
- [9] LEI Q Q, YU N M, YANG Y. Low-dropout regulator design using Reverse Nested Miller compensation[C]//2015 IEEE 2nd International Future Energy Electronics Conference (IFEEEC). Taipei, Taiwan: IEEE, 2015:1-4.
- [10] 李亮,陈珍海. 一种共源共栅自偏置带隙基准源设计[J]. 电子与封装,2010,10(1):24-271.
- [11] 黎海明. 高性能 CMOS 带隙电压基准源的研究与设计[D]. 成都:电子科技大学,2006.

作者简介:

酒耐霞 女,(1994-),硕士研究生. 研究方向为 DC/DC 电路设计以及功率半导体器件开发.

E-mail:jiunaixia@ime.ac.cn.

王立新 男,(1976-),博士,研究员,博士生导师. 研究方向为半导体器件的开发及器件可靠性研究和电源管理、智能驱动等模拟电路.