

引用格式:雷婉,吴龙盛,李婷,等.一种宽电压范围电流基准的设计[J].微电子学与计算机,2020,37(8):49-54. [LEI W, WU L S, LI T, et al. Design of a current reference with wide voltage range[J]. Microelectronics & Computer, 2020, 37(8): 49-54.]

一种宽电压范围电流基准的设计

雷 婉, 吴龙盛, 李 婷, 时 光, 李倩敏
(西安微电子技术研究所, 陕西 西安 710054)

摘 要: 本文针对电流基准功耗大、电源电压范围窄的问题,设计了一款同时具备低功耗、宽电压范围、低温度系数的 CMOS 基准电流源。基准电流由 PTAT 电流和 CTAT 电流按一定比例系数相加产生,表现出与温度无关的特性。使用基于 CMOS 亚阈值特性的运放和自级联电流镜,扩大了电源电压范围,降低了电路整体功耗,提升了电路性能。电路基于 XFAB 0.35 μm CMOS 工艺进行设计,结果表明,基准电流为 5 μA ,在 $-25^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 温度范围内,温漂系数为 40 ppm/ $^{\circ}\text{C}$,电源电压为 2.5 V $\sim$ 6 V,功耗为 25 μA 。

关键词: 电流基准; PTAT; CTAT; 低功耗; 宽电压范围

中图分类号: TN432 **文献标识码:** A **文章编号:** 1000-7180(2020)08-0049-06

Design of a current reference with wide voltage range

LEI Wan, WU Long-sheng, LI Ting, SHI Guang, LI Qian-min
(Xi'an Microelectronics Technology Institute, Xi'an 710045, China)

Abstract: With the problem of large power consumption of current reference and narrow supply voltage range, a CMOS reference current source with low power consumption, wide voltage range and low temperature coefficient is proposed. The reference current is generated by adding a certain proportional coefficient between the PTAT and the CTAT current, exhibiting temperature-independent characteristics. Based on CMOS sub-threshold op amps and self-cascading current mirror, it expands the supply voltage range, reduces overall circuit power consumption, and improves circuit performance. The circuit is designed based on the XFAB 0.35 μm CMOS process. The result show that the reference current is 5 μA , the temperature drift coefficient is 40ppm/ $^{\circ}\text{C}$ in the temperature range of $-25^{\circ}\text{C} \sim 125^{\circ}\text{C}$, the power supply voltage is 2.5 V $\sim$ 6 V, and the power consumption is 25 μA .

Key words: current reference, PTAT, CTAT, low power, wide voltage range

1 引言

电流基准广泛应用于 DAC/ADC、DC/DC 转换器、锁相环等,是大多数模拟以及数/模混合集成电路不可缺少的一部分。电流基准需要产生一个随电源电压、温度和工艺变化不敏感的稳定基准电流,以此来保证电路正常工作。通常电流基准的实现方式有以下两种:(1)使用 β 乘法器电路,用电压控制电流的温度系数,文献[1-2]使用了这种方式,此方式实现的基准电流电路结构简单,面积小,但受工艺

影响较大,不稳定,不易控制。(2)PTAT 电流结合 CTAT 电流,由双极型晶体管实现。文献[3~8]都使用了这种结构,该方式缺点是电路结构复杂,功耗略大,优点是基准电流温漂系数低,因此得到了广泛应用。

大多数电流基准只能工作在某一特定偏置电压范围内,文献[2]电源电压范围为 1.25 V $\sim$ 2 V,文献[9]电源电压范围为 1.4 V $\sim$ 3.6 V,这些电源电压范围比较小,限制了电流基准电路的使用,难以满足宽工作电压的需求。为了解决电源工作范围窄的

问题,本文在传统电流基准电路基础上,利用晶体管亚阈值特性和自级联电流镜结构,提出了一种宽工作电压范围低功耗的电流基准电路,具有功耗低、工作电压范围宽、精度高的优点.

2 基准电流源电路设计

综合考虑功耗、温漂系数等因素,本文采用方式(2)实现电流基准,采用双极型晶体管,生成一个 PTAT 电流和一个 CTAT 电流,PTAT 电流和 CTAT 电流相结合即可产生一个零温度系数电流.

要设计一个输出电流为 $5 \mu\text{A}$ 的电流基准,需满足以下条件:

$$aI_{\text{PTAT}} + bI_{\text{CTAT}} = 5 \mu\text{A} \quad (1)$$

$$a \frac{\partial I_{\text{PTAT}}}{\partial T} + b \frac{\partial I_{\text{CTAT}}}{\partial T} = 0 \quad (2)$$

将 $I_{\text{PTAT}} = \frac{V_T \ln 32}{R_1}$, $I_{\text{CTAT}} = \frac{V_{\text{BE}}}{R_2}$ 代入(1)式,并

对 T 求导得(3)式

$$\ln 32 \left(\frac{1}{R_1} \frac{\partial V_T}{\partial T} - \frac{V_T}{R_1^2} \frac{\partial R}{\partial T} \right) a + \left(\frac{1}{R_2} \frac{\partial V_{\text{BE}}}{\partial T} - \frac{V_{\text{BE}}}{R_2^2} \frac{\partial R}{\partial T} \right) b = 0 \quad (3)$$

根据 XFAB 工艺参数,可得到与电流基准有关的相关参数:

$$\frac{\partial V_{\text{BE}}}{\partial T} = -1.09 \times 10^{-3} \text{ V/K}$$

$$\frac{\partial V_T}{\partial T} = 0.126 \times 10^{-3} \text{ V/K}$$

$$\frac{\partial R}{\partial T} = -0.61 \times 10^{-3} \Omega/\text{K}$$

根据电流的量级选定电阻,将相关参数带入公式(1)(3),解得 $a \cong 1.6$, $b \cong 2.3$,因此 $1.6I_{\text{PTAT}} + 2.3I_{\text{CTAT}} = 5 \mu\text{A}$,分别产生一个 PTAT 电流和一个 CTAT 电流,通过电流镜镜像相应的倍数,将镜像后的 PTAT 电流和 CTAT 电流相加即可得到 $5 \mu\text{A}$ 的稳定电流.

3 各模块电路设计

文中所提出的电流基准电路分为四个模块:启动电路,PTAT 电流产生电路,CTAT 电流产生电路,电流加法器.启动电路实现的功能是当电流基准电路处于简并工作状态时,由启动电路对基准电路进行启动,使电路偏离 $I_B = 0$ 的输出状态,采用数字信号 STARTUP 控制 M12, STARTUP_1 控制 M13,当 ENN 低有效,且 STARTUP 为高、STAR-

TUP_1 为低时,电源和地之间形成通路,电路启动,启动之后,数字信号控制的管子完全关断,静态功耗几乎为零.

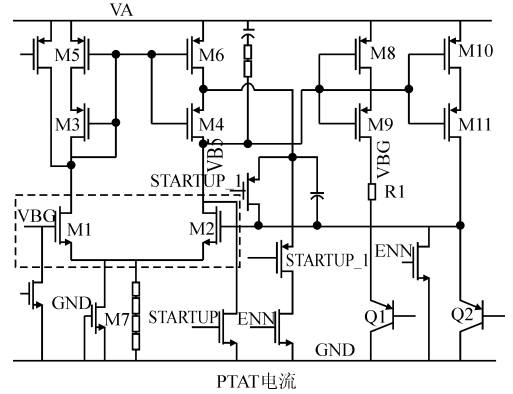


图 1 PTAT 电流产生电路

3.1 PTAT 电流产生电路

假设 M1、M2 栅压相等,可得流过 Q1、Q2 的电流 $I_{e1} = I_{e2} = (V_{\text{BE}2} - V_{\text{BE}1})/R_1 = \Delta V_{\text{BE}}/R_1 = (V_T \ln N)/R_1 = I_{\text{PTAT}} V_T$ 具有正的温度系数,因此 I_{PTAT} 具有正的温度系数.为了实现 M1、M2 栅压相等,需要大增益的运放.考虑到低功耗要求,可采用处于亚阈值区的 MOS 管,当 $V_{\text{GS}} < V_{\text{TH}}$ 时, MOS 管处于亚阈值区,流过的电流很小.

本文将 PTAT 电路中差分运放管设计在亚阈值区,如图 1 方框所示, M1、M2 工作在亚阈值区, M3 ~ M6 构成自级联结构.亚阈值运算放大器具有低功耗、高增益的特点,增益为:

$$A_V = g_{m1} R_{\text{out}} \quad (4)$$

式中, $g_{m1} = \frac{I_D}{nV_T}$, $R_{\text{out}} = r_{o2} \parallel (g_{m4} r_{o4} r_{o6}) \cong r_{o2}$

$$\text{代入公式(4)可得: } A_V = \frac{I_D r_{o2}}{nV_T} \quad (5)$$

相同结构、相同电流下管子处于饱和区的运放的增益为:

$$A_V = g_{m1} R_{\text{out}} = \frac{2I_D}{V_{\text{GS}} - V_{\text{TH}}} \cdot r_{o2} = \frac{I_D r_{o2}}{V_{\text{GS}} - V_{\text{TH}}/2} \quad (6)$$

$V_T = 26 \text{ mV}$, $V_{\text{GS}} - V_{\text{TH}} = 0.2 \text{ V}$, $1 < n < 3$, n 取 2,亚阈值区晶体管的跨导比饱和区跨导大 2 倍左右,可见,亚阈值运放比普通一级运放拥有更大的增益.大增益,确保运放输入的两点电压相等.

电源电压 2.5 V ,基准电流 $5 \mu\text{A}$,给各支路分配合理的电流,给各管分配合理的过驱动电压,根据电流公式计算每个 MOS 管的宽长比.

饱和区漏电流公式如公式(7)所示:

$$I_D = \frac{1}{2} \mu_n C_{OX} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (7)$$

亚阈值区电流公式如公式(8)所示:

$$I_D = I_0 K \exp\left(\frac{V_{GS} - V_{TH}}{nV_T}\right) [1 - \exp(-\frac{V_{DS}}{V_T})] \quad (8)$$

式中, M5 和 M6 采用倒比管, 可以忽略沟道长度调制效应. 运放的负载选用自级联结构, 输出阻抗大, 受负载影响小, 电流稳定.

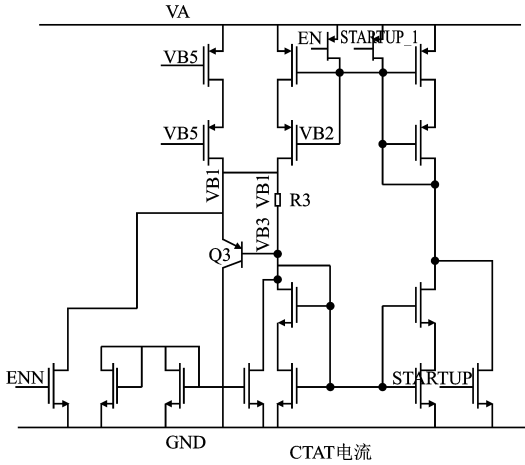


图 2 CTAT 电流产生电路

3.2 CTAT 电流产生电路

流过双极晶体管 Q3 的电流 $I_{e3} = V_{BE3}/R_3 = I_{CTAT}$, 由于 V_{BE} 具有负的温度系数, 因此 I_{CTAT} 也具有负的温度系数. 对应图 2 电路, I_{CTAT} 由双极晶体管 Q3 和电阻 R 产生.

电源电压 2.5 V, 基准电流 $5 \mu A$, 给每条支路分配合适的电流, 给各 MOS 管分别分配过驱动电压, 根据公式(7)(8)计算每个 MOS 管的宽长比. I_{CTAT} 的电流镜也采用自级联结构.

3.3 自级联电流镜

理论上, 电流源的输出阻抗应为无穷大, 但由于实际的 CMOS 器件受到很多非理想因素的影响, 如沟道调制效应等, 导致电流源的输出电阻为一个有限值, 而有限的输出电阻对带隙基准电压源的电源抑制比(PSRR)性能影响非常大. 为了增加电流源的输出电阻, 提高带隙基准电压源的 PSRR 性能, 拟采用共源共栅电流镜, 但是其消耗的电压余度较大, 为了解决这个问题, 满足在 2.5 V 低压电路也能正常工作, 本文采用自级联电流镜作为电流源的输出.

比较共源共栅电流镜和自级联电流镜的输出阻

抗和电压裕度, 下图 3 为共源共栅电流镜:

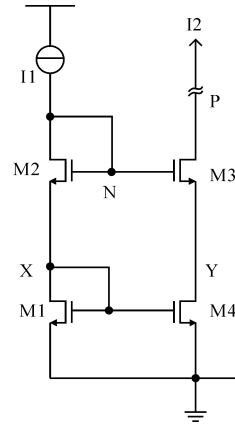


图 3 共源共栅电流镜

四个管子均在饱和区, I_2 精确复制 I_1 , 从输出端看进去的输出电阻: $r_{out} \cong (g_{m3} r_{o3}) r_{o4}$ 其中 $g_{m3} = \frac{2I_D}{V_{GS} - V_{TH}}$, $V_{GS} - V_{TH}$ 取 0.2 V

$$r_{o3} = \frac{2L}{1 - \frac{\Delta L}{L}} \frac{1}{I_D} \sqrt{\frac{qN_B}{2\epsilon_i} (V_{DS3} - V_{DS,sat})}, r_{o4} = \frac{2L}{1 - \frac{\Delta L}{L}} \frac{1}{I_D} \sqrt{\frac{qN_B}{2\epsilon_i} (V_{DS4} - V_{DS,sat})}$$

最小输出电压 $V_P = V_N - V_{TH} = V_{GS2} + V_{GS1} - V_{TH} = 2(V_{GS} - V_{TH}) + V_{TH}$ 相比经典电流镜输出电阻 r_o , r_{out} 增加至原来的 $g_{m3} r_{o4}$ 倍, 镜像电流精度高, 但最小输出电压增大了一个 V_{GS} , 这对于实现低压是非常不利的.

为了使电源电压低至 2.5 V 时, 电路也能正常工作, 本文采用了自级联电流镜. 下图 4 为自级联电流镜结构:

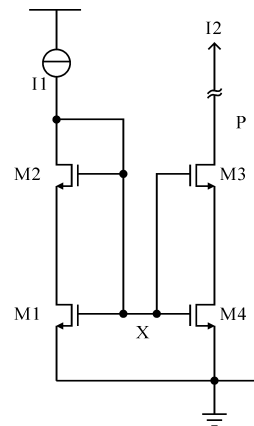


图 4 自级联电流镜

M2、M3 工作于亚阈值区, M1、M4 工作于饱和

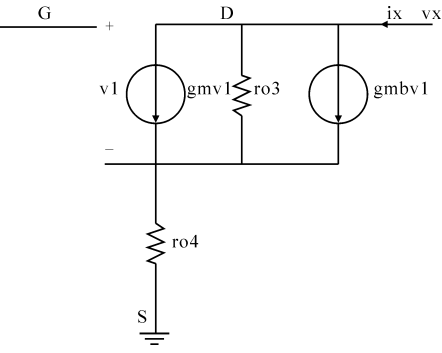


图 5 自级联电流镜输出端小信号结构

区,输出电流由 M1、M4 的尺寸决定,M2 给晶体管 M1 直流偏置,M3 起增大输出端阻抗的作用,M4 相当于一个电阻 r_{o4} 。

对 M3、M4 进行交流小信号分析,如图 5,得:

$$v_x = (i_x - g_m v_1 - g_{mb} v_1) r_{o3} + i_x r_{o4} \quad (10)$$

$$v_1 = 0 - i_x r_{o4} \quad (11)$$

根据公式(10)、(11) 解得 $r_{out} = (1 + g_m r_{o4} + g_{mb} r_{o4}) r_{o3} + r_{o4} \cong g_m r_{o3} r_{o4}$

根据亚阈值区电流公式(8) 计算亚阈值区跨导、电阻

$$g_m = \frac{I_D}{n V_T} \quad (12)$$

$$r_{o3} = \frac{dV_{DS3}}{dI} = \frac{1}{I_D \left(\frac{1}{1 - \exp(-\frac{V_{DS3}}{V_T})} - 1 \right) \frac{1}{V_T}} \quad (13)$$

$$r_{o4} = \frac{2L}{1 - \frac{\Delta L}{L}} \frac{1}{I_D} \sqrt{\frac{q N_B}{2 \epsilon_i} (V_{DS4} - V_{DS4, sat})} \quad (14)$$

亚阈值区 NMOS 管的漏源电压大于 0.1 V 时电流稳定,最小输出电压 $V_P = 0.1 + V_X - V_{TH} = 0.1 + V_{GS4} - V_{TH}$

从公式无法直接判断自级联结构的输出电阻和共源共栅的输出电阻,在 $V_A = 4 \text{ V}$ 时,通过仿真,自级联结构的输出电阻是 $9.9 \text{ M}\Omega$,共源共栅的输出电阻是 $11.9 \text{ M}\Omega$,自级联结构的输出电阻略小于共源共栅的输出电阻,最小输出电压却比共源共栅低了 $(V_{GS} - 0.1) \text{ V}$ 。

仿真经典电流镜、自级联电流镜和共源共栅电流镜,结果如图 6。

图 6 中,横坐标 R 为电流镜的外接负载,纵坐标 I 为电流镜的输出电流,从图 6 中可以看出,在不同的负载下,共源共栅电流镜电流变化最小,经典电流镜电流变化最大,自级联电流镜电流变化居中,间

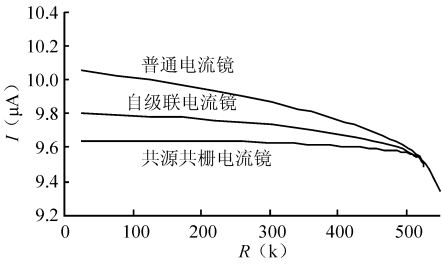


图 6 三种电流镜输出电流随负载变化

接证明了共源共栅电流镜输出阻抗大于自级联电流镜输出阻抗大于经典电流镜输出阻抗。

由此可见,自级联电流镜在输出端不需要高的电压摆幅,且仍然可以提供高的输出阻抗来获得高增益。

4 基准电流源仿真验证

(1)输出电流随温度的变化

仿真条件:负载 $1 \text{ K}\Omega$,电源电压 5 V ,温度从 $-25 \text{ }^\circ\text{C}$ 变化到 $125 \text{ }^\circ\text{C}$,输出电流变化如图 7:

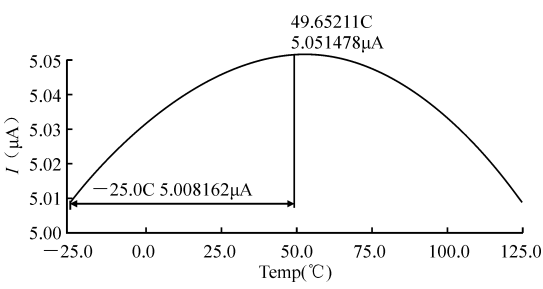


图 7 输出电流随温度变化

从图 7 中可以看出:温漂系数 $= \Delta I / (T \times I_{ref}) = 30 \text{ nA} / (150^\circ\text{C} \times 5 \text{ } \mu\text{A}) = 40 \text{ ppm}/^\circ\text{C}$

(2)输出电流随电源电压的变化

仿真条件:温度 $27 \text{ }^\circ\text{C}$,负载 $1 \text{ K}\Omega$,电源电压从 0 V 变化到 8 V ,输出电流变化如图 8。

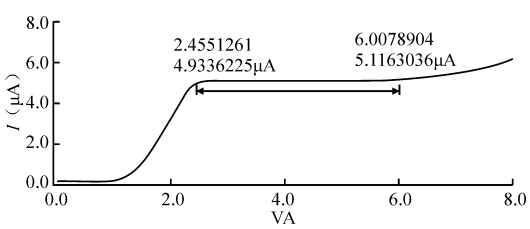


图 8 输出电流随电源电压变化

从图中 8 可以看出:电源电压 2.45 V 时,电流为 $4.934 \text{ } \mu\text{A}$,电源电压 6 V 时,电流为 $5.116 \text{ } \mu\text{A}$ 。超过 6 V 时,电流开始急速上升,不再稳定。

线性调整率 $= (182 \text{ nA} / 5 \text{ } \mu\text{A}) / (6 \sim 2.45) \text{ V} = 1.025\%$

(3)输出电流随负载电阻的变化

仿真条件:温度 27℃,电源电压 2.5 V,负载电阻从 10 Ω 变化至 100 kΩ,输出电流变化如图 9.

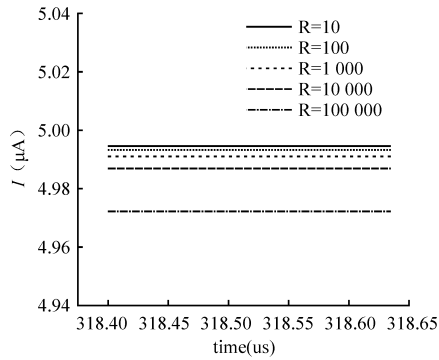


图 9 输出电流随负载电阻变化

从图 10 中可以看出:负载 10 Ω 时,电流为 4.994 μA;负载 100 kΩ 时,电流为 4.971 μA. 负载变化了 10 000 倍,电流仅变化了 22.02 nA,电流变

化非常小,基本稳定.

负载调整率 $= (22.02\text{nA}/5\text{ }\mu\text{A})/(100\text{k}-10)=0.000\text{ }004\%$

表 1 将本文电路与其他文献电路做了对比,与文献[1]、[2]、[5]、[8]相比,本文电路具有更宽的电源电压工作范围,在 2.5~6 V 范围内能正常工作,归因于使用了自级联电流镜和大尺寸的 MOS 管,自级联电流镜能在低压下工作,大尺寸的 MOS 管具有低的过驱动电压. 与文献[8]相比,本文电路具有更低的功耗,本文采用了亚阈值运放,亚阈值区电流很小,PTAT 电路和 CTAT 电路使用了大电阻,工作电流是纳安级别,电流很小. 与文献[2]、[5]、[8]比,具有更低的温漂系数,与文献[1]相比,在-25℃~75℃温度范围内,本文温漂略高一点. 为了进一步降低温漂系数,可以考虑高阶温度补偿.

表 1 本文电路与相关文献同类电路比较

	[5]	[1]	[2]	[8]	本文
工艺(um)cmos	0.35	0.18	0.18	0.5	0.35
电源电压(V)	3.3	0.7	1.2	3.3	2.5~6
功耗(uw)	NA	5.32	NA	151.8	62.5
温度范围(℃)	-20~100	-25~75	-40~120	-40~85	-25~125
基准电流(uA)	16	0.94	1.0	13.5	5
温漂(ppm/℃)	280	29	238	58.5	40

5 结束语

本文提出了一种低功耗高性能的 CMOS 基准电流源,具有温度系数低、宽电压范围、功耗低的特点. 电路采用 XFAB035 CMOS 工艺进行设计和仿真验证. 在-25℃~125℃温度范围内,温漂系数为 40 ppm/℃,电源电压范围为 2.5 V~6 V,功耗为 25 μA,实现了输出电流为 5 μA 的基准电流源. 负载调整率和线性调整率分别为 0.000 004% 和 1.025%,输出电流对负载和输入电压变化不敏感,稳定性很高. 与其他电路相比,本文电路具有更宽的电源电压范围和更低的功耗,适合应用在低功耗、宽压工作范围的电路设计.

参考文献:

[1] DE-ROSE R, ABBANO D, CRUPI F. Design of a sub-1-V nanopower CMOS current reference[C]. 2017 European Conference on Circuit Theory and Design (ECTD). Catania :IEEE Computer Society,2017:1-4.

[2] CALVO B, AZCONA C, MEDRANO N. A Compact Low-voltage First-order Temperature-compensated CMOS Current Reference[C]. 2013 European Conference on Circuit Theory and Design (ECCTD). Dresden:IEEE Computer Society,2013:1-4.

[3] CHOUHAN S S, HALONEN K. A modified CMOS nano-power resistorless current reference circuit[C]. 2014 10th Conference on Ph. D. Research in Microelectronics and electronics. Grenoble: IEEE Computer Society,2014:1-4.

[4] JAHAGIRDAR V, HIRUR R. CMOS Current Reference with Temperature Compensation [C]. 2015 IEEE International Conference on Electrical, Computer and Communication Technologies (ICECCT). Coimbatore:IEEE Computer Society,2015:286-289.

[5] YANG B, SHIN Y, LEE J. An Accurate Current Reference using Temperature and Process Compensation Current Mirror[C]. 2009 IEEE Asian Solid-State CircuitsConference. Taipei:IEEE Computer Society,2009: 241-244.

[6] COLOMBO D M, SOARES R, MATTOS F. Low Volt-

age Low Power Current Reference Circuit For Passive RFID Applications[C]. 2016 IEEE 7th Latin American Symposium on Circuits & Systems (LASCAS). Florianopolis; IEEE Computer Society, 2016;107-110.

[7] GUPTA S, RAYCHSUDHURI A. Fin-FET based Low Temperature Coefficient Current Reference Generator[C]. 2016 IEEE Annual India Conference (INDICON), Bangalore; IEEE Computer Society, 2016;1-4.

[8] CHEN Y, TAN X, YU B. A New All-in-One Bandgap Reference and Robust Zero Temperature Coefficient (TC) point Current Reference Circuit[C]. 2017 IEEE 12th International Conference on ASIC (ASICON), Guiyang; cIEEE Computer Society, 2017; 541-544.

[9] JAIN A, ALI A, KIRAN S. A High PSRR, Stable CMOS Current Reference using Process Insensitive TC of Resistance for Wide Temperature Applications[C].

2019 IEEE International Symposium on Circuits and Systems (ISCAS). Sapporo; IEEE Computer Society, 2019;1-5.

作者简介:

雷婉女, (1993-) 硕士研究生. 研究方向为高精度低温漂 DAC 设计. E-mail:1228995331@qq.com.

吴龙盛男, (1968-) 博士, 研究员. 研究方向为超大规模集成电路设计.

李婷女, (1985-) 博士, 高级工程师. 研究方向为数模混合集成电路设计.

时光男, (1988-) 硕士, 工程师. 研究方向为双极, MOS 和 Bi CMOS 集成电路工艺.

李倩敏女, (1988-) 硕士, 工程师. 研究方向为模拟集成电路设计.