

引用格式:梅琦,龙燕,刘智,等. 一种提高大电流 LDO 瞬态响应的技术[J]. 微电子学与计算机,2020,37(10):64-68. [MEI Q, LONG Y, LIU Z, et al. A technique for improving the transient response of high current LDO[J]. Microelectronics & Computer,2020,37(10):64-68.]

一种提高大电流 LDO 瞬态响应的技术

梅 琦,龙 燕,刘 智,姚思远,葛 梅,刘文平
(西安微电子技术研究所,陕西 西安 710064)

摘 要: 提出了一种有效提升大电流输出的低压差线性稳压器(LDO)瞬态响应的技术. 该技术采用新颖的电压双反馈环路,实现了带宽延展;采用摆率增强电路提高了功率管栅极节点的压摆率;采用输出电流泄放电路,加快了负载电流突降后的恢复. 基于 0.6 μm BiCMOS 工艺完成设计、流片. 结果表明:在 1 mA~5 A,斜率为 1.25 A/ μs 的负载突变情况下,输出电压下冲仅 30.8 mV,过冲仅 20.7 mV.

关键词: 低压差线性稳压器;瞬态响应;双反馈环路

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2020)10-0064-05

A technique for improving the transient response of high current LDO

MEI Qi, LONG yan, LIU Zhi, YAO Si-yuan, GE mei, LIU Wen-ping

(Xi'an Microelectronics Technology Institute, Xi'an 710054, China)

Abstract: A technique is proposed to improve the transient response of high output current low-voltage regulator (LDO). This technique uses a novel dual feedback loop which achieves the bandwidth extension and a slew rate enhancement circuit which enhances the slew rate at the gate of the power transistor and an output current discharge circuit which boosts the recovery speed of the output after the undershoot of the load current. Designed and fabricated with 0.6 μm BiCMOS process. The results show that the output voltage undershoot is only 30.8 mV and overshoot is only 20.7 mV under the condition of a load mutation of 1 mA to 5 A when the slope is 1.25 A/ μs .

Key words: low-dropout voltage regulator (LDO); transient response; dual feedback loop

1 引言

低压、大电流、快速瞬态响应是当前 LDO 的发展趋势之一. 在大规模集成电路芯片(如 CPU, DSP)中所需电流可达安培级,而当 LDO 为 CPU/DSP 供电时,由于其中各个模块的通断,会引起 LDO 负载电流的突变,进而导致 LDO 的输出电压出现毛刺,致使 CPU/DSP 可能出现误操作,甚至导致整体功能失常. 随着工艺的进步和工作频率的提高,特别地当负载电流范围很大时,这一问题愈加重,因此需要优化 LDO 的瞬态响应.

目前,国内外研究者提出了许多提升 LDO 瞬态响应的方案^[1-6],诸多方案的基本原理是提升系统环路带宽和各个节点压摆率. 然而大带宽和高摆率通常意味着大的静态电流,会降低效率. 另外,由于 LDO 作为一个负反馈系统需要高的环路增益保证输出

电压的精度,而同时实现高增益和大带宽提高了频率补偿的难度. 本文通过对 LDO 瞬态响应分析以及对双反馈环路结构分析,提出了一种提高大电流 LDO 瞬态响应的技术,并实现了良好的性能折衷.

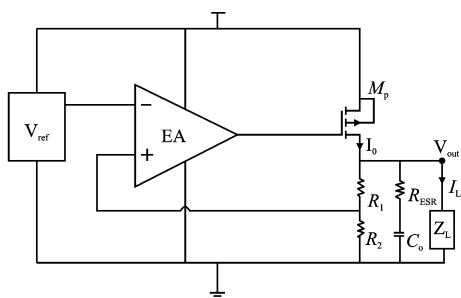


图1 LDO 的基本结构图

2 LDO 瞬态响应分析

LDO 的基本结构^[1]如图1所示,包括基准电压源,误差放大器,功率管,反馈电阻网络和输出电容.其工作原理是通过具有高增益的负反馈环路得到一个与基准电压成比例的输出电压 V_{out} ,同时具有一定的带载能力.但是 V_{out} 的稳定值受到负载电流 I_L 变化的影响,其瞬态精度取决于 LDO 的瞬态响应.

负载突变瞬态响应的典型情况如图2所示^[3-4].当负载电流 I_L 出现快速且大的变化时,环路无法即时调整功率管提供相应输出电流 I_o 来匹配 I_L 导致 V_{out} 产生瞬态尖峰.因此一般在输出端添加输出电容 C_o 用来改善瞬态尖峰,因为 C_o 可以提供部分 I_L 或者吸收功率管的部分 I_o .但是 C_o 产生的压降 ΔV_c 与其寄生的等效串联电阻 R_{ESR} 产生的压降变化 ΔV_{ESR} 会体现在 V_{out} 上,所以瞬态尖峰并不能消除.

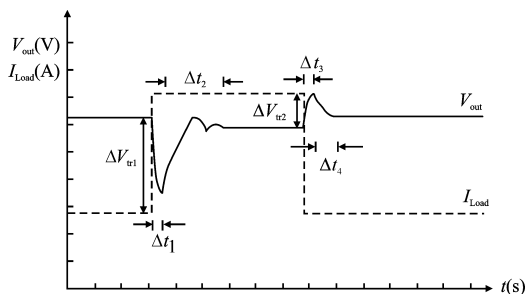


图2 典型的 LDO 负载突变瞬态响应

由图2可知,LDO 系统因为需要 Δt_1 (Δt_3) 的时长来对功率管栅极的大寄生电容放(充)电,引起了输出电压的下冲(上冲).下冲电压 ΔV_{tr1} 可表示为:

$$\Delta V_{tr1} = \Delta t_1 \times \frac{\Delta I_L}{C_o} + \Delta I_L R_{ESR} \quad (1)$$

式中, ΔI_L 代表负载电流的变化量; Δt_1 可用式(2)表示:

$$\Delta t_1 \approx \frac{1}{BW_{cl}} + C_{par} \times \frac{\Delta V_{par}}{I_{sr}}$$

$$= \frac{1}{BW_{cl}} + C_{par} \times \frac{\Delta I_L}{G_p \Delta I_{sr}} \quad (2)$$

式中, BW_{cl} , C_{par} , ΔV_{par} , I_{sr} , G_p 分别代表系统的闭环带宽,功率管寄生电容,功率管栅极电压变化量,功率管栅极的压摆电流,功率管跨导.

由式(1)可知,大的输出电容 C_o 可以减小 ΔV_{tr1} ,但是大电容会影响系统的集成度.小的 R_{ESR} 也可以减小 ΔV_{tr1} ,但是其产生的限流零点也会移到高频,因而在需要此零点进行频率补偿的方案里会带来稳定性的问题.

更好的方法是减小 Δt_1 ,由式(2)可知,小的 Δt_1 需大的闭环带宽,小的功率管寄生电容,大的功率管跨导和大的压摆电流.由于功率管需要一定的沟道长度保证功率管的漏电流,功率管的长度一般据此取一极小值而不能改变.另外减小功率管的宽度虽然可以减小功率管寄生电容但是会减小功率管跨导,导致对 Δt_1 的影响抵消,并且功率管宽度为最大输出电流和压差限制,所以不能通过增大功率管跨导和减小其寄生电容来优化瞬态响应,而只能通过增大闭环带宽和压摆电流来实现.

3 提升 LDO 瞬态响应技术

3.1 双反馈环路

传统的 LDO 一般采用单反馈环路结构,但是对于单反馈环路来说,同时实现高的环路增益和大的环路带宽使频率补偿的难度提高,而双反馈环路可以更好地解决这一问题.

对于两级放大的单反馈环路系统,其环路的传输函数可以表示为:

$$H_s(s) = A_1 A_2 \beta \frac{1}{\left(1 + \frac{s}{p_1}\right) \left(1 + \frac{s}{p_2}\right)} \quad (3)$$

式中, A_1 , A_2 , β 分别为第一级放大器的低频增益,第二级放大器的低频增益,反馈网络增益. p_1 为第一级输出节点的极点频率, p_2 为第二级输出节点的极点频率.且令 $p_1 < p_2$.为保证稳定性有

$$p_2 > GBW_s \approx A_1 A_2 \beta p_1 \quad (4)$$

如果将输出同时反馈到第二级放大器的输入使其变成双反馈环路,其传输函数可以表示为:

$$\begin{aligned} H_d(s) &= \frac{A_1 A_2 \beta_1}{\left(1 + \frac{s}{p_1}\right) \left(1 + \frac{s}{p_2}\right)} + A_2 \frac{A_2}{\left(1 + \frac{s}{p_2}\right)} \\ &= (A_1 A_2 \beta + A_2) \frac{\left(1 + \frac{s}{p_1 (A_1 \beta + 1)}\right)}{\left(1 + \frac{s}{p_1}\right) \left(1 + \frac{s}{p_2}\right)} \end{aligned} \quad (5)$$

此时双反馈环路的低频增益为 $A_1 A_2 \beta + A_2$, 略大于单反馈环路的低频增益 $A_1 A_2 \beta$, 而且单位增益带宽 GBW_d 约等于 $p_2 A_2$, 即第二级所形成的环路的单位增益带宽. 结合(4)式可得

$$GBW_d \approx p_2 A_2 > GBW_s \cdot A_2 \quad (6)$$

(6)式表明: 双反馈环路的单位增益带宽比单反馈环路的单位增益带宽的 A_2 倍还大. 由于闭环带宽等效为单位增益带宽, 综上: 双反馈环路不仅可以保持单反馈环路的环路增益, 而且具有更大的闭环带宽.

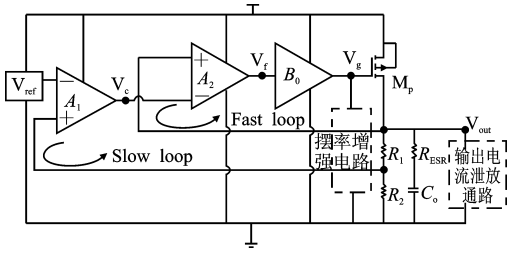


图3 双反馈环路的LDO结构图

基于上述原理, 提出了基于双反馈环路结构的LDO(如图3所示). 该LDO在基本的LDO结构的基础上增加了第二级放大级, 并在第二级放大级和功率管之间插入了一个缓冲级, 同时增加了一条从输出到第二级放大级输入的快速反馈通路, 因此形成了上述的双反馈环路的LDO.

LDO快反馈环路的具体实现电路如图4所示. 快反馈环路可实现快速的瞬态响应. 当负载电流突增时, 输出电压 V_{out} 下降, 与单反馈环路不同, 这个下降立即引起 Q_8 管的集电极电流减小从而使节点电压 V_d 减小. 同理, 当负载电流突降时, 输出电压 V_{out} 增加即时引起节点电压 V_d 增大. 因此不需要通过误差放大器的输出节点就可以直接响应输出电压的变化. 而由于需要足够的环路增益, 误差放大器的输出节点一般是一个需要较长延时的高阻低频节点.

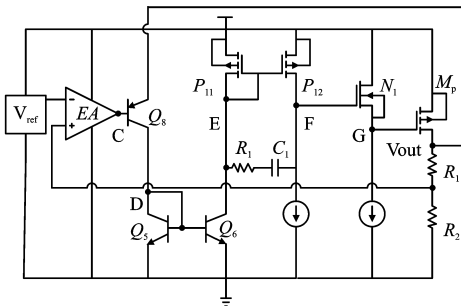


图4 快反馈环路具体实现电路

图5所示为电流环路的小信号等效模型, 由于米勒补偿将 V_f 节点移到了高频, 为求简化可忽略其影响, 总的环路增益可以表示为:

$$H_d(s) = g_{bp8} \cdot N \cdot M \cdot r_{o12} \cdot g_{mp} \cdot$$

$$R_{out} \frac{\left(1 + \frac{s}{Z_M}\right) \left(1 + \frac{s}{Z_{ESR}}\right)}{\left(1 + \frac{s}{P_E}\right) \left(1 + \frac{s}{P_G}\right) \left(1 + \frac{s}{P_{OUT}}\right)} \quad (7)$$

式中, g_{bp8} , N , M , r_{o12} , g_{mp} , R_{out} 分别是 Q_8 管的跨导, Q_5 管和 Q_6 管面积比, P_{11} 管和 P_{12} 管的尺寸之比, P_{12} 管的漏源电阻, 功率管跨导, 输出节点等效电阻.

$$P_E = \frac{1}{2\pi (1 + g_{mp12} \cdot R_f) g_{mp11-1} C_1} \approx \frac{1}{2\pi \cdot M \cdot r_{o12} C_1} \quad (8)$$

$$P_G = \frac{1}{2\pi R_g C_g} \approx \frac{g_{mn1}}{2\pi C_g} \quad (9)$$

$$P_{out} = \frac{1}{2\pi R_{out} C_o} \quad (10)$$

$$Z_M = \frac{-1}{2\pi (g_{mp12} - 1 - R_1) C_1} \approx \frac{1}{2\pi C_1 R_1} \quad (11)$$

$$Z_{ESR} = \frac{1}{2\pi R_{ESR} C_o} \quad (12)$$

式中, g_{mp11} , g_{mp12} , g_{mn1} 分别为各 MOS 管对应的跨导, R_f , R_g , R_{out} , C_o 分别为各节点对应的等效对地电阻和等效对地电容, C_g 为功率管等效寄生电容, C_1 为米勒电容, R_1 为米勒调零电阻.

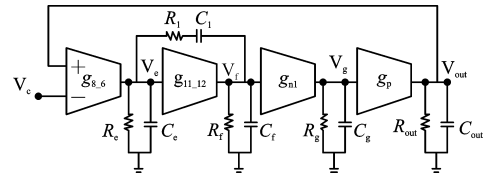


图5 快反馈环路小信号等效模型

总之, 由于快环路中存在三个极点, 增加了两个零点对其进行补偿使其得到了大的带宽, 结合前面的推论此时快反馈环路的单位增益带宽相当于系统的闭环增益带宽. 在负载为空载的最坏情况下, 保证其足够的相位裕度, 可以得到良好的稳定性, 且具有大的带宽来提供快速瞬态响应.

3.2 摆率增强电路

为了保证功率管具有足够的驱动电压以减小功率管面积, 采用了耗尽型 NMOS 源跟随器驱动功率管. 但是功率管栅极电容的放电电流受到其偏置电流的限制, 因此设计了摆率增强电路(如图6所示), 可以增大负载电流突增时对功率管栅极的放电电流, 同时因为是瞬态电流可以保证静态功耗.

在图 6 所示摆率增强电路中,通过合适的静态工作点设置,将 B_1 管设置在饱和区,此时 B_2, B_3, B_4 管关闭,此摆率增强电路可视为一个跨导放大器.图 6 中节点电压 V_d 即图 4 中的 V_d ,可视为输出电压 V_{out} 通过一个共基极放大器的输出,存在关系:

$$V_d = V_{out} \cdot g_{bp8} R_d \quad (13)$$

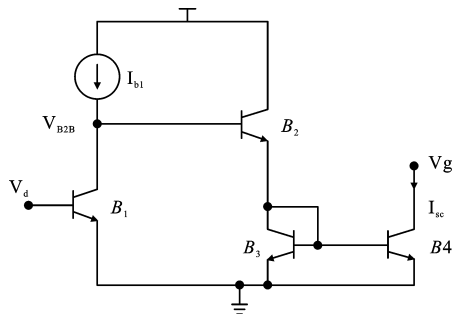


图 6 摆率增强电路

此摆率增强电路将检测到的 V_d 电压的变化转变为放大的电流 I_{sc} 对功率管栅极快速放电. I_{sc} 可表示为:

$$I_{sc} = V_d g_{b1} \beta_2 \cdot S_4 / S_3 \quad (14)$$

式中, $g_{b1}, \beta_2, S_4, S_3$ 分别为 B_1 管等效跨导, B_2 管的直流电流放大倍数, B_4 管的发射结面积, B_3 管的发射结面积.

为求简化忽略此电路的响应时间后,式(1)中的 Δt_1 可表示为:

$$\Delta t_1 \approx C_{par} \times \Delta V_{par} / I_{sc} \quad (15)$$

因此通过跨导放大器得到的经放大后的下拉电流 I_{sc} 可显著减小 Δt_1 的值,从而大大减小了负载突增时的下冲.

3.3 输出电流泄放电路

虽然通过双反馈环路结构的高带宽和耗尽型 NMOS 源跟随器的大的充电电流可快速响应负载电流突降,从而抑制输出电压的过冲,但是一般来说负载电流突降后由于

输出端对输出电容下拉电流有限,导致输出电压过冲后的恢复时间较长.因此设计了输出电流泄放通路(如图 7 所示),增大了负载电流突降后输出段的下拉电流,可以加快输出电压过冲后的恢复,同时因为是瞬态电流可以保证静态功耗.

在图 7 所示输出电流泄放电路中,通过合适的静态工作点设置,将 B_5 管和 B_6 管设置在放大区,且 B_7 管关闭.则 B_5 管, B_6 管组成的级联放大器放大 V_d 电压的变化,并通过 B_7

管转换成电流对输出节点放电.此电路将 V_d 电压的变化转变为放大的电流 I_{so} ,可表示为:

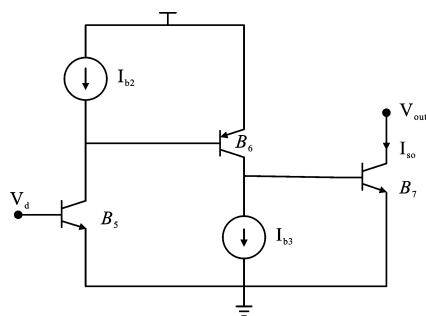


图 7 输出电流泄放电路

$$I_{so} = I_{s7} \exp(V_d g_{b5} r_{ob5} g_{b6} r_{ob6} / V_T) \quad (16)$$

式中, $I_{s7}, g_{b5}, r_{ob5}, g_{b6}, r_{ob6}$ 分别表示 B_7 管的饱和电流, B_5 管的跨导, B_5 管的输出电阻, B_6 管的跨导, B_6 管的输出电阻, $V_T = kT/q$, k 为波尔兹曼常数, T 为热力学温度, q 为电子的电量.

4 测试结果分析

基于 $0.6 \mu\text{m}$ BiCMOS 工艺应用本文所提技术完成了 LDO 设计.流片.对于本设计 LDO 的性能参数,侧重给出了 AC 特性曲线(如图 8 所示)和瞬态响应曲线(如图 9 所示).

当负载电流为 1A 时该双反馈环路 LDO 的 AC 特性曲线如图 8 所示,结果表明:该 LDO 相位裕度为 61.4° ,单位增益带宽为 187.12 kHz ,可以实现良好的稳定性同时具有较大的带宽.瞬态响应曲线如图 9 所示,对于 $1\text{mA} \sim 5\text{A}$ 的负载电流突变,电流变化的斜率设为 $1.25 \text{ A}/\mu\text{s}$,输出电压的下冲为 30.8 mV ,过冲为 20.7 mV ,保证了输出值的瞬态精度在 1% 以内.同时静态电流仅 $109 \mu\text{A}$,实现了瞬态响应与静态功耗的良好折中.

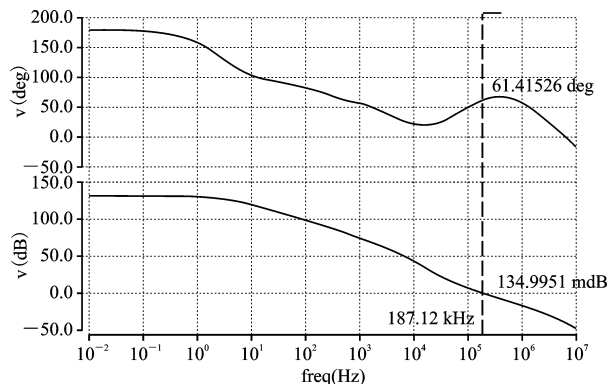


图 8 双反馈环路 LDO 的 AC 特性曲线

表 1 列出了本文设计的 LDO 与其他参考文献 LDO 的性能对比.由于电路结构的优越性,本文所设计的 LDO 具有更好的瞬态响应,并且具有更低

的静态功耗.

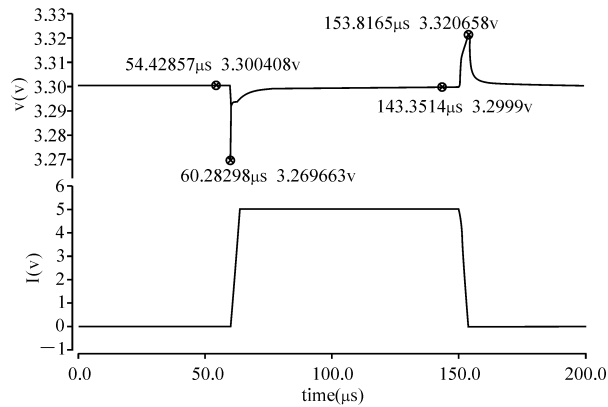


图 9 负载瞬态响应曲线

5 结束语

本文提出了一种提升大电流 LDO 快速瞬态响应技术,实现了在大负载电流突变时良好的瞬态响应,同时保证了低的静态电流,高的闭环增益和系统稳定性. 采用双反馈环路实现大的闭环带宽和高的环路增益;增加摆率增强电路增强了对功率管栅极寄生电容的驱动能力;另外通过输出电流泄放电路增强负载电流突降后对输出电容电荷的泄放能力. 结果表明,该技术可以极大地提升大电流 LDO 的瞬态响应.

表 1 本文与其他文献性能对比

文献	负载电流突变斜率(A/ μ s)	负载电流变化范围(A)	输出下冲电压(mV)	输出过冲电压(mV)	静态功耗(mA)
[7]	0.255	0~0.2	80	54	—
[7]	0.15	-1.5~1.5	48	65	—
[8]	1	0.001~3	99	105	1.3
本文	1.25	0.001~5	30.8	20.7	0.109

参考文献:

[1] CHEN Z X,TANG J,ZHANG G H. Design of a fast transient response and capacitor-free LDO regulator [J]. Microelectronics & Computer, 2016, 33 (12): 85-88.

[2] G. A. RINCON-MORA. Current Efficient, Low Current, Low Drop-Out Regulator[D]. Atlanta: Georgia Institute of Technology, 1996.

[3] HONG S W,CHO G H. High-gain wide-bandwidth capacitor-less low-dropout regulator for mobile applicationsutilizing frequency response of multiple feedback loops[J]. IEEE Transactions on Circuits and System I: Regular Papers,2016,63(1):46-57.

[4] SILVA-MARTINEZ. Full on-ChipCMOS Low-DropoutVoltageRegulator[J]. IEEE transaction on Circuits and Systems I: Regular Papers, 2007, 54 (9):. 1879-1890.

[5] WONSEOK OH, BERTAN BAKKALOGLU. A Low 1/f Noise CMOS Low-Dropout Regulator withCurrent-Mode Feedback Buffer Amplifier[C]//IEEE Custom Integrated Circuits Conference 2006. San Jose: IEEE, 2006:213-216.

[6] W. OH, B. BAKKALOGLU. A CMOS Low-Dropout-Regulator with Current-ModeFeedback Buffer Amplifier[J]. IEEE. Trans. Circuits and Systems II, 2007, 54(10):922-926.

[7] MA Y D. Analysis and desing of low dropout regulator with fast transient response[D]. Chengdu: University of Electronic Science and Technology of China,2017.

[8] LIU S. Analysis and design of wide input voltage large current fast response LDO linear regulator[D]. Xi'an: XiDian University,2018.

作者简介:

梅 琦 男,(1995-),硕士研究生. 研究方向为模拟集成电路设计. E-mail:meiqi_1030@163.com

龙 燕 女,(1991-),硕士,助理工程师. 研究方向为数模混合集成电路设计.

刘 智 男,(1972-)博士,研究员. 研究方向为通信集成电路及数模混合集成电路设计.