

引用格式:陆航,蔡小五,韩郑生,等.一种宽电源带有高阶温度补偿的电压基准电路[J].微电子学与计算机,2020,37(12):38-41. [LU H,CAI X W,HAN Z S,et al. A wide power voltage reference with high-order curvature compensation[J]. Microelectronics & Computer,2020,37(12):38-41.]

一种宽电源带有高阶温度补偿的电压基准电路

陆 航^{1,2},蔡小五^{1,2},韩郑生^{1,2},刘海南¹,罗家俊^{1,2}

(1 中国科学院 微电子研究所,北京 100029;2 中国科学院大学,北京 100049)

摘 要:介绍了一种新型电压基准电路,通过引入高阶温度补偿和电源预调整结构,提高了基准电压精度.电路采用BCD工艺仿真,在-20~125℃温度范围内,输出电压的温度系数为1.4 ppm/℃;3 V到40 V的范围内,电源电压引起的基准电压变化率为0.000 66%.本文设计的电压基准电路特别适用于宽电源电压输入,且对精度要求高的应用.

关键词:高阶补偿;电压基准;BCD;温度系数

中图分类号: TN433

文献标识码: A

文章编号: 1000-7180(2020)12-0038-04

A wide power voltage reference with high-order curvature compensation

LU Hang^{1,2},CAI Xiao-wu^{1,2},HAN Zheng-sheng^{1,2},
LIU Hai-nan¹,LUO Jia-jun^{1,2}

(1 Institute of Microelectronics,Chinese Academy of Sciences,Beijing 100029,China;

2 University of Chinese Academy of Sciences,Beijing 100049,China)

Abstract: A innovative voltage reference generator topology is presents in this paper. The design introduces a high-order curvature-compensation and a power preliminary adjustment structure to improve the precision of voltage reference. The proposed design was implemented in a BCD process. Simulation results have shown typical temperature coefficients as low as 1.4 ppm/℃ over a temperature range of -20℃~125℃. The voltage variation is 0.000 66% when operate voltage changes from 3 V to 40 V. The proposed voltage reference can be used in the design which requires wide power supply voltage input and high precision voltage reference.

Key words: high-order curvature-compensation; voltage reference; BCD; temperature coefficient

1 引言

电压基准是混合信号电路和模拟电路中必不可少的模块之一,电压基准源的精度直接影响系统的整体性能.对于电压基准最重要的要求就是不随工艺、温度和电源电压的改变而变化.随着应用要求的提高,尤其像功率集成电路这种宽范围电源电压的应用,电压基准源需要在更宽的电源电压范围有更

低的温度系数和更低的电源电压调整率.传统的电压基准源已无法满足高精度的要求.

本文基于BCD工艺,提出了一种改进的电压基准源.采用一种电源预调整电路,将6 V至40 V的电源电压输入转变为5 V的稳定输出,再以此电压产生基准电压.此外,在一阶补偿的基础上,采用一种新型的电路结构实现了高阶温度补偿.本文的主要创新点在于:(1)采用一种新型的电路结构实现电

源电压预调整,从而显著降低了电源电压变化引起的基准电压偏移;(2)提出一种新型的高阶温度补偿电路结构,从而极大降低了电压基准源的温度系数。

2 电路实现

本文设计的电压基准电路框图如图 1 所示. 电源预调整电路将 $6 \sim 40 \text{ V}$ 电源电压 V_{DDH} 转化为稳定的 5 V 电压 V_{DDL} ,再以此电压产生基准电压,从而降低了电源电压波动引起的基准电压偏移. 一阶补偿电路利用了双极型晶体管的温度特性,两个放大器分别产生正温度系数的电流(PTAT)和负温度

系数的电流(CTAT),两股电流以合适的权重相加,并通过一个电阻转化为电压,从而实现了一阶温度补偿. 高阶补偿电路在一阶补偿的基础上,补偿了双极型晶体管基极发射极电压中的非线性成分,进一步提高了输出基准电压的温度稳定性. 电源抑制比(PSRR)提高电路调节 PMOS 管的栅极电压跟随源极电压变化,从而使 PMOS 管漏源电流保持不变,没有明显增加电路复杂度的同时显著提高了基准电压的电源抑制比. 此外还加入了启动电路,防止电路在突然上电时陷入“0”简并态,下面将对部分电路做进一步分析.

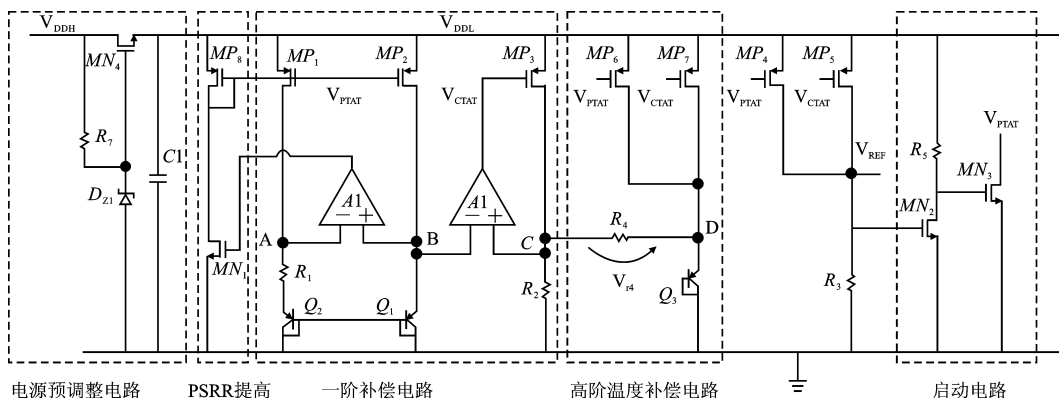


图 1 整体电路结构框图

2.1 电源预调整电路

对于图 1 中的电源预调整电路,其精妙之处在于:稳压二极管 D_z 保持 MN_4 栅端基本恒定,当 V_{DDH} 增大时, V_{DDL} 随之增大, NMOS 管栅源电压减小,流过 NMOS 管的源漏电流减小,从而使 V_{DDL} 降低. C_1 与 NMOS 构成滤波电路,一定程度可提高电路的电源抑制比.

该电路的低频模型如图 2 所示. 其中, R_1 为限流电阻, R_z 为稳压二极管的内阻, R_L 为等效负载, R_o 是 NMOS 管沟长调制效应的等效电阻, gm 代表了 NMOS 晶体管的跨导. V_i 和 V_o 满足以下等式:

$$\frac{V_i - V_o}{R_o} + gm \left(V_i \frac{R_z}{R_z + R_1} - V_o \right) = \frac{V_o}{R_L} \quad (1)$$

$$\frac{V_o}{V_i} = \frac{R_L + \frac{gm R_L R_o R_z}{R_z + R_1}}{R_o + R_L + gm R_L R_o} <$$

$$\frac{R_L + \frac{gm R_L R_o R_z}{R_z + R_1}}{gm R_L R_o} = \frac{1}{gm R_o} + \frac{R_z}{R_1} \quad (2)$$

$gm R_o$ 代表了 NMOS 的本征增益,通常情况下 $gm R_o \gg 1$, $R_1 \gg R_z$, 因此 $V_o/V_i \ll 1$. 这意味着对于 V_{DDH} 的扰动, V_{DDL} 基本保持不变.

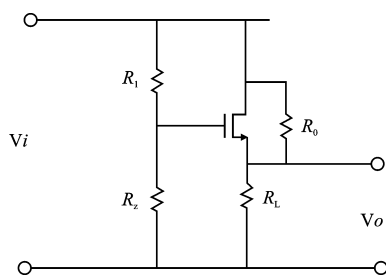


图 2 电源预调整电路模型

2.2 一阶补偿电路

在图 1 电路中,放大器 A_1 、 MP_1 、 MP_2 、 Q_1 、 Q_2 、 R_1 产生与温度成正比的电流(PTAT). 流过 Q_1 、 Q_2 的电流可以表示为:

$$I_1 = I_{S1} e^{\frac{V_{BE1}}{V_T}} \quad (3)$$

$$I_2 = I_{S2} e^{\frac{V_{BE2}}{V_T}} \quad (4)$$

式中, I_S 是双极型晶体管的饱和电流,与晶体管发射极面积成正比; V_T 是热电压,与温度成正比; V_{BE} 是晶体管基极 - 发射极电压差,为负温度系数^[1]. 运放的高增益使 A、B 点电压基本相等. 因此,流过 R_1 的电流为:

$$I_{R1} = \frac{\Delta V_{BE}}{R_1} = \frac{V_{BE1} - V_{BE2}}{R_1} = \frac{V_T \ln(n)}{R_1} \quad (5)$$

放大器 A_2 、 MP_3 、 R_2 产生负温度系数电流 (CTAT). 放大器 A_2 复制了 B 点电压 (虚短), 因此流过 R_2 的电流可表示为:

$$I_{R2} = \frac{V_{BE1}}{R_2} \quad (6)$$

MP_4 和 MP_5 镜像了 PTAT 和 CTAT 电流并将其求和, 通过 R_3 转化为电压, 经过一阶补偿后电压基准可表示为:

$$V_{REF} = \frac{R_3}{R_1} V_T \ln N + \frac{R_3}{R_2} V_{BE} \quad (7)$$

通过调节 N 和 R_1 、 R_2 可使 V_{REF} 对温度不敏感.

2.3 高阶温度补偿

仅进行一阶补偿的电压基准是无法满足高精度要求的. 这是因为 V_{BE} 随温度并非严格遵循线性变化, ΔV_{BE} 却是温度的线性函数, ΔV_{BE} 只能抵消 V_{BE} 的线性部分, 零温度系数基准电压只能在特定温度点获得. 结果, 电压基准的温度系数很难降到 10 ppm/°C 以下. 根据文献^[2], V_{BE} 可表达为:

$$V_{BE}(T) = V_G(T) - \left(\frac{T}{T_r}\right) [V_G(T_r) - V_{BE}(T_r)] - (\eta - \delta) \left(\frac{kT}{q}\right) \ln\left(\frac{T}{T_r}\right) \quad (8)$$

式中, $V_G(T)$ 是硅的带隙电压关于温度的函数.

η 是一个工艺常数, 大约为 4. 如果流过双极型晶体管的电流是 PTAT 电流, 则 $\delta = 1$; 如果流过双极型晶体管的电流是常数, 则 $\delta = 0$; 如果是 CTAT 电流, 则 $\delta = -1$. 从上式可以看出, 双极型晶体管基极发射极电压存在 $T \ln T$ 高阶温度项.

高阶温度补偿的基本方法是: 使两种不同性质的电流 ($\delta = 0$ 和 $\delta = 1$) 分别流过双极型晶体管, 两者的基极发射极电压差就会产生一个高阶温度项, 再将这个高阶温度项补偿 V_{BE} 就可以获得精度更高的电压基准. 具体原理分析如下:

图 1 中 Q_1 和 Q_3 的基极发射极电压可以分别表示为:

$$V_{BE, Q_1}(T) = V_G(T) - \left(\frac{T}{T_r}\right) [V_G(T_r) - V_{BE1}(T_r)] - (\eta - 1) \left(\frac{kT}{q}\right) \ln\left(\frac{T}{T_r}\right) \quad (9)$$

$$V_{BE, Q_3}(T) = V_G(T) - \left(\frac{T}{T_r}\right) [V_G(T_r) - V_{BE3}(T_r)] - \eta \left(\frac{kT}{q}\right) \ln\left(\frac{T}{T_r}\right) \quad (10)$$

它们的差值为:

$$\Delta V_{BE} = V_{R_1} = \left(\frac{T}{T_r}\right) [V_{BE1}(T_r) - V_{BE3}(T_r)] + \left(\frac{kT}{q}\right) \ln\left(\frac{T}{T_r}\right) \quad (11)$$

电阻 R_4 将电压差转换为电流并流入 MP_3 , 从而补偿了上文中 CTAT 电流中的非线性部分. 最终, 输出基准电压可表示为:

$$V_{REF} = \frac{R_3}{R_2} \left[V_{BE} + \frac{R_2}{R_4} V_{R_4} + \frac{R_2}{R_1} V_T \ln N \right] \quad (12)$$

合理地调整电阻 R_4 阻值, 就可实现对电压基准的高阶温度补偿. 若忽略 $V_G(T)$ 引起的非线性, 最优的 R_4 值由以下等式确定:

$$R_4 = \frac{R_2}{\eta - 1} \quad (13)$$

实际中, R_4 最优值需多次仿真迭代确定.

2.4 放大器电路实现

图 1 中采用了两个相同的放大器, 其电路结构如图 3 所示. 电路采用二级放大结构, 提供足够大增益的同时不会牺牲电压裕度, 输入对管采用 PMOS 以匹配 $Q_1 \sim Q_3$ 基极发射极电压, MP_8 和 MP_9 复制了 PTAT 电流为放大器提供偏置, 同时也减小了功耗. 合理地选择电阻 R_m 的值能够消除放大器的第一非主极点, 保证系统的环路稳定性.

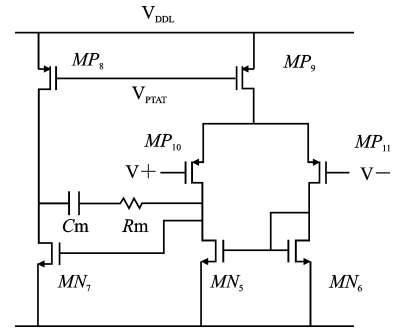


图 3 放大器电路

3 仿真结果

基于 BCD 工艺, 采用 CadenceSpectre 平台进行仿真. 进行直流温度扫描, 如图 4 所示, 电源电压为 5 V, 温度范围 $-20 \sim 125^\circ\text{C}$, 根据温度系数 (TC) 定义:

$$TC = \frac{V_{MAX} - V_{MIN}}{(T_{MAX} - T_{MIN}) V_{Average}} \times 10^6 \text{ (ppm/}^\circ\text{C)} \quad (14)$$

计算可得温度系数为 1.4 ppm/°C.

图 5 是输出基准电压随电源电压 V_{DDH} 变化直流特性曲线, 温度为 27°C , 电源电压范围 $0 \sim 40 \text{ V}$, 图 5 (b) 是图 5 (a) 的局部图, 从图 5 (b) 中可以看到, 电源电压在 2.8 V 时输出电压开始稳定. 在 $3 \sim 40 \text{ V}$ 范围, 计

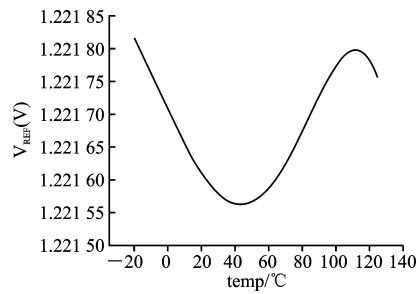
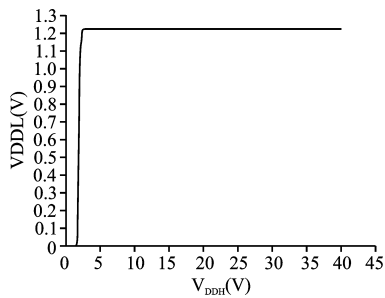
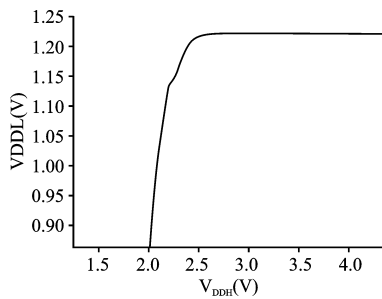


图 4 基准电压随温度变化曲线

算可得电源电压引起的基准电压变化率为0.000 66%。



(a)



(b)

图 5 基准电压随电源电压变化曲线

表 1 性能对比

	本文	文献[3]	文献[4]	文献[5]
电源电压/V	3~40	0.8~3	1.2	1.2
基准电压/V	1.22	0.59	0.767	0.49
温度范围/°C	-20~125	-40~80	-40~120	-40~110
温度系数/(ppm/°C)	1.4	14.8	3.4	8.9
电源抑制比/dB	-92 @1kHz	-48 @100Hz	-80 @1kHz	-35 @1kHz
电源调整率/%	0.000 66	—	0.054	0.24

表 1 给出了本文设计的电压基准与近些年发表的电压基准相关文献性能对比数据. 从表中可见, 本文设计的电路优点一是在更宽的电源电压范围内基准电压变化率更低, 本文提出的电路电源调整率约为文献[4]的 1/82, 这得益于电源预调整电路; 优点二是实现了更低温度系数和更高的电源抑制比, 本文提出的电路输出基准电压温度系数约为文献[3]的 1/10, 更低的温度

系数得益于高阶温度补偿电路, 更高的 PSRR 得益于电源预调整电路和 PSRR 提高电路.

4 结束语

基于 BCD 工艺, 提出了一种高精度电压基准电路. 相对于传统电压基准电路提升了温度稳定性, 显著降低了由电源电压引起的基准电压的偏移. 在 -20~125°C 温度范围内, 输出电压温度系数为 1.4 ppm/°C, 电源抑制比为 92 dB@1kHz, 在 3 到 40V 的电源电压范围, 基准电压变化率为 0.000 66%. 此电路特别适用于宽范围电源电压输入, 且对精度要求高的应用, 具有很强的工程实用性.

参考文献:

[1] RAZAVI B. Design of Analog CMOS Integrated Circuits[M]. Xian: Xian Jiaotong University Press, 2003: 312-315.

[2] TSIVIDISYP. Accurate analysis of temperature effects in I_C - V_{BE} characteristics with application to bandgap reference sources[J]. IEEE Journal of Solid-State Circuits, 1980, 15 (6): 1076-1084.

[3] XING X M, LI J C, ZHENG L H. A Low-Power Bandgap Voltage Reference Based on Subthreshold CMOS[J]. Microelectronics & Computer, 2015, 32 (10): 151-154+158.

[4] MA B, YU F. A Novel 1.2 - V 4.5-ppm/°C Curvature-Compensated CMOS Bandgap Reference[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2014, 61(4): 1026-1035.

[5] LI J, ZHANG X, YU M. A 1.2-V Piecewise Curvature-Corrected Bandgap Reference in 0.5μm CMOS Process[J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2011, 19(6): 1118-1122.

作者简介:

陆 航 男, (1994-), 硕士研究生. 研究方向为智能功率集成电路设计.

蔡小五(通讯作者) 男, (1979-), 博士, 研究员. 博士生导师. 研究方向为智能功率集成电路设计、体硅 BCD 和 SOI BCD 工艺研究、功率器件 VDMOS 设计等.

E-mail: caixiaowu@ime. ac. cn

韩郑生 男, (1962-), 硕士, 研究员. 研究方向为集成电路技术.

刘海南 男, (1979-), 硕士, 副研究员. 研究方向为集成电路高可靠性技术.

罗家俊 男, (1973-), 博士, 研究员. 研究方向为深亚微米集成电路设计技术、智能功率集成电路设计技术等.