

引用格式:赵鹏飞,甘业兵. 一种宽电源电压范围的电流基准电路[J]. 微电子学与计算机, 2021, 38(6): 72-76. [ZHAO P F, GAN Y B. A current reference topology with wide supply voltage range[J]. Microelectronics & Computer, 2021, 38(6): 72-76.]

一种宽电源电压范围的电流基准电路

赵鹏飞^{1,2}, 甘业兵^{1,3}

(1 中国科学院微电子研究所, 北京 100029; 2 中国科学院大学, 北京 100049;
3 杭州中科微电子有限公司, 浙江 杭州 310053)

摘 要: 提出了一种新型带隙基准结构, 该电路结构用于在大范围电源电压下产生高精度与温度成正比的电流源。通过将三极管作为运放的输入端, 预先产生一个与温度成正比的电压差, 来降低运算放大器失调电压的影响, 同时降低带隙基准电路对电源电压的要求。通过 0.18 μm CMOS 工艺搭建电路进行功能与性能的仿真实验, 仿真结果表明该电路在电源电压从 1.1V 变化到 4.8V, 输出为 2 μA 时, 电流偏差不到 2nA, 电源抑制比达到 100dB。在用于温度测量时可以显著减小由电源电压变化引起的误差。

关键词: 带隙基准; 低电源电压; 电源抑制比; 温度传感器

中图分类号: TN432 **文献标识码:** A **文章编号:** 1000-7180(2021)06-0072-05

A current reference topology with wide supply voltage range

ZHAO Peng-fei^{1, 2}, GAN Ye-bing^{1, 3}

(1 Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China;
2 University of Chinese Academy of Sciences, Beijing 100049, China;
3 Hangzhou Zhongke Microelectronics Co., Ltd., Hangzhou 310053, Zhejiang China)

Abstract: A solution applied to bandgap reference topology was proposed. It aimed to solve current mode bandgap reference circuit that can produce a current proportional to absolute temperature with a wide supply voltage. With bipolars acting as the input transistors and producing a PTAT voltage, this circuit can reduce the offset voltage of operational amplifiers, furthermore operate with a low supply voltage. This circuit was designed with a 0.18 μm 3.3V CMOS process. The simulation results showed that in a supply voltage range of 1.1 ~ 4.8V, the current is about 2 μA with maxim 2nA error and 100dB PSRR. The circuit can be used to bias temperature measure circuit and significantly reduce the effect of the supply voltage variation.

Key words: bandgap; low supply voltage; PSRR; temperature sensor

1 引言

带隙基准电路可以在一定电压范围内提供稳定的电流和电压, 其广泛应用于各种模拟电路系统中, 其精度直接影响整体电路的性能。在温度传感器中对于温度的测量同样是依赖于带隙基准产生的基准源。在通常的温度测量电路中, 需要一个与温度成正比的 (PTAT, Proportional to absolute temperature) 电流, 让 PTAT 电流再次流过三极管, 对三极

管发射极和基极间的电压进行处理和转换^[1], 以此来得到数字的温度值。

传统的带隙基准电路为了提高基准源的精度, 将两个三极管进行串联, 将三极管的源极与发射极的电压差相叠加, 以此降低运算放大器失调电压的影响。但因为同一条支路叠加了两个三极管, 因此要求供电电压不低于 1.4V, 在移动设备应用越来越广泛的今天, 对于低功耗的要求也越来越高, 对于低功耗, 一方面要求器件的工作电流尽可能小, 另一方面

也要求减小电源电压^[2]. 因此对于高精度、低电源电压带隙基准的研究是非常有意义的.

本文主要介绍传统的带隙基准结构原理以及为了减小运放失调电压的改进方法并分析主要性能; 并基于低功耗温度传感器的设计对于宽电源电压范围基准电流源的需求, 设计了一种新的带隙基准源电路结构.

2 传统的带隙基准基本原理

2.1 经典带隙基准电路

经典的带隙基准核心电路如图1所示^[3], 其原理是, 三极管的饱和电流与其发射极和基极之间的电压差(V_{BE}) 有如下关系^[4]:

$$I_C = I_S \exp(V_{BE}/V_T) \quad (1)$$

式中, I_C 为集电极流过的饱和电流; V_T 为热电压; I_S 为三极管的饱和电流. 当两个三极管中流过的电流分别为 I 、 $N \times I$ 时, 其发射极和基极之间的电压为

$$\Delta V_{BE} = V_T \ln N \quad (2)$$

ΔV_{BE} 是一个与温度成正比的电压(V_{PTAT})^[5]. 考虑版图匹配等因素, N 的值通常取为 8^[6]. 假设运算放大器的失调误差为 V_{OS} , 此电路通过电流镜和电阻输出电压时, 如图1所示, 输出的电压为:

$$V_{PTAT} = R_2(V_{OS} + V_T \ln N)/R_1 \quad (3)$$

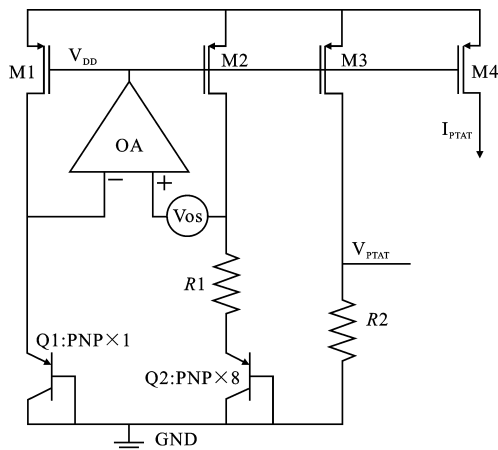


图1 经典带隙基准电路结构

2.2 传统减小运放失调电压影响的方法

传统为了减小运放失调电压影响的改进的电路结构如图2所示^[7]: 该结构叠加了一级PNP晶体管, 使 R_1 上的电压降增加为 $2\Delta V_{BE}$, 输出的电压为:

$$V_{PTAT} = R_2(V_{OS} + 2V_T \ln N)/R_1 \quad (4)$$

可以看出, 运放的失调电压在输出电压中所占的比例下降, 其对输出电压的影响也下降. 然而, 通过叠加一级PNP三极管的电路结构在提高了输出

电压精度的同时也要求电源电压不能太低. 如图2所示的电路中, 电源电压 V_{DD} 要满足以下关系:

$$V_{DD} \geq 2V_{BE} + V_{dsat} \quad (5)$$

式中, V_{dsat} 为 PMOS 管的过驱动电压, 一般会大于 100 mV; V_{BE} 为一个三极管的发射极和基极之间的电压, 大约为 700 mV 左右. 因此, 该结构的电源电压要大于 1.5 V, 可以看出, 此种结构提高了精度, 但是不能应用于低电源电压系统. 鉴于此, 本文提出了一种新的带隙基准结构, 可以同时满足高精度和低电源电压的要求.

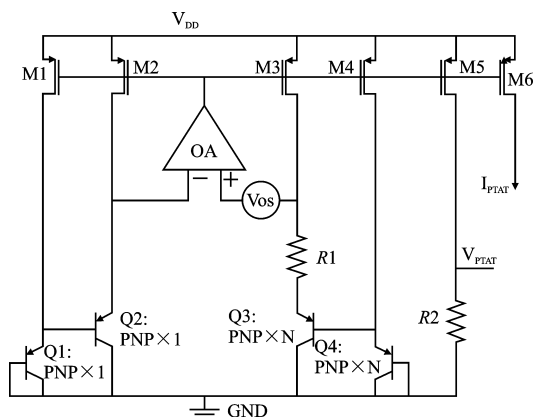


图2 传统减小运放失调电压影响的改进结构

3 一种新型宽电源电压带隙基准结构

3.1 一种三极管作为输入管的运算放大器结构

考虑将三极管作为运算放大器的输入对管, 如图3所示: 为了提高放大器的增益, 增大带隙基准的电源抑制比, 同时采用共源共栅连接的 MOS 管作为负载^[8].

图中 Q_1 为 1 个 NPN 晶体管, Q_2 为 N 个 NPN 晶体管并联, 当 $N=1$ 时, 输入管左右对称, 运放的增益为:

$$A_v = g_Q(r_{O1}g_{m3}r_{O3} \parallel r_{O7}g_{m5}r_{O5}) \quad (6)$$

式中, g_Q 为 Q_1 或 Q_2 的跨导:

$$g_Q = \frac{\Delta I_C}{\Delta V_{BE}} = \frac{I_S}{V_T} \exp(V_{BE}/V_T) \quad (7)$$

式中的 g_{m3} 和 g_{m5} 为 M_3 和 M_5 的跨导, r_{O1} 、 r_{O3} 、 r_{O5} 、 r_{O7} 为 M_1 、 M_3 、 M_5 、 M_7 的输出阻抗. 由于采用的共源共栅输出负载, 普通 CMOS 工艺的寄生三极管 g_Q 值的大小也已经足够大, 此运放可以获得相当大的增益, 因此本结构在运放中引入了 NPN 三极管作为输入管, 却对工艺没有特殊要求. 如果运放接入负反馈环路中, 由于运放的直流大增益, 那么正负输入端满足“虚短”特性.

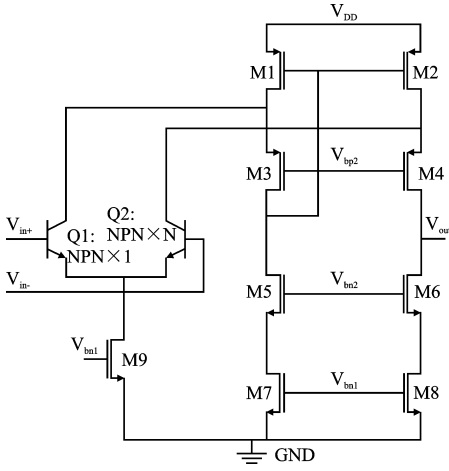


图3 三极管作为输入管的运算放大器

现在考虑 N 大于 1 的情况, 两个输入管不对称, 运放的增益:

$$A_v \approx g_{Q1,2}(r_{O1}g_{m3}r_{O3} \parallel r_{O7}g_{m5}r_{O5}) \quad (8)$$

式中, $g_{Q1,2}$ 为 Q1 和 Q2 的平均跨导, 因为输入管的不对称, 当运放接入负反馈环路中时将不满足“虚短”特性. 然而, 当运放接入负反馈环路中时, 负反馈促使运放的负载管在一个正常工作的范围内 (也即是饱和区), 此时因为 M1 与 M2 的偏置电压一样, 则负反馈产生一个使流过 M1 和 M2 的电流保持一致的趋势^[9], 同样, 流过 M3 和 M4 的电流保持一致, 那么流过 Q1 和 Q2 的电流也将保持一致, 流过 Q2 中每个 NPN 管的电流是 Q1 的 $1/N$, 根据式(1)和式(2), 两个三极管的基极与发射极之间的电压即为 ΔV_{BE} , 也就是说运算放大器预先产生了一个与温度成正比的电压差.

3.2 基于非对称运放的带隙基准电路原理

如图 4 所示, 将图 3 所示的运算放大器接入带隙基准的核心结构. Q3 和 Q4 通过电阻 R_3 连接到地. Q3 和 Q4 的电流流过电阻 R_3 产生一个电压 V_{R3} , 该电压叠加到 Q3 和 Q4 的基极-发射极电压上, 接入运放的输入端, 为电流源 M9 提供足够的过驱动电压, 防止 NMOS 管 M9 进入线性区. 根据图 4 电路图以及三极管的电压电流特性可得:

$$\begin{aligned} V_A - V_C &= (V_A - V_B) + (V_B - V_C) \\ &= (V_{BE1} - V_{BE2}) + (V_{BE3} - V_{BE4}) \\ &= 2\Delta V_{BE} = 2V_T \ln 8 \end{aligned} \quad (9)$$

考虑运放的失调电压可以得到输出 PTAT 电流和 PTAT 电压的表达式为:

$$I_{PTAT} = (2V_T \ln 8 + V_{OS})/R_1 \quad (10)$$

$$V_{PTAT} = R_2(2V_T \ln 8 + V_{OS})/R_1 \quad (11)$$

可以看出, 运放失调电压对于带隙基准输出的影响被降低了. 同时, 因为采用了折叠式运算放大器, 其对于电源电压的要求也降低. 图 4 电路要求的最低电源电压仅为两个 MOS 管的过驱动电压加一个三极管发射极-基极电压, 即:

$$V_{DD} \geq V_{BE} + 2V_{dsat} \quad (12)$$

如果 MOS 管的过驱动电压取为 100 mV, 此种电路结构要求的理想最低电源电压可达到 1 V 以下, 比传统的高精度带隙基准电路降低了 500 mV, 同时减小了运放失调电压的影响, 且由于运放的输入管采用三极管, 由 MOS 输入管引起的失调也被降低了.

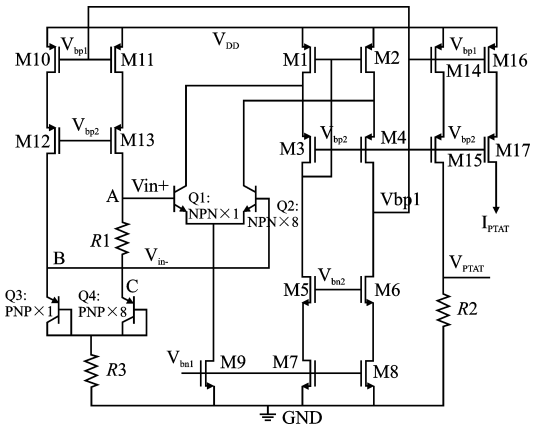


图4 运用非对称运放的带隙基准结构

4 电路仿真和测试结果

4.1 基于非对称运放的带隙基准结构的仿真

采用 2.2 节所示的电路结构设计的带隙基准电路通过 0.18 μm 的 3.3V CMOS 工艺进行仿真, 产生一个具有高电源抑制比的 PTAT 电流和 PTAT 电压. 产生的 PTAT 电流如图 5 所示, 其中 temp 为温度变量, I 为输出的 PTAT 电流:

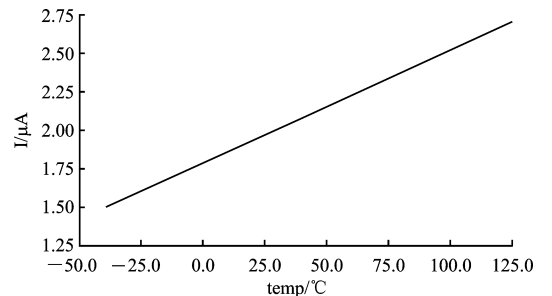


图5 PTAT 电流随温度变化

电源电压变化时 PTAT 电流随电源电压的变化如图 6 所示, 其中 V_{dd} 为电源电压, I 为输出参考

电流. 可以看到在此电路结构下, 电源电压可以在 1 V 到 5 V 的范围内变化, 特别是在 1.1 V 到 4.8 V 之间变化, 电流输出为 2 μ A 左右时, 电流的变化只有 2 nA, 线性调整率为:

$$(2\text{nA}/2\mu\text{A})/(4.8-1.1)\text{V}=0.027\%$$

(12)

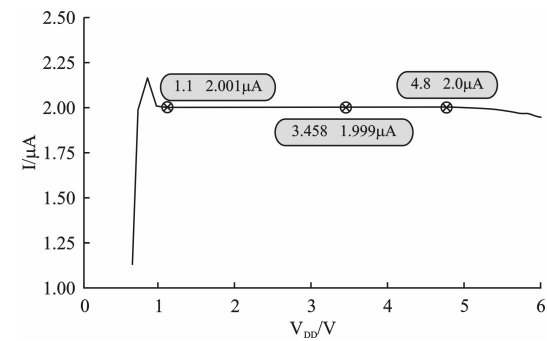


图 6 输出电流 IPTAT 随电源电压的变化

通过输出的电压 VPTAT 测量其电源抑制比, 如图 7 所示, V 为电源电压的干扰对输出的影响, 单位为 dB. 低频时电源抑制比达到了 100.6 dB. 由此可以看出, 采用共源共栅的负载结构, 增大了环路增益, 因此达到了较大的电源抑制比.

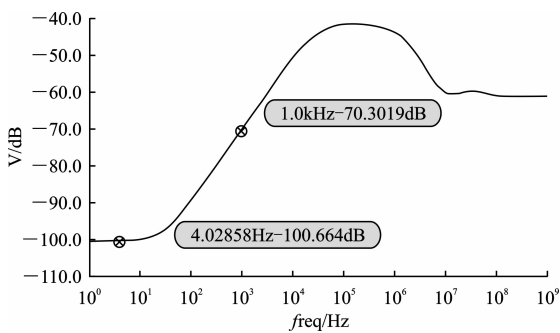


图 7 电源抑制比

输出的 VPTAT 电压随电源电压的变化如图 8 所示, 电源电压 vdd 在 1.1 V 到 4.8 V 之间变化时, 输出电压 V 的波动只有 1.2 mV, 电压变化率只有 0.17%, 是一个相当小的误差量.

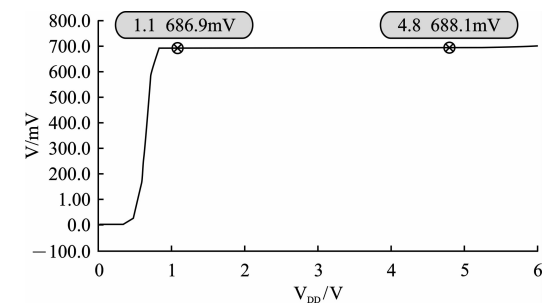


图 8 VPTAT 随电源电压变化

4.2 性能总结及对比

由以上仿真结果看出, 该电路结构达到了很高的电源抑制比, 极低的线性调整率, 以及较宽的电源电压范围. 将本文的电路仿真结果与另外两种电流基准电路(文献[10]和[11])的仿真结果相比较, 如表 1 所示, 可以看出, 运用本文提出的结构进行电路设计时, 可以同时实现低功耗, 低误差和较宽的电源电压范围.

表 1 本文与相关电流基准源文献结果比较

文献	功耗	电压范围	基准电流	电流变化量
[10]	25 μ A	2.5~6V	5 μ A	182nA
[11]	—	6.5~36V	250 μ A	62nA
本文	20 μ A	1.1~4.8V	2 μ A	2nA

5 结束语

本文提出了一种新型带隙基准结构, 通过使用非对称的三极管作为带隙基准中运放的输入管, 预先产生一个与温度成正比的电压差, 再与带隙基准核心电路相连接, 通过叠加两个 VPTAT, 减小了运放的失调误差对电流基准的影响, 同时与传统的高精度带隙基准结构相比, 增大了电源电压工作范围. 该电路可以在 1~5 V 的电压范围内提供稳定的 PTAT 电流源, 特别是在 1.1~4.8 V 范围内, 输出 2 μ A 的 PTAT 电流基准时, 电流随电源电压的变化量只有 2 nA, 其线性调整率只有 0.027%, 电源抑制比达到了 100 dB. 该电流基准可以用于宽电源电压的系统中, 特别是在文献[1]提到的方法中用来测量温度时, 相比其他误差, 由电源电压的变化引起的测量误差可以忽略不计.

参考文献:

[1] 孟醒. 基于带隙电压的片内温度传感器设计[D]. 上海: 上海交通大学, 2013.
MENG X. The design of on-chip temperature sensor based on bandgap voltage[D]. Shanghai: Shanghai Jiao Tong University, 2013.

[2] 杨永豪. 一种低电压 CMOS 带隙基准源的分析与设计[J]. 电子科技, 2005(12): 20-23. DOI:10.3969/j.issn.1007-7820.2005.12.006.
YANG Y H. Analysis and design of a CMOS low power bandgap reference[J]. Electronic Science and Technology, 2005(12): 20-23. DOI:10.3969/j.issn.1007-7820.2005.12.006.

[3] BROKAW A. A simple three-terminal IC bandgapreference[J]. IEEE Journal of Solid-State Circuits, 1974,

- 9(6): 388-393. DOI: 10.1109/JSSC.1974.1050532.
- [4] GRAY P R, HURST R J, LEWIS S H, et al. Analysis and design of analog integrated circuits[M]. 5thed. New York: John Wiley & Sons Inc., 2009: 24-25.
- [5] CHEN J G, LIU S L, CHENG Y H. A high-accuracy temperature sensor with an Inaccuracy of $\pm 1^{\circ}\text{C}$ from -55°C to 125°C [C]//Proceedings of the 2010 10th IEEE International Conference on Solid-State and Integrated Circuit Technology. Shanghai: IEEE, 2010: 1444-1446. DOI: 10.1109/ICSICT.2010.5667573.
- [6] 刘晓轩, 张玉明, 季轻舟, 等. 一种高精度低温漂带隙基准电路的设计与实现[J]. 西安电子科技大学学报, 2019, 46(2): 41-46. DOI: 10.19665/j.issn1001-2400.2019.02.008.
- LIU X X, ZHANG Y M, JI Q Z, et al. Design and realization of a high-precision and low temperature drift reference circuit[J]. Journal of Xidian University, 2019, 46(2): 41-46. DOI: 10.19665/j.issn1001-2400.2019.02.008.
- [7] RAZAVI B. Design of analog CMOS integrated circuits[M]. Beijing: China Machine Press, 2013: 386-389.
- [8] MEHRMANESH S, VAHIDFAR M B, ASLANZADEH H A, et al. A 1-volt, high PSRR, CMOS bandgap voltage reference[C]//Proceedings of the 2003 International Symposium on Circuits and Systems, 2003. ISCAS '03. Bangkok: IEEE, 2003: 381-384. DOI: 10.1109/ISCAS.2003.1205580.
- [9] ALLEN P E, HOLBERG D R. CMOS analog circuit design[M]. Beijing: Publishing House of Electronics Industry, 2005: 218-221.
- [10] 雷婉, 吴龙盛, 李婷, 等. 一种宽电压范围电流基准的设计[J]. 微电子学与计算机, 2020, 37(8): 49-54. DOI: 10.19304/j.cnki.issn1000-7180.2020.08.010.
- LEI W, WU L S, LI T, et al. Design of a current reference with wide voltage range[J]. Microelectronics & Computers, 2020, 37(8): 49-54. DOI: 10.19304/j.cnki.issn1000-7180.2020.08.010.
- [11] 邵刚, 刘敏侠, 田泽. 一种基于BCD工艺的宽压-宽温电流基准电路[J/OL]. 微电子学, 2020: 1-6 (2020-06-17). <https://doi.org/10.13911/j.cnki.1004-3365.2000117>.
- SHAO G, LIU M X, TIAN Z. A wide voltage wide temperature range current reference circuit based on BCD process[J]. Microelectronics, 2020: 1-6 (2020-06-17). <https://doi.org/10.13911/j.cnki.1004-3365.2000117>.

作者简介:

赵鹏飞 男, (1995-), 硕士研究生. 研究方向为模拟集成电路设计. E-mail: zhaopengfei@ime.ac.cn

甘业兵 男, (1981-), 博士, 研究员. 研究方向为模拟射频集成电路设计.

(上接第 71 页)

- [15] WANG Z, BOVIK A C, SHEIKH H R, et al. Image quality assessment: from error visibility to structural similarity[J]. IEEE Transactions on Image Processing, 2004, 13(4): 600-612. DOI: 10.1109/TIP.2003.819861.
- [16] 聂栋栋, 葛新迪. 滚动引导传播滤波下的图像纹理平滑[J]. 小型微型计算机系统, 2019, 40(6): 1350-1353. DOI: 10.3969/j.issn.1000-1220.2019.06.039.
- NIE D D, GE X D. Image texture smoothing by a roll-

ing guided propagation filtering[J]. Journal of Chinese Computer Systems, 2019, 40(6): 1350-1353. DOI: 10.3969/j.issn.1000-1220.2019.06.039.

作者简介:

程乾坤 男, (1995-), 硕士研究生. 研究方向为数字图像处理.

聂栋栋(通讯作者) 女, (1977-), 博士, 副教授. 研究方向为数字图像处理, 模式识别. E-mail: niedd@163.com