

引用格式: 韦崇敏, 宋树祥, 蒋品群, 等. 一种高 PSRR 高精度多阶电流补偿带隙基准源[J]. 微电子学与计算机, 2021, 38(5): 60-64. [WEI C M, SONG S X, JIANG P Q, et al. A high-PSRR high-precision multi-order current compensation bandgap reference[J]. Microelectronics & Computer, 2021, 38(5): 60-64.]

一种高 PSRR 高精度多阶电流补偿带隙基准源

韦崇敏, 宋树祥, 蒋品群, 蔡超波, 吕芸芸, 陈佳佳
(广西师范大学 电子工程学院, 广西 桂林 541004)

摘 要: 设计了一种高 PSRR 高精度多阶电流补偿带隙基准源电路. 采用改进威尔逊自偏置电路与放大器结合的方法来获取高 PSRR; 采用 4 阶精确补偿电流来补偿高温段和低温段基准电压的曲率. 基于 0.13 μm 工艺进行设计, 仿真结果表明: 在 3.3 V 电源电压及温度从 -100 $^{\circ}\text{C}$ 到 140 $^{\circ}\text{C}$ 的情况下, 带隙基准电压的温漂系数为 1.68 ppm/ $^{\circ}\text{C}$, 电源电压抑制比为 90.4 dB.

关键词: 带隙基准; 高 PSRR; 高低温电流补偿; 低温漂系数

中图分类号: TN432 **文献标识码:** A **文章编号:** 1000-7180(2021)05-0060-05

A high-PSRR high-precision multi-order current compensation bandgap reference

WEI Chong-min, SONG Shu-xiang, JIANG Pin-qun, CAI Chao-bo,
LYU Yun-yun, CHEN Jia-jia

(College of Electronic Engineering, Guangxi Normal University, Guilin 541004, China)

Abstract: A high-precision multi-order current compensation bandgap reference circuit with high PSRR is designed. The improved Wilson self-bias circuit combined with the amplifier is used to obtain high PSRR. The curvature of reference voltage in high temperature and low temperature section is compensated by 4 order precise compensation current. Based on 0.13 μm process, thereference circuitisdesignedandthe simulation results show that the temperature drift coefficient of the band-gap reference voltage is 1.68ppm/oC and the PSRR is 90.4 dB under the condition of 3.3 V supply voltage and temperature from -100 $^{\circ}\text{C}$ to 140 $^{\circ}\text{C}$.

Key words: band-gap voltage reference; high PSRR; high order current compensation; low temperature drift coefficient

1 引言

带隙基准具有低温漂系数和高电源电压抑制比的性能^[1], 被应用于 AD、DA、开关电源或者线性稳压器^[2]等模拟电路中; 带隙基准可以为这些电路提供一个与电源电压、温度无关的参考电压. 所以电源电压抑制比与温漂系数成为带隙基准的两个重要参

数. 增大电源电压抑制比的方法有简化电路结构减小功耗, 或者设计一个电路产生一个电压, 这个电压与电源电压呈现弱相关. 传统的带隙基准源对温度的补偿不够精确, 特别是基准电压二阶及以上的高次项, 温度系数比较高^[3-4]. 为了满足更高的精度要求必须进行高阶项的精确温度补偿.

本文提出利用威尔逊偏置电路进行改进并加入

误差放大器进一步提高 PSRR. 利用两阶低温度和两阶高温精确补偿使得在 3.3 V 电源电压, 温度从 $-100\text{ }^{\circ}\text{C}$ 到 $140\text{ }^{\circ}\text{C}$ 情况下, 带隙基准电压的温漂系数为 $1.68\text{ ppm}/^{\circ}\text{C}$, PSRR 为 90.4 dB .

2 带隙基准电路高设计

2.1 偏置与电源电压调节电路

为了提高电源电压抑制比 (PSRR), 本文采用改进威尔逊自偏置电路结合放大器得到与电源电压呈弱相关的 V_{DDL} . 图 1 中 M_1 到 M_{12} , R_1 , R_2 , R_3 和 OP1 构成偏置与电源电压调节电路, M_1 通过的电流为 R_1 流过的电流. 在不同的电源电压下电流大小如式(1):

$$I_{R1} = V_{\text{GS6}} / R_1 \quad (1)$$

V_{GS6} 为 M_6 的栅源电压, 不会随电源电压变化. M_{12} 复制 M_2 的电流. 二极管连接的 M_8 , M_{10} 和电阻 R_2 对 V_{DDL} 进行分压得到 OP1 的反向输入端电压为:

$$V_{\text{op1-}} = R_{10} V_{\text{DDL}} / R' \quad (2)$$

$R' = R_2 + R_8 + R_{10}$, R_8 , R_{10} 分别是 M_8 和 M_{10} 的导通电阻. 设计中尽量保证 $V_{\text{GS6}} \approx V_{\text{GS10}}$, 这样 OP1 的输出电压可根据式(3)计算. A_{OP1} 为 OP1 的实际增益, V_{out} 为 OP1 的输出电压.

$$V_{\text{out}} = (V_{\text{op1-}} - V_{\text{GS6}}) A_{\text{OP1}} \quad (3)$$

$$V_{\text{DD}} - V_{\text{out}} = |V_{\text{GS7}}| \quad (4)$$

联立式(3)和(4)得式(5):

$$(V_{\text{op1-}} - V_{\text{GS6}}) A_{\text{OP1}} = V_{\text{DD}} - |V_{\text{GS7}}| \quad (5)$$

$$V_{\text{DDL}} = \frac{(V_{\text{GS6}} A_{\text{OP1}} + V_{\text{DD}} - |V_{\text{GS7}}|)(R_2 + R_8 + R_{10})}{R_{10} A_{\text{OP1}}} \quad (6)$$

当 $V_{\text{GS6}} A_{\text{OP1}} \gg V_{\text{DD}} - |V_{\text{GS7}}|$ 时, $V_{\text{DD}} - |V_{\text{GS7}}|$ 可以忽略不计, 得到式(7):

$$\begin{aligned} V_{\text{DDL}} &= \frac{V_{\text{GS6}} A_{\text{OP1}} (R_2 + R_8 + R_{10})}{R_{10} A_{\text{OP1}}} \\ &= \frac{V_{\text{GS6}} (R_2 + R_8 + R_{10})}{R_{10}} \end{aligned} \quad (7)$$

可以看出当 A_{OP1} 足够大时, V_{DDL} 基本不会随电源电压变化而变化. 所以提高 OP1 的增益能够增大整个电路的 PSRR.

M_{12} 按比例复制偏置电路的电流. M_{11} , M_{12} , R_3 为 OP2 提供偏置电压. 保证了放大器 OP2 各个 MOS 管能够在工作时一直保持在饱和状态.

2.2 带隙基准核心电路

如图 1 所示 $M_{13} \sim M_{18}$ 和 $R_4 \sim R_6$ 以及放大器 OP2 构成. 与传统的带隙基准相比, 本文采用 PMOS 代替 PNP 三极管的 PN 节, 在版图绘制时将 M_{14} , M_{16} , M_{18} 画在一个独立的 Nwell 中. 在传统的电路中 M_{14} , M_{16} 的个数比为 1:8 且为三极管; 由于单个三极管的面积不能改变, 它们占据版图较大的一块面积. 图 2 中 M_{16} 和 M_{14} 的面积之比为 14:1, 其中 M_{16} 的面积是 $7\text{ }\mu\text{m}^2$, MOS 管 M_{14} 的电流为:

$$I_{M14} = (V_T \ln 7 / 0.5) / R_4 \quad (8)$$

得到参考电压为式(9):

$$V_{\text{ref}} = V_{\text{EB18}} + (R_5 + R_6) V_T \ln 14 / R_4 \quad (9)$$

式(9)中的 V_{EB18} 为负温度系数, $(R_5 + R_6) V_T \ln 14 / R_4$ 为正温度系数, 通过正负两个温度系数的电压相加得到与温度基本无关^[5]的 V_{ref} . 如图 2, 式(9)中的 V_{ref} 为补偿前的带隙基准电压.

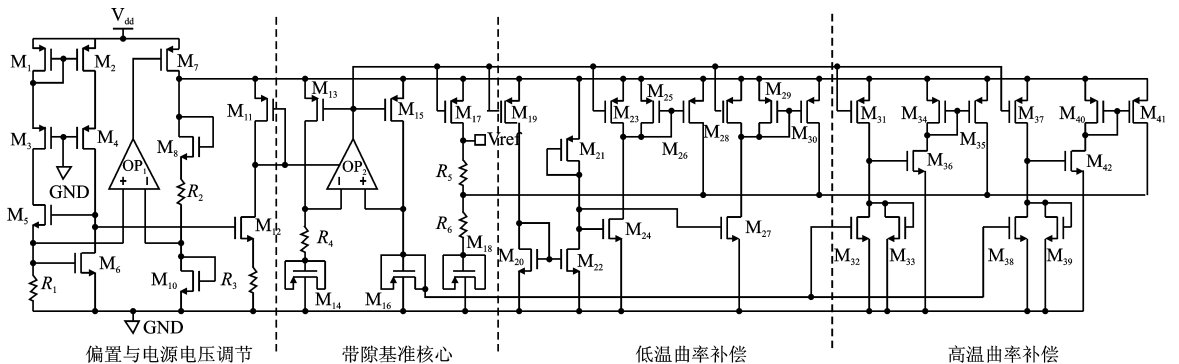


图 1 本文所提出的带隙基准电路

2.3 四阶温度补偿电路

本文采用两阶低温补偿和两阶高温补偿实现较低的温漂系数. 如图 2 所示, 由于本文的带隙基准核心电路补偿前输出的基准电压在低温段为正温度系数. 所以在这一段要进行负温度系数的补偿. 如图 1

所示, $M_{19} \sim M_{23}$ 为低温曲率补偿提供一个偏置电压, 在整个温度范围内它们都处于饱和区. $M_{23} \sim M_{26}$ 构成 T_1 段温度补偿. V_{SG15} 为正温度系数电压, M_{19} 的漏极电压 V_{GS20} 则是一个负温度系数电压, 得到 V_{DS22} 的温度系数也为负值. 由于 M_{25} 的二极管连

接方式, M_{25} 一直处于饱和状态.

如图 2 当温度小于 T_1 时 $V_{DS22} > V_{TH24}$, M_{24} 的漏极电压随温度的升高缓慢升高, V_{SG26} 减小, M_{26} 的流过的电流逐渐减小. 所以在这一温度段对 V_{ref} 进行负温度系数的补偿. 当温度大于 T_1 时 $V_{DS22} < V_{TH24}$, M_{24} 截止, M_{24} 的漏极电压迅速升高, M_{25} 和 M_{26} 的栅压就会迅速升高, M_{26} 没有电流流过. 保证高温段不进行负温度系数的补偿. 本文中只需要改变 M_{24} 的宽就可以改变 T_1 的位置, 改变 M_{26} 的宽就可以改变补偿电流的大小. 当温度小于 T_1 时 M_{26} 电流大小计算如下:

$$V_{THP} = -\frac{qN_A W_P}{C_{ox}} - 2V_T \ln \frac{N_A}{ni} + V_G \quad (10)$$

$$V_{G15} = A_{op2} \Delta V_{BE} = A_{op2} V_T \ln n \quad (11)$$

根据(7)式得 V_{GS15} :

$$\begin{aligned} V_{SG15} &= |V_{G15} - V_{DDL}| \\ &= A_{op2} V_T \ln n - \frac{V_{GS6}(R_2 + R_8 + R_{10})}{R_{10}} \end{aligned} \quad (12)$$

$$\begin{aligned} I_{D26} &= 0.5 \mu_p C_{ox} \frac{W}{L} (V_{SG15} - |V_{THP}|)^2 \\ &= 0.5 \mu_p C_{ox} \frac{W}{L} (A_{op2} V_T \ln n - \frac{V_{GS6}(R_2 + R_8 + R_{10})}{R_{10}} + \\ &\quad \frac{qN_A W_P}{C_{ox}} + 2V_T \ln \frac{N_A}{ni} - V_G)^2 \\ &= 0.5 \mu_p C_{ox} \frac{W}{L} [\frac{KT}{q} (A_{op2} \ln n + 2 \ln \frac{N_A}{ni}) + \\ &\quad \frac{qN_A W_P}{C_{ox}} - \frac{V_{GS6}(R_2 + R_8 + R_{10})}{R_{10}} - V_G]^2 \end{aligned} \quad (13)$$

式(10)中 N_A 掺杂浓度, ni 为本征载流子浓度, V_G 为平带电压, V_{THP} 为 PMOS 的阈值电压, V_{G15} 为 M_{15} 的栅极电压. 如式(13) 为一个开口向上的关于温度 T 的二次函数. 所以在温度小于 T_1 时 I_{D26} 为正温度系数. 同理 $M_{27} \sim M_{30}$ 对应 T_2 段的电流补偿, I_{D30} 计算方式同 T_1 .

如图 2 所示, 本文的带隙基准核心电路的输出基准电压在低温段为负温度系数. 所以在这一段要进行正温度系数的补偿. 如图 1 中 M_{31} 到 M_{41} 构成两段高温曲率补偿电路. 其中 $M_{31} \sim M_{35}$ 构成 T_3 段曲率补偿, $M_{36} \sim M_{41}$ 构成 T_4 段曲率补偿, 两段的补偿原理一样. 通过调整 M_{32} 和 M_{38} 的宽就可以改变 T_3 和 T_4 的位置. V_{SG15} 为正温度系数, V_{EB16} 为负温度系数. 当温度小于 T_3 时, M_{32} 饱和, M_{31} 、 $M_{33} \sim M_{35}$ 都处于截止状态. M_{31} 的导通电阻无限大, M_{32} 的导通电阻为百欧姆级, 所以 M_{36} 的栅极电压 $V_{GS36} \ll$

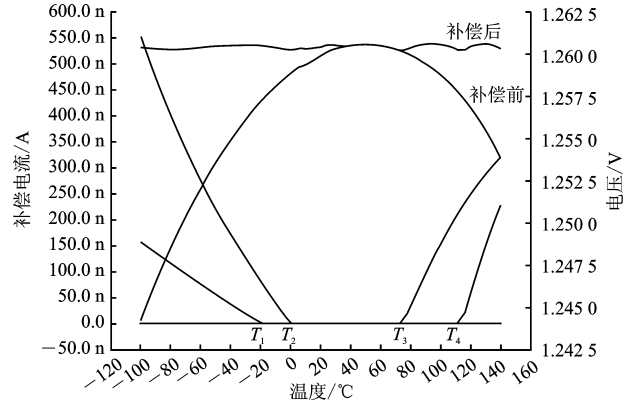


图 2 电流补偿示意图

V_{TH36} , M_{34} 没有电流, 则与 M_{34} 构成电流镜的 M_{35} 也没有电流流过. 因此当温度小于 T_3 这一段没有电流补偿, $I_{D35} = 0$. 当温度大于 T_3 时, M_{31} 和 M_{32} 饱和, M_{33} 和 M_{36} 处于亚阈值区, M_{34} , M_{35} 处于饱和区. 此时 V_{GS32} 迅速随温度的增大而增大. 这样 $V_{GS36} > V_{TH36}$, M_{36} 的电流随温度的增大而增大. M_{34} 的电流跟随 M_{36} , M_{35} 按比例复制 M_{34} 的电流. 所以在高温段进行了正温度系数补偿. 当 MOS 处于亚阈值区的电流为^[6]:

$$\begin{aligned} I_{D34} &= I_{D36} \\ &= \frac{\mu_n C_{ox}}{m} \frac{W}{L} \left(\frac{nkT}{q} \right)^2 e^{\frac{[V_{GS} - V_{TH} - \frac{nkT}{q}]}{q}} \end{aligned} \quad (14)$$

$$\begin{aligned} I_{D35} &= M I_{D34} \\ &= M \frac{\mu_n C_{ox}}{m} \frac{W}{L} \left(\frac{nkT}{q} \right)^2 e^{\frac{[V_{GS} - V_{TH} - \frac{nkT}{q}]}{q}} \end{aligned} \quad (15)$$

在式(14)和式(15)中 n 为斜坡因子, M 为 M_{34} 和 M_{35} 的电流复制比 $m = (C_0 + C_d)/C_0$, C_0 栅极电容, C_d 为漏极电容. 最终四路补偿电流在 R_6 和 M_{18} 的导通电阻上的电压降如式(16), 最终带隙基准的输出电压如式(17), 该电压对应图 2 中补偿后的电压.

$$V_N = (I_{D26} + I_{D30} + I_{D35} + I_{D41}) \times (R_6 + R_{M18}) \quad (16)$$

$$V_{ref} = V_{EB18} + \frac{R_5 + R_6}{R_4} \frac{kT}{q} \ln 14 + V_N \quad (17)$$

3 仿真结果与版图

为了验证设计的可行性, 本文采用 SMIC 0.13 进行电路的设计与仿真. 如图 3 为 TT 工艺角, 在电源电压为 3.3 V, 经过精确补偿的带隙基准输出电压的温漂系数为 1.68 ppm/°C. 图 4 是不同工艺角下, 且电源电压为 3.3 V 时, 所对应的基准电压. 以 TT 工艺角的 1.260 9 V 为基准在 SS 最差情况

下输出偏差小于 0.698%。所以带隙基准输出电压因为工艺误差导致的误差较小。

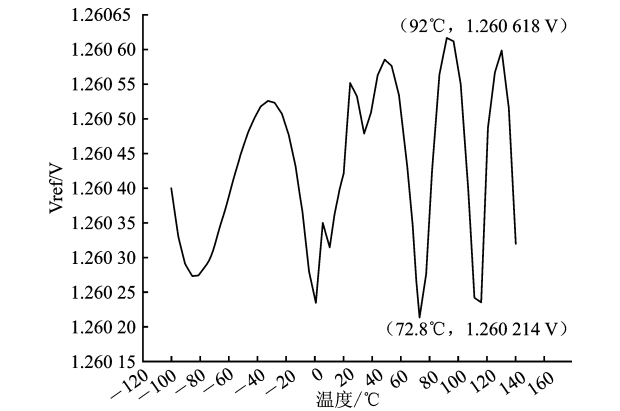


图 3 带隙基准输出电压

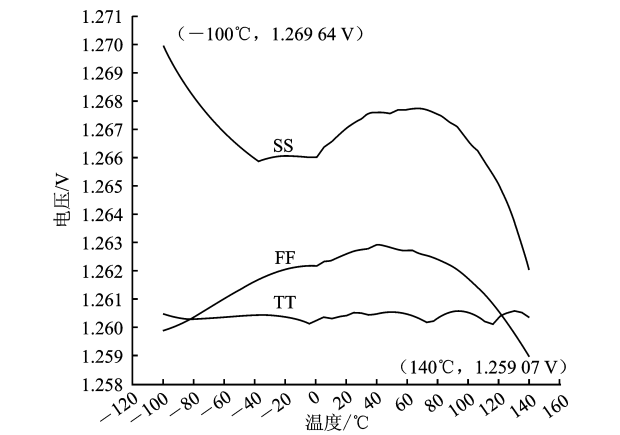


图 4 不同工艺角下带隙基准电压

为了减弱因电源电压变化影响带隙基准输出电压,本文采用电源电压调节电路,如图 5 的仿真结果表明:0 Hz 到 400 Hz 频率段,PSRR 达到 90.4 dB. 如图 6 所示,电源电压从 2.4 V 变到 3.6 V,为带隙基准的输出电压;在-100℃~140℃之间,最大输出电压到最小输出电压之差为 0.565 mV,所以在电压从 3.6 V 变化到 2.4 V 时,带隙基准的温漂系数为 2.35 ppm/℃.

如图 7 为电路版图,设计中通过对 MOS 和电阻的拆分进行匹配.放大器输入对管采用十字交叉共质心的方法放置.四个温度段的补偿电路整体采用 ABBA 放置在电阻两侧.最终得到的版图长为 140 μm,宽为 90 μm.图 8 与图 9 为版图后仿得到的带隙基准参考电压与不同工艺角下的对比.后仿结果表明在 3.3 V 电源电压和 TT 工艺角情况下温漂系数为 2.08 ppm/℃.以 1.262 V 为基准在不同工艺角情况下输出范围偏差小于 0.7%.根据工艺角的仿真结果,不同工艺角下基准电压温漂系数小.

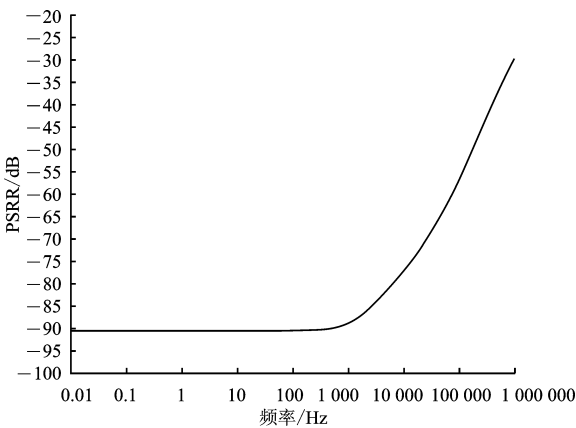


图 5 电源电压抑制比(PSRR)

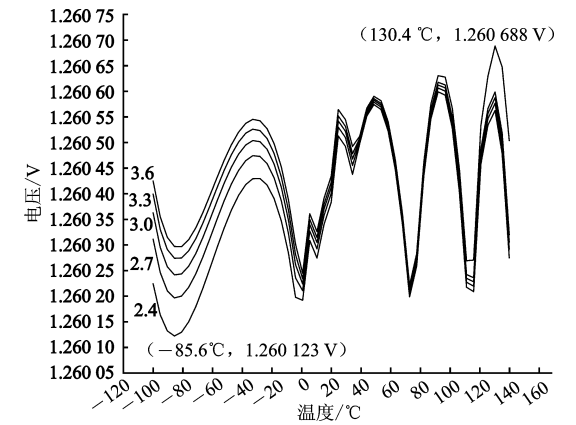


图 6 不同电源电压对应的输出参考电压

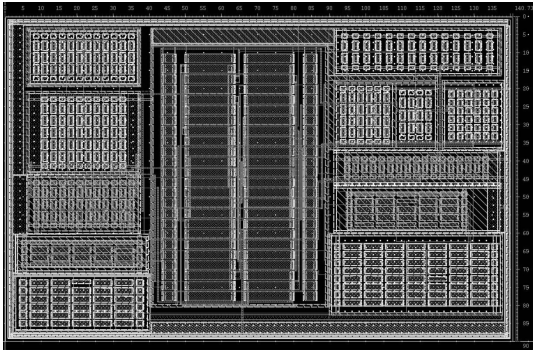


图 7 电路版图

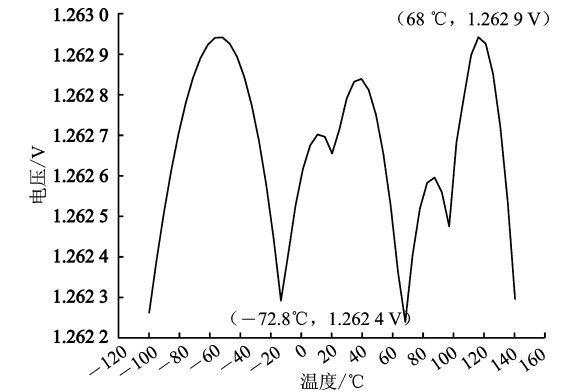


图 8 版图后仿带隙基准电压

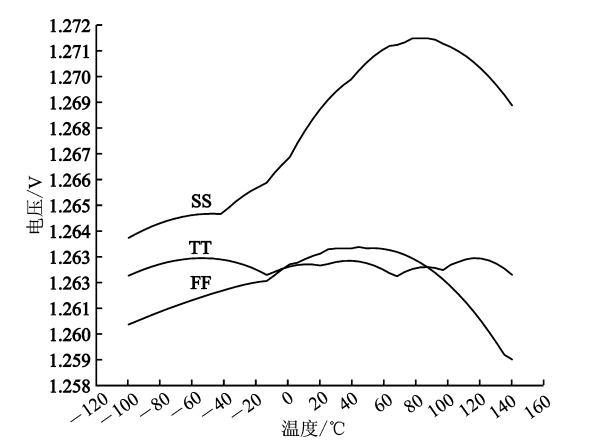


图 9 版图后仿不同工艺角带隙基准电压

表 1 本文带隙基准源与相关文献的性能比较

参数	文献[7]	文献[8]	文献[9]	本文
工艺/nm	350	250	180	130
电压/V	3.5~6	2.5~5	3.3	2.4~3.6
温漂系数 ppm/℃	15	2.2	3.02	1.68
温度范围/℃	-40~150	-40~150	-25~125	-100~140
输出电压/V	1.21	1.2184	1.22	1.260
PSRR/dB @1Hz	125	71	51.21	90.46

4 结束语

通过表 1 的对比,本文改进的电源电压偏置与电源电压调节电路和精确电流补偿电路提高了整体电路的 PSRR,降低了输出参考电压(Vref)的温漂系数,使得电路的工作温度范围更大,能在极低温度下正常工作.在绘制版图和后仿过程中只需要改变控制补偿温度点和补偿电流大小的 MOS 的尺寸就可以修正电路.在实验中补偿电路的工艺偏差会导致输出参考电压存在偏差.结果表明,设计可以应用于 delta-sigma 调制器这样高精度要求的设计中.

参考文献:

[1] 王轩,刘洁,赖晓玲,等.一种适用于低压差分信号驱动电路的带隙基准源设计[J]. 微电子学与计算机, 2020, 37(2): 75-79. DOI: 10.19304/j.cnki.issn1000-7180.2020.02.013.

WANG X, LIU J, LAI X L, et al. A novel design of band-gap reference for LVDS[J]. Microelectronics & Computer, 2020, 37(2): 75-79. DOI: 10.19304/j.cnki.issn1000-7180.2020.02.013.

[2] 殷嘉琳,李富华,黄君山,等.一种高电源抑制比带隙基准电压源的设计[J]. 电子与封装, 2020, 20(1):

010202. DOI: 10.16257/j.cnki.1681-1070.2020.0108.

YIN J L, LI F H, HUANG J S, et al. Design of a high power supply rejection ratio bandgap reference-voltage[J]. Electronics and Packaging, 2020, 20(1): 010202. DOI: 10.16257/j.cnki.1681-1070.2020.0108.

[3] 孙帆,黄海波,卢军,等.一种新型的分段曲率补偿带隙基准源设计[J]. 电子元件与材料, 2020, 39(1): 80-85. DOI: 10.14106/j.cnki.1001-2028.2020.01.015.

SUN F, HUANG H B, LU J, et al. Design of a novel-piecewise curvature compensated bandgap reference[J]. Electronic Components & Materials, 2020, 39(1): 80-85. DOI: 10.14106/j.cnki.1001-2028.2020.01.015.

[4] ZHOU Q N, LI Y S, LIN J Z, et al. High-PSRR high-order curvature-compensated CMOS bandgap voltage reference[J]. Journal of Harbin Institute of Technology, 2015, 22(5): 116-124. DOI: 10.11916/j.issn.1005-9113.2015.05.018.

[5] 赵鹏.精确高阶补偿 CMOS 带隙基准电路[J]. 电子设计工程, 2020, 28(4): 56-59. DOI: 10.14022/j.issn1674-6236.2020.04.001.

ZHAO P. Precise higher-order compensation CMOS bandgap reference circuit[J]. Electronic Design Engineering, 2020, 28(4): 56-59. DOI: 10.14022/j.issn1674-6236.2020.04.001.

[6] SWANSON R M, MEINDL J D. Ion-implanted complementary MOS transistors in low-voltage circuits[J]. IEEE Journal of Solid-State Circuits, 1972, 7(2): 146-153. DOI: 10.1109/JSSC.1972.1050260.

[7] 周志兴,来强涛,姜宇,等.一种高电源抑制比带隙基准源[J]. 微电子学与计算机, 2019, 36(5): 1-4. DOI: 10.19304/j.cnki.issn1000-7180.2019.05.001.

ZHOU Z X, LAI Q T, JIANG Y, et al. A high PSRR bandgap reference[J]. Microelectronics & Computer, 2019, 36(5): 1-4. DOI: 10.19304/j.cnki.issn1000-7180.2019.05.001.

[8] 李宏杰,冯全源.一种二阶曲率补偿的低温漂高精度带隙基准设计[J]. 电子元件与材料, 2014, 33(12): 65-69. DOI: 10.14106/j.cnki.1001-2028.2014.12.017.

LI H J, FENG Q Y. Design of a second-order curvature-compensated band-gap reference with low temperature-drift and high precision[J]. Electronic Components & Materials, 2014, 33(12): 65-69. DOI: 10.14106/j.cnki.1001-2028.2014.12.017.

- and Cybernetics, Part C (Applications and Reviews), 2012, 42 (4): 463-484. DOI: 10. 1109/TSMCC. 2011. 2161285.
- [8] CHAWLA N V, BOWYER K W, HALL L O, et al. SMOTE: synthetic minority over-sampling technique [J]. Journal of Artificial Intelligence Research, 2002, 16(1): 321-357. DOI:10. 1613/jair. 953.
- [9] HAN H, WANG W Y, MAO B H. Borderline-SMOTE: a new over-sampling method in imbalanced data sets learning[C]//Proceedings of 2005 International Conference on Intelligent Computing. Hefei, China: Springer, 2005: 878-887.
- [10] HE H B, BAI Y, GARCIA E A, et al. ADASYN: adaptive synthetic sampling approach for imbalanced learning[C]//Proceedings of 2008 IEEE International Joint Conference on Neural Networks (IEEE World Congress on Computational Intelligence). Hong Kong, China: IEEE, 2008. DOI: 10. 1109/IJCNN. 2008. 4633969.
- [11] DOUZAS G, BACAO F, LAST F. Improving imbalanced learning through a heuristic oversampling method based on k-means and SMOTE[J]. Information-Sciences, 2018 (465): 1-20. DOI: 10. 1016/j. ins. 2018. 06. 056.
- [12] LI J Y, FONG S, WONG R K, et al. Adaptive multi-objective swarm fusion for imbalanced data classification[J]. Information Fusion, 2018(39): 1-24. DOI: 10. 1016/j. infus. 2017. 03. 007.
- [13] BREIMAN L. Random forests[J]. Machine Learning, 2001, 45(1): 5-32. DOI:10. 1023/A:1010933404324.
- [14] RAGHUWANSHI B S, SHUKLA S. Class imbalance learning using UnderBagging based kernelized extreme learning machine[J]. Neurocomputing, 2019 (329): 172-187.
- [15] GARCIA S, FERNÁNDEZ A, LUENGO J, et al. Advanced nonparametric tests for multiple comparisons in the design of experiments in computational intelligence and data mining: experimental analysis of power[J]. Information Sciences, 2010, 180 (10): 2044-2064. DOI:10. 1016/j. ins. 2009. 12. 010.
- [16] DEWAN I, RAO B L S P. Wilcoxon-signed rank test for associated sequences[J]. Statistics & Probability Letters, 2005, 71(2): 131-142. DOI:10. 1016/j. spl. 2004. 10. 034.

作者简介:

林静怀 男,(1971-),硕士,教授级高级工程师.研究方向为电力调度自动化研发和管理、电力市场、电力大数据分析.

刘治宇 男,(1997-),硕士.研究方向为机器学习.

李军良 男,(1981-),硕士,高级工程师.研究方向为电力系统自动化、软件工程.

高欣(通讯作者) 男,(1974-),博士,副教授.研究方向为机器学习、数据挖掘. E-mail: xlhhh74@bupt. edu. cn.

李泽科 男,(1977-),硕士,高级工程师.研究方向为电力调度自动化系统建设、电力大数据分析.

唐志军 男,(1973-),硕士,高级工程师.研究方向为电力系统自动化、电力大数据分析.

余斯航 男,(1988-),硕士,工程师.研究方向为电力系统自动化.

徐建航 男,(1988-).研究方向为电力系统自动化.

(上接第 64 页)

- [9] 李娟,张海波,李健,等.一种带有温漂修调的二阶曲率补偿基准源电路[J].电子与封装,2019,19(11): 26-30. DOI:10. 16257/j. cnki. 1681-1070. 2019. 1106.
- LI J, ZHANG H B, LI J, et al. Second-order curvature-compensated band-gap reference with trimming resistive circuits[J]. Electronics and Packaging, 2019, 19(11): 26-30. DOI: 10. 16257/j. cnki. 1681-1070. 2019. 1106.

作者简介:

韦崇敏 男,(1993-),硕士.研究方向为模拟集成电路. E-mail: chongminwei@163. com.

宋树祥 男,(1970-),博士,教授.研究方向为模拟集成电路、智能检测系统.

蒋品群 男,(1970-),博士,副教授.研究方向为集成电路设计与复杂网络理论及其应用.

蔡超波 男,(1986-),硕士,讲师.研究方向为模拟集成电路.

吕芸芸 女,(1995-),硕士.研究方向为模拟集成电路.

陈佳佳 女,(1995-),硕士.研究方向为模拟集成电路.