

引用格式: 陈佳佳, 蒋品群, 宋树祥, 等. 基于预滤波技术的抗谐波混叠差分 N 通道滤波器[J]. 微电子学与计算机, 2021, 38(7): 73-78. [CHEN J J, JIANG P Q, SONG S X, et al. Design of anti-harmonic folding differential N-path filter based on pre-filtering technology [J]. Microelectronics & Computer, 2021, 38(7): 73-78.]

基于预滤波技术的抗谐波混叠差分 N 通道滤波器

陈佳佳, 蒋品群, 宋树祥, 岑明灿, 吕芸芸
(广西师范大学 电子工程学院, 广西 桂林 541004)

摘 要: N 通道滤波器因中心频率可调、线性度好等特性, 在射频接收机前端应用广泛, 但也存在抗谐波混叠能力弱的缺陷. 设计了一款基于预滤波技术的抗谐波混叠的差分 8 通道带通滤波器. 该滤波器由两个前置 LC 带阻滤波器和一个串联电感单端转双端差分 8 通道带通滤波器构成, 前者用于抑制混叠最强的 7 次和 9 次谐波, 后者用于抑制偶次谐波. 基于 TSMC40 nm 工艺仿真结果表明: 滤波器的中心频率 f_s 可调谐范围为 600 M~1.6 GHz, $f_s=1$ GHz 处的带外抑制为 30 dB, 7 f_s 和 9 f_s 处的谐波混叠抑制均大于 90 dB, 偶次谐波最大抑制为 120 dB, 且增益大于 5 dB, 噪声系数(NF)小于 5 dB, 插入损耗(S11)小于-10 dB, 带内 IIP3 在 6 dB~17 dB 之间.

关键词: N 通道滤波器; 谐波混叠; 带阻滤波器; 预滤波; 差分结构

中图分类号: TN432 **文献标识码:** A **文章编号:** 1000-7180(2021)07-0073-06

Design of anti-harmonic folding differential N-path filter based on prefiltering technology

CHEN Jiajia, JIANG Pinqun, SONG Shuxiang, CEN Mingcan, LV Yunyun
(College of Electronic Engineering, Guangxi Normal University, Guilin 541004, China)

Abstract: The N-path filter is widely used in the front end of radio frequency receivers due to its adjustable center frequency and good linearity, but it also has the defect of weak anti-harmonic folding ability. A differential 8-path band-pass filter based on prefiltering technology with anti-harmonic folding is designed. The filter consists of two pre-LC band-stop filters and a series inductor single-ended to double-ended differential 8-channel band-pass filter. The former is used to suppress the 7th and 9th harmonics with the strongest folding, and the latter is used to suppress even harmonics. Based on TSMC 40nm process, Cadence Spectre RF simulation results show that the center frequency f_s of the filter can be tuned in the range of 600 M~1.6 GHz, the out-of-band suppression at $f_s=1$ GHz is 30 dB, and the harmonic folding suppression at 7 f_s and 9 f_s is greater than 90 dB, even harmonic maximum suppression is 120 dB, and gain is greater than 5dB, noise figure (NF) is less than 5 dB, insertion loss (S11) is less than -10 dB, and in-band IIP3 is between 6 dB~17 dB.

Key words: N-path filter; harmonic folding; band stop filter; prefiltering; differential structure

1 引言

随着无线通信的迅猛发展,对射频接收机的要求越来越高,原接收机中的声表面波(SAW)滤波器、有源低通滤波器存在中心频率不可调、体积大、成本高和不易集成等缺点,已不能满足现代射频接

个间隔区间为 $[f_a, f_b)$,在每个间隔内,两个网络中的电容自开关闭合后开始工作.由文献[10]可知,式(1)与 7 次谐波抑制对应,式(2)与 9 次谐波抑制对应.

$$(N-1) \times \left(\frac{f_a + f_b}{2} \right) = \frac{1}{2\pi \sqrt{L_P C_{BB1}}} \quad (1)$$

$$(N+1) \times \left(\frac{f_a + f_b}{2} \right) = \frac{1}{2\pi \sqrt{L_P C_{BB}}} \quad (2)$$

由式(1)和式(2)可知,中心频率应分别置于 $[7f_a, 7f_b)$ 和 $[9f_a, 9f_b)$ 之间.由于 7 次和 9 次谐波在混叠到基波频率 f_s 信号上之前经历谐波衰减,从而减小了 $7f_s$ 和 $9f_s$ 在基波频率 f_s 处的谐波混叠效应.根据文献[8]可知,滤波器最强的谐波混叠出现在 $(N \pm 1)f_{LO}$ 处,从 $(kN \pm 1)f_{LO}$ (k 是正整数)到 f_{LO} 的归一化混叠增益为:

$$\text{foldgain} = \frac{1}{|kN \pm 1|} \quad (3)$$

所以归一化混叠增益会随着通道数 N 的增加逐渐变小,进而减小了谐波混叠效应对电路的影响.为了给该电路提供电压增益,串联电感 L_s 为 10nH.

由图 1 可知,信号经过两个谐波抑制网络衰减之后,通过 L_s 连接到单端转双端差分 8 通道带通滤波器.其工作原理如图 2(a)所示,单端转双端差分 8 通道带通滤波由 8 个 RC 低通滤波单元并联组成,信号首先经 8 相非重叠时钟(图 2(b))依次采样到 $A_0 - A_7$,再通过差分时钟采样抑制偶次谐波.由文献[11]可知,信号的一 3 dB 带宽为:

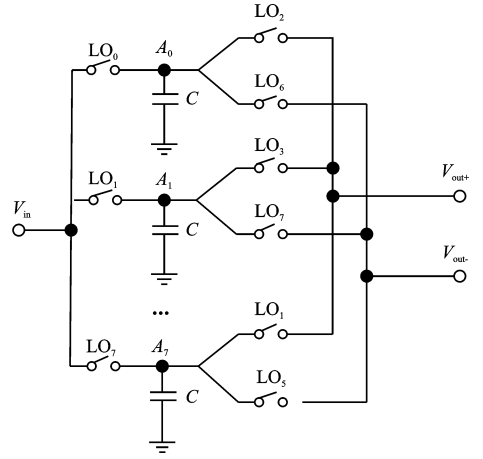
$$f_{-3dB} = \frac{D}{\pi R_{SW} C} = \frac{T_s}{\pi N R_{SW} C} \quad (4)$$

式中, D 是时钟信号的占空比,开关电阻 R_{SW} 表达式如下:

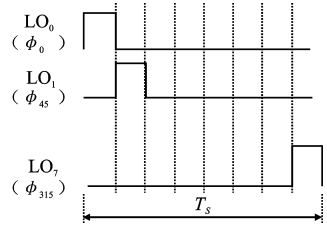
$$R_{SW} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})} \quad (5)$$

在单端转双端差分 8 通道带通滤波器结构中采用较小尺寸开关,从而产生更强的偶次谐波抑制和更低的功耗.

为了说明单端转双端差分带通滤波器的偶次谐波抑制效果,用一个 RC 低通滤波单元的简化模型来分析(以二次谐波为例),如图 3 所示.图中 C_P 和 C_N 为 V_P 和 V_N 节点处的寄生电容,开关电阻分别用 R_{SW1} 和 R_{SW2} 表示,根据等式(4)计算出通带带宽.由



(a) 单端转双端带通滤波器工作原理示意图



(b) 开关时钟信号

图 2 单端转双端 N 通道滤波器工作原理示意图以及开关时钟信号

式(4)可知, -3 dB 带宽随着 N 的增加而减小,本设计的一 3 dB 带宽为 4 ~ 5 MHz,说明该滤波器的高选择性.理想情况下($C_P = C_N = 0$),二次谐波抑制接近无穷大,但实际 MOS 开关存在寄生效应, C_P 和 C_N 不等于 0,因此二次谐波的抑制主要取决于 C_P/C 和 C_N/C 的大小.由图 3 可知,当 S_0 闭合时, C 对 V_{in} 进行采样,当 S_0, S_2 和 S_6 同时断开时,电容 C 将保持电压不变(用 V_A 表示),当 S_2 闭合时, C_P 和 C 存在电荷共享,同理,当 S_6 闭合时, C_N 和 C 也存在电荷共享.因此, P 和 N 的节点电压为:

$$V_P = \frac{C}{C + C_P} V_A$$

$$V_N = \frac{C}{C + C_N} V_P \quad (6)$$

通常情况下,采样电容 C 应远大于寄生电容 C_P 和 C_N ,令 $C_P = C_N$,则由式(7)可知二次谐波抑制比(HRR2):

$$\text{HRR2} = \frac{V_P - V_N}{V_P + V_N} \approx \frac{C_P}{2C} = \frac{C_N}{2C} \quad (7)$$

C_P/C 和 C_N/C 越大,二次谐波抑制就越强.因此该滤波器采用较小采样电容 C ,既能节省芯片面

积,又增强了偶次谐波抑制,最大抑制为 120 dB.

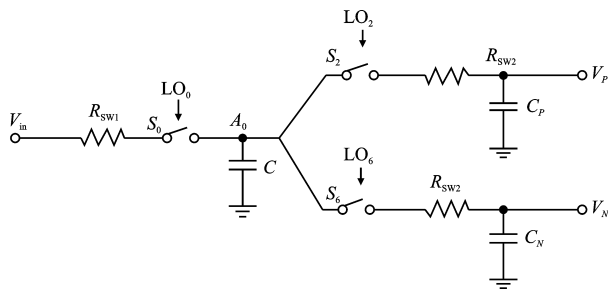


图 3 一个 RC 低通滤波单元的简化模型

3 仿真结果和对比

对图 1 的 8 通道带通滤波器进行仿真,图中电路采用宽长比为 12 $\mu\text{m}/40\text{ nm}$ 的 NMOS 晶体管作为开关管,每个 NMOS 开关由占空比为 12.5% 的 8 相非重叠时钟驱动.在 TSMC 40 nm 工艺下,使用 Cadence Spectre RF 工具对电路进行 PSP、PSS + PAC 仿真,图 4 为 $f_s=1\text{ GHz}$ 的传递函数曲线,由图 4 可知,偶次谐波最大抑制为 120 dB,7 次和 9 次谐波抑制分别为 47 dB、38 dB,说明该滤波器具有良好的谐波抑制能力. -3 dB 带宽在 4~5 MHz 之间,通带滤波形状尖锐,说明该滤波器具有良好的选择性.此外,如图 5 所示,经 PSS+PAC 验证,得到 $7f_s$ 和 $9f_s$ 在中心频率 $f_s=1.2\text{ GHz}$ 处谐波混叠抑制分别大于 90 dB、100 dB.从图 6、图 7 可知该滤波器的中心频率可调谐范围为 600 M~1.6 GHz,该滤波器的回波损耗较少,带内插入损耗 S_{11} 小于 -10 dB,阻抗匹配良好.最后还对噪声系数和三阶截取点进行了仿真验证,图 8、图 9 显示该滤波器具有良好的抑制噪声能力和良好的线

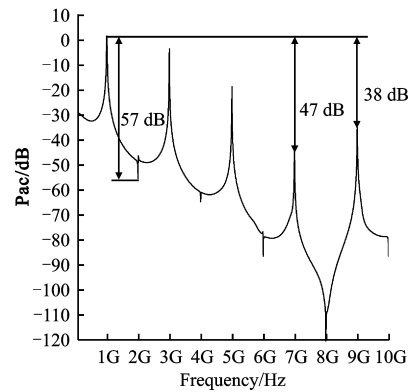


图 4 传递函数曲线($f_s=1\text{ GHz}$)

性度,在频率可调谐范围内 NF 小于 5 dB,IIP3 在 6~17 dB 之间.

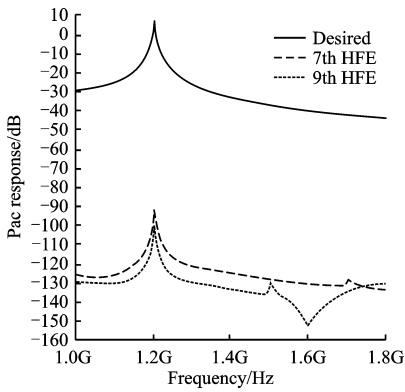


图 5 谐波混叠效应(HFE)($f_s=1.2\text{ GHz}$)

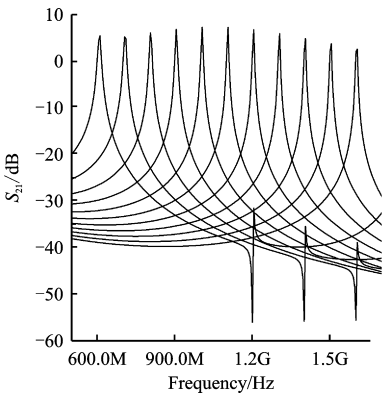


图 6 中心频率可调范围(600 M~1.6 GHz)

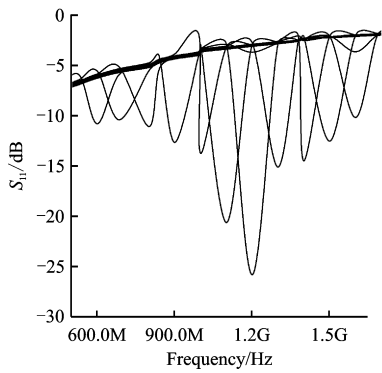


图 7 频率可调谐范围内的插入损耗 S_{11} 的值

将本文与近年来其他文献所设计电路的参数进行对比,如表 1 所示.从表中可以看出,该设计的优势突出表现为:最大抑制为 120 dB,抗谐波混叠大于 90 dB,-3 dB 带宽为 4~5 MHz.

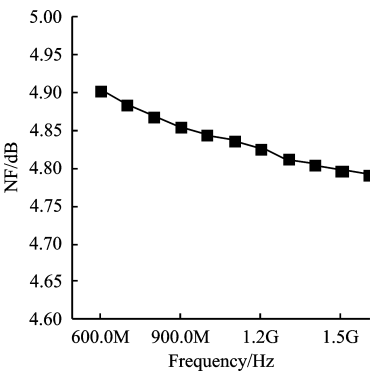


图 8 噪声系数(NF)仿真图

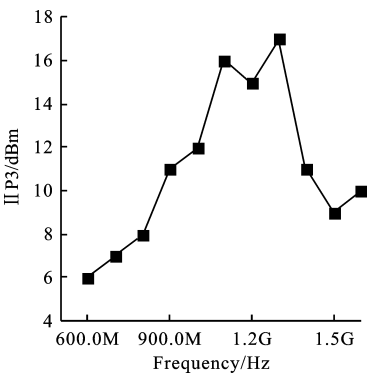


图 9 带内 IIP3 仿真

表 1 本文与文献电路参数比较

	工艺/nm	频率可调范围/GHz	最大抑制/dB	−3dB 带宽/MHz	IIP3/dBm	NF/dB	抗谐波混叠/dB
文献[6]	180	0.2~1.2	17.8	25	1	<6.4	23.9
文献[8]	90	0.2~1.2	43	—	−1.5	3.3~5.3	—
文献[9]	180	0.2~1.2	36~68	20	>17.8	6.3~7.5	—
文献[10]	90	1.3~2.1	—	7.6~10.9	>5	2.0~4.6	>42.3
本文	40	0.6~1.6	120	4~5	6~17	<5	>90

4 结束语

本文在 1.1 V 供电电压、TSMC 40 nm 工艺下设计了一款基于预滤波技术且增强偶次谐波抑制和抗谐波混叠的差分 8 通道带通滤波器. 该滤波器由两个受开关控制的 LC 带阻滤波器, 带有串联电感的单端转两端差分带通滤波器和变压器组成. LC 带阻预滤波器抑制 7 次、9 次谐波, 单端转两端差分带通滤波器抑制偶次谐波, 两者相结合减小谐波混叠效应. 变压器实现不平衡-平衡转换提高 Q 值并实现阻抗匹配. CadenceSpectre RF 仿真结果显示, 中心频率在 600 M~1.6 GHz 之间可调, 偶次谐波最大抑制为 120 dB, $7f_s$ 和 $9f_s$ 在基波频率 f_s 处的抗谐波混叠均大于 90 dB. 与其它文献研究比较, 该滤波器具备同时改善谐波抑制和谐波混叠的优良特性, 在射频接收机前端有着重要的应用价值.

参考文献:

[1] SHANG Z X, ZHAO Y, LIAN Y. A low power frequencytunable FSK receiver based on theN-path filter [J]. IEEE Transactions on Circuits and SystemsII: Express Briefs, 2019, 66(10): 1708-1712. DOI: 10. 1109/TCSII. 2019. 2931840.

[2] SOERM C M, KLUMPERINKE A M, DE BOER P T, et al. Unified frequency-domain analysis of switched-series-RC passive mixer and samplers [J]. IEEE Transactions on Circuits and SystemsI: Regular Papers, 2010, 57(10): 2618-2631. DOI: 10. 1109/ TCSI. 2010. 2046968.

[3] PAVAN S, KLUMPERINK E. Generalized analysis of high-order switch-RC N-path mixers/filters using the adjointnetwork[J]. IEEE Transactions on Circuits and SystemsI: Regular Papers, 2018, 65(10): 3267-3278. DOI: 10. 1109/TCSI. 2018. 2816342.

[4] AGRAWAL A, NATARAJAN A. Analysis and design of N-Path RF bandstopfilters using Walsh-function-based sequence mixing[J]. IEEE Transactions on Microwave Theory and Techniques, 2018, 66(11): 4830-4843. DOI: 10. 1109/TMTT. 2018. 2863302.

[5] SATO T, ONG Z H, KASAI S. A distinct operation frequency cascaded N-path filter with improved harmonic rejection ability [C]//Proceedings of 2016 International Symposium on Intelligent Signal Processingand Communication Systems. Phuket, Thailand: IEEE, 2016: 522-527. DOI: 10. 1109/ISPACS. 2016. 7824724.

[6] HEMATI A, JANNESARI A. Harmonic fold back reduction at the N-path filters[J]. International Journal of Circuit Theory and Applications, 2017, 45(3):

- 419-438. DOI: 10.1002/cta.2238.
- [7] RAYUDUV S, KANG H, GHARPUREY R. An N-path filter with multiphase PWM clocks for harmonic response suppression[C]//Proceedings of the IEEE 11th Latin American Symposium on Circuits & Systems (LASCAS). San Jose, Costa Rica: IEEE, 2020: 52-65. DOI: 10.1109/LASCAS45839.2020.9068984.
- [8] KARAMI P, BANAEIKASHANI A, BEHMANESH B, et al. An N-path filter design methodology with harmonic rejection, power reduction, foldback elimination, and spectrum shaping[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2020, 67(12): 4494-4506. DOI: 10.1109/TCSI.2020.3009191.
- [9] HAZRATI A, JALALI A, MEGHDADI M, et al. A method for rejecting 3k-th harmonics in bandpass 6N-path filters[J]. International Journal of Circuit Theory and Applications, 2020, 48(3): 335-348. DOI: 10.1002/cta.2738.
- [10] HAZRATI A, JALALI A. Signal folding improvement in N-path filters by programmable switched-LC band-stop pre-filtering[C]//Proceedings of the 27th Iranian Conference on Electrical Engineering. Yazd, Iran: IEEE, 2019: 228-232. DOI: 10.1109/Iranian-CEE.2019.8786687.
- [11] 刘国伦, 蒋品群, 宋树祥, 等. 可调谐 N 通道带通滤波器设计[J]. 电子元件与材料, 2019, 38(2): 82-87. DOI: 10.14106/j.cnki.1001-2028.2019.02.013.
- LIU G L, JIANG P Q, SONG S X, et al. Design of tunable N-path band-pass Filter[J]. Electronic Components and Materials, 2019, 38(2): 82-87. DOI: 10.14106/j.cnki.1001-2028.2019.02.013.

作者简介:

陈佳佳 女, (1995-), 硕士研究生. 研究方向为模拟集成电路设计.

蒋品群(通讯作者) 男, (1970-), 博士, 副教授. 研究方向为集成电路设计与人工智能.

E-mail: pqjiang@mailbox.gxnu.edu.cn.

宋树祥 男, (1970-), 博士, 教授. 研究方向为模拟集成电路设计与智能检测系统.

岑明灿 男, (1988-), 硕士, 讲师. 研究方向为模拟集成电路设计.

吕芸芸 女, (1995-), 硕士研究生. 研究方向为模拟集成电路设计.